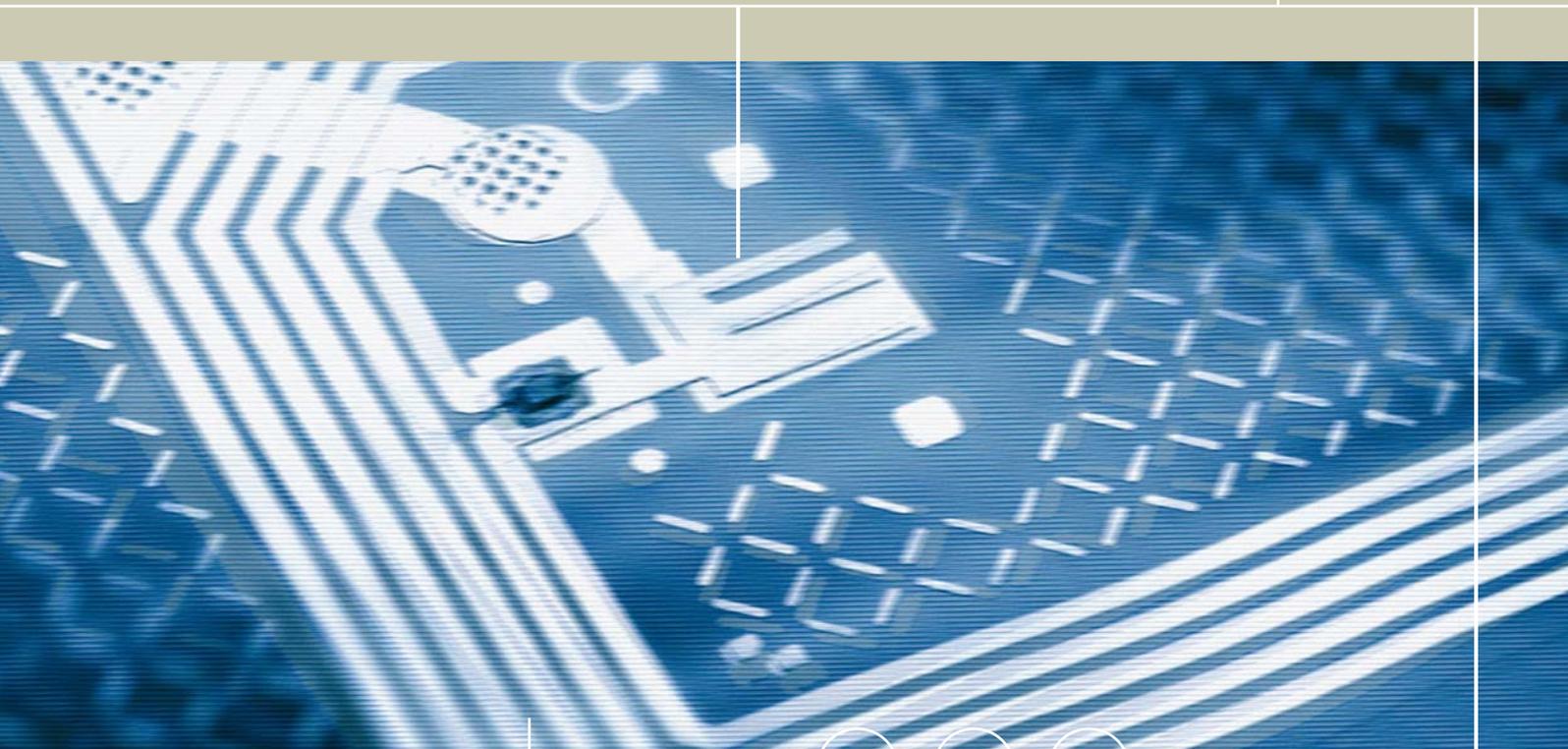
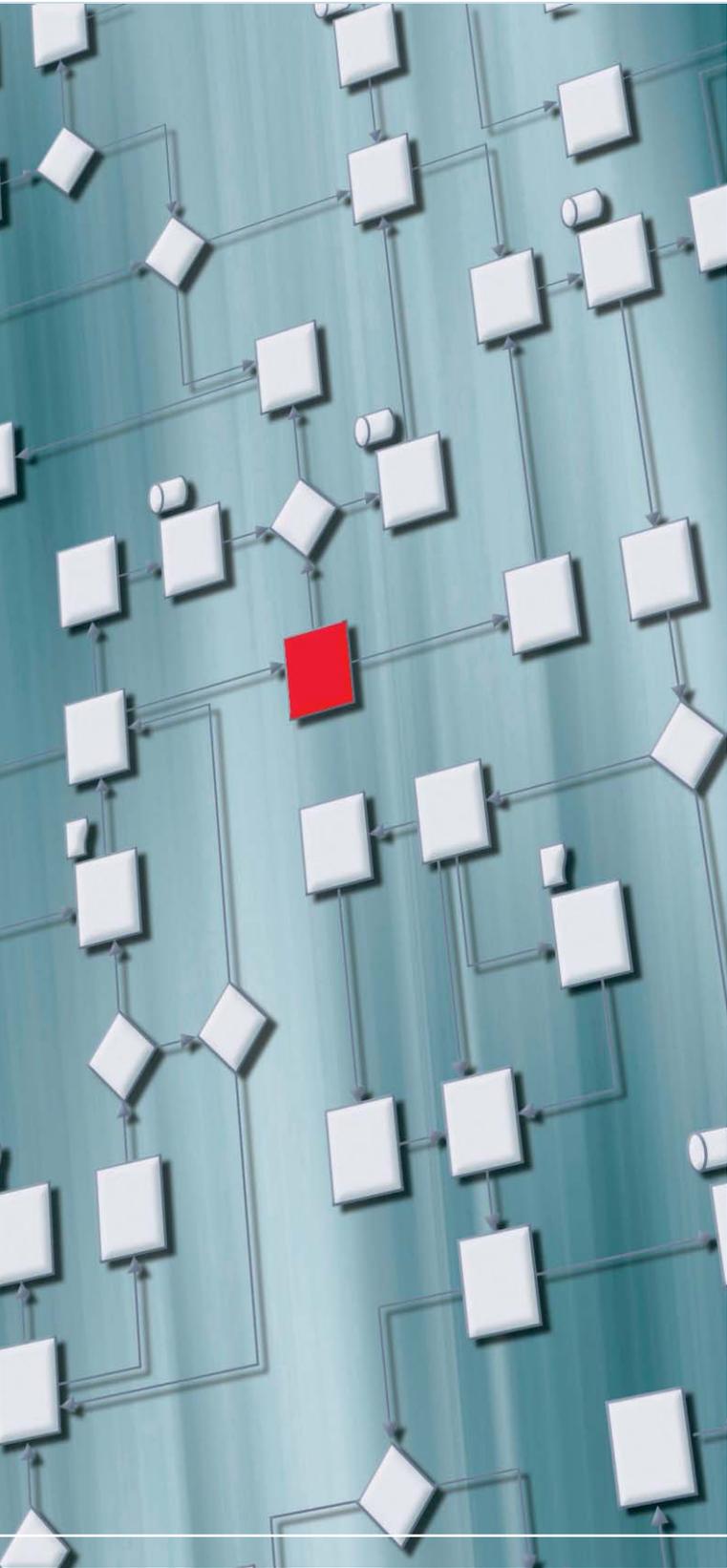


**FIT-IT** [

## **Forschung, Innovation, Technologie – Informationstechnologie**

**Projekte aus den Jahren 2002-2006**





# Vorwort

Informationstechnologie ist heute einer der bedeutendsten Motoren der wirtschaftlichen Entwicklung und in allen Bereichen der Wirtschaft wie des täglichen Lebens anzutreffen. Als generische Technologie bewirkt neue Informationstechnologie oft dramatische Weiterentwicklungen in unterschiedlichen Sektoren und leistet so einen entscheidenden Beitrag zum Strukturwandel der österreichischen Volkswirtschaft in Richtung Hochtechnologie. Auch als Teil der Infrastruktur spielt Informationstechnologie eine zentrale Rolle.

Damit Österreich die Chancen dieser andauernden dynamischen Entwicklung in vollem Ausmaß nützen kann, ist es von großer Bedeutung, dass österreichische Unternehmen und Forschungseinrichtungen nicht nur in der Anwendung, sondern auch in der Erforschung, Entwicklung und Vermarktung der Informationstechnologien von morgen Spitzenleistungen hervorbringen, die der hohen Leistungsfähigkeit der österreichischen Volkswirtschaft angemessen sind. Nur so kann Österreich mittel- und langfristig aus der Informationstechnologie den optimalen Nutzen ziehen.

Das Impulsprogramm FIT-IT des Bundesministeriums für Verkehr, Innovation und Technologie (BMVIT) fördert daher seit 2002 im Rahmen kooperativer Forschung nachdrückliche Innovation und Technologieentwicklung. Voraussetzung für die Förderung ist die Zusammenarbeit von Unternehmen mit Forschungseinrichtungen, um durch Vernetzung kritische Massen auf internationalem Spitzenniveau zu schaffen. Besondere Bedeutung kommt dabei auch der Etablierung neuer Kooperationen zwischen großen, international produzierenden Unternehmen und innovativen KMU zu.

Die Förderung durch FIT-IT erfolgt in derzeit fünf sorgfältig ausgewählten thematischen Schwerpunktfeldern, in denen sowohl österreichische Stärken als auch besonders gute Zukunftsperspektiven bestehen.

Bündelung von F&E-Ressourcen und hohes technologisches Niveau sind so für die geförderten Projekte kennzeichnend. Der vorliegende Folder präsentiert eine eindrucksvolle Zwischenbilanz nach fünf Jahren Fördertätigkeit im Umfang von 35 Millionen Euro.

Wien, im Mai 2007



**Christa Kranzl**

Staatssekretärin für Forschung/Innovation im  
Bundesministerium für Verkehr, Innovation und Technologie



# Inhalt

<b>VORWORT</b> .....	<b>3</b>	TE-DES .....	33
<b>FIT-IT: FÖRDERUNG IN FÜNF THEMATISCHEN PROGRAMMLINIEN</b> .....	<b>7</b>	MODECS .....	34
<b>FIT-IT FÖRDERSTATISTIK</b> .....	<b>8</b>	STEACS .....	35
<b>FIT-IT EMBEDDED SYSTEMS</b> .....	<b>11</b>	RAPID PROTOTYPING KIT (TTA-KIT) .....	36
<b>NETZWERKTECHNIK</b> .....	<b>12</b>	<b>PRODUKTION UND FERTIGUNG</b> .....	<b>37</b>
TT-SOC .....	12	DEOS .....	37
DARTS .....	13	εCEDAC .....	38
TT ETHERNET .....	14	μCRONS .....	39
SANDY .....	15	MESACTIF .....	40
PRODEQUAC .....	16	<b>SMART CARDS</b> .....	<b>41</b>
SYNUTC .....	17	PHOTONIC I/O .....	41
<b>DRAHTLOSE KOMMUNIKATION</b> .....	<b>18</b>	POWERCARD .....	42
PURENFC .....	18	<b>AMBIENT INTELLIGENCE</b> .....	<b>43</b>
WCMS .....	19	SENAV .....	43
ε-WIFI .....	20	ASKI .....	44
READRF .....	21	SPECTACLES .....	45
GALILEO CLIENT .....	22	<b>FIT-IT SEMANTIC SYSTEMS AND SERVICES</b> .....	<b>47</b>
SWITCHED .....	23	<b>ORGANISATION UND ERSCHLIEßUNG UNSTRUKTURIERTER DATEN</b> .....	<b>48</b>
SNAP .....	24	ALLRIGHT .....	48
CTS .....	25	DYNAMONT .....	49
MMADC .....	26	GRISINO .....	50
MULTIACCESS .....	27	MYONTOLOGY .....	51
ART .....	28	NEXTRAP .....	52
HOMEUWB .....	29	SEMCRYPT .....	53
<b>FAHRZEUGINDUSTRIE</b> .....	<b>30</b>	SEMDAV .....	54
SER .....	30	<b>INTEGRATION VERTEILTER INFORMATIONSBESTÄNDE</b>	<b>55</b>
VIBE-LESS .....	31	IDIOM .....	55
COMPASS .....	32	MODEL CVS .....	56
		TSC .....	57
		<b>MENSCH-MASCHINE-INTERAKTION</b> .....	<b>58</b>
		MISTRAL .....	58
		ONTOUCP .....	59

SEMPRE .....	60
SEMWAY .....	61
SENSE .....	62
SPARC .....	63
<b>AUTOMATISIERUNG VON INFORMATIONSPROZESSEN .....</b>	<b>64</b>
AVALON .....	64
DYONIPOS .....	65
RW <sup>2</sup> .....	66
SCG .....	67
SEMBIZ .....	68
SEPIAS .....	69
UAD .....	70

**FIT-IT SYSTEMS ON CHIP ..... 71**

**LAUFENDE PROJEKTE ..... 72**

COFCOM .....	72
PAWIS .....	73
QCC .....	74
SAMBA .....	75
SOFTROC .....	76

**NEU GESTARTETE PROJEKTE ..... 77**

BEYOND .....	77
CIFT .....	78
SIMBA .....	79
SOCPOD .....	80
VENDOR .....	81

**FIT-IT TRUST IN IT SYSTEMS ..... 83**

**PROJEKTE DER ERSTEN AUSSCHREIBUNG ..... 84**

GRANDESCA .....	84
TOPAS .....	85
PATHFINDER .....	86

**FIT-IT VISUAL COMPUTING ..... 87**

**MODELLIERUNG ..... 88**

GAMEWORLD .....	88
MLFS .....	89
APAFA .....	90
3D-INSIDE .....	91

**VISUALISIERUNG / INTERAKTIVE VISUELLE ANALYSE 92**

DISCO .....	92
GENOPTIKUM .....	93

**MASCHINELLES SEHEN / COMPUTERVISION ..... 94**

AUTOVISTA .....	94
VM-GPU .....	95
EVIS .....	96

**RENDERING ..... 97**

VIRTEX .....	97
--------------	----

**FIT-IT KONTAKTINFORMATION ..... 99**

**IMPRESSUM ..... 99**



# FIT-IT

## Förderung in fünf thematischen Programmlinien

Das Impulsprogramm FIT-IT – Forschung, Innovation und Technologie für Informationstechnologien – des BMVIT fördert exzellente kooperative Forschungsprojekte zwischen IKT-Unternehmen und Forschungseinrichtungen in derzeit fünf thematischen Programmlinien:

<b>Embedded Systems</b>	(bisher 6 Ausschreibungen)
<b>Semantic Systems and Services</b>	(3 Ausschreibungen)
<b>Systems on Chip</b>	(2 Ausschreibungen)
<b>Trust in IT Systems</b>	(erste Ausschreibung im Jahr 2006)
<b>Visual Computing</b>	(erste Ausschreibung im Jahr 2006)

FIT-IT sucht jene Innovationen, die in einem längeren Zeithorizont (3-8 Jahre) grundlegende technologische Durchbrüche ermöglichen und so in Österreich substanzielle wirtschaftliche Potenziale erschließen können. Daher bekennt sich FIT-IT zu einem hohen Qualitätsanspruch an die eingereichten Projekte, die sich der Evaluierung durch eine internationale Expertenjury stellen müssen. Dies beinhaltet auch das Bekenntnis zu einem hohen Forschungsrisiko.

Zielgruppen des Programms sind einerseits Unternehmen, insbesondere auch KMU und neu gegründete Unternehmen, andererseits Forschungseinrichtungen aus dem universitären und außeruniversitären Bereich, EinzelforscherInnen und Arbeitsgruppen.

FIT-IT fördert ausschließlich kooperative Projekte von mindestens zwei Partnern. Mindestens ein Konsortialpartner muss ein Unternehmen sein, um die Berücksichtigung des Anwendungskontexts schon in einem möglichst frühen Stadium sicherzustellen.

Die Darstellung der Projekte in diesem Folder folgt innerhalb der fünf Programmlinien einer groben thematischen Untergliederung, wobei in den Untergruppen jeweils die „jüngsten“ und damit aktuellsten Projekte zuerst dargestellt werden.



# FIT-IT Förderstatistik

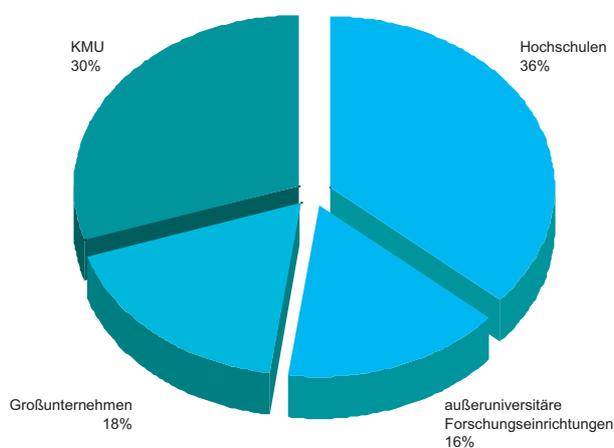
Seit 2002 konnten aus FIT-IT von Jahr zu Jahr kontinuierlich steigende Fördermittel bereitgestellt werden – mit Ende der Ausschreibungen des Jahres 2006 insgesamt über 35 Millionen Euro an nicht rückzahlbaren Zuschüssen, die in Forschungsprojekten mit einem Gesamtvolumen von über 52 Millionen Euro eingesetzt wurden und werden. Ausgehend von der ersten Programmlinie Embedded System, die auch auf europäischer Ebene bereits viel Beachtung gefunden hat und zu großen Erfolgen österreichischer Einreicher im 6. Rahmenprogramm beitrug, konnten so im Lauf der Jahre vier weitere Programmlinien erfolgreich etabliert werden, zuletzt die Programmlinien Trust in IT Systems und Visual Computing im Jahr 2006.

Typischerweise führt FIT-IT in den aktiven Programmlinien eine Ausschreibung pro Jahr durch, wobei bisher meistens ca. 3 Millionen Euro pro Ausschreibung zur Verfügung gestellt wurden. In Abhängigkeit von der Anzahl hochqualitativer Anträge kann die internationale Fachjury in ihren Förderempfehlungen von der Ausschreibungssumme abweichen – im Vordergrund steht also die Projektqualität, an die bewusst hohe Ansprüche gestellt werden.

Entsprechend den Programmzielen nahmen bisher etwa gleich viele unterschiedliche Forschungseinrichtungen und Unternehmen an geförderten FIT-IT-Projekten teil, wobei 30% aller geförderten Partner – bzw. knapp zwei Drittel unter den geförderten Unternehmen – kleine und mittelständische Unternehmen (KMU) sind. Die gezielte Förderung des Zugangs von KMU zu Spitzenforschung wird auch in Zukunft ein Hauptanliegen des

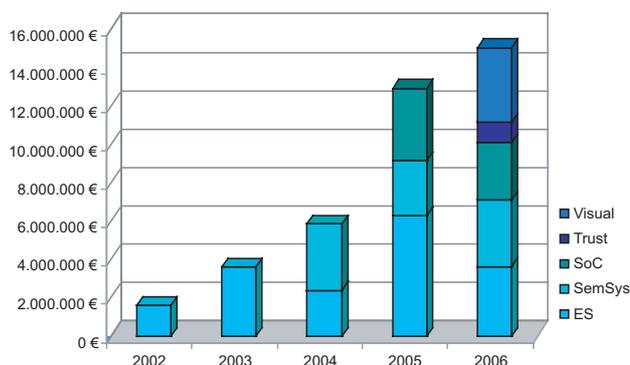
Programms sein, wobei nicht zuletzt in der Zusammenarbeit von in Österreich etablierten Kompetenzzentren internationaler Großunternehmen mit spezialisierten österreichischen KMU und Forschungseinrichtungen große Chancen bestehen.

Verschiedene Projektpartner in FIT-IT nach Organisationstyp 2002 – 2006

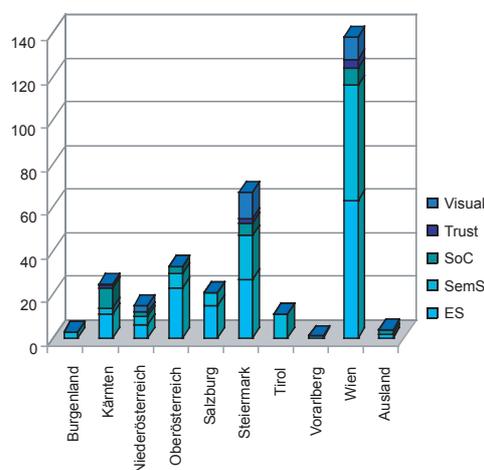


Organisationen aus allen neun Bundesländern haben bereits an FIT-IT-Projekten mitgewirkt. Die meisten Projektteilnahmen erfolgten durch Organisationen mit Standort Wien, gefolgt von der Steiermark, Oberösterreich, Kärnten, Salzburg, Niederösterreich und Tirol. Eine große Anzahl von Projekten wird in Kooperation von Partnern aus verschiedenen Bundesländern durchgeführt.

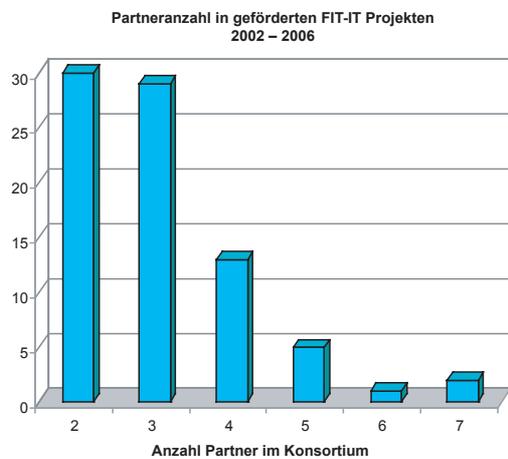
Zugeweilte Fördermittel aus FIT-IT



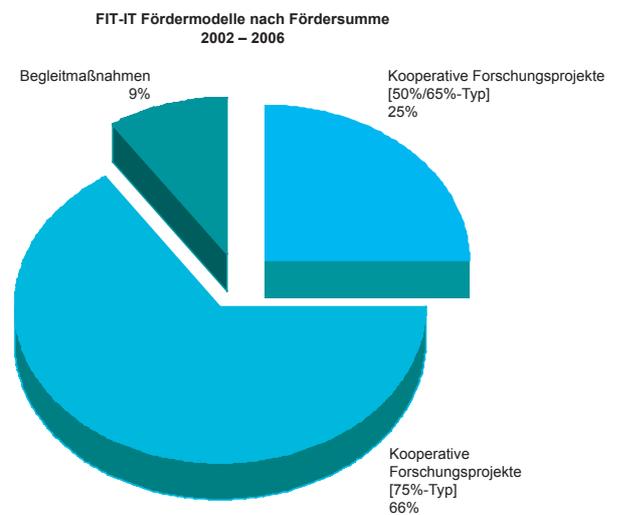
Erfolgreiche FIT-IT Projektteilnahmen 2002 – 2006



FIT-IT macht keine starren Vorgaben zur Größe der Projektkonsortien, als entscheidend wird vielmehr die Qualität und auch die Neuheit der Kooperation im Projekt angesehen. Dementsprechend wird die Mehrzahl der Projekte von Konsortien aus zwei oder drei Partnern durchgeführt, zwei Projekte wurden aber auch schon von sieben Organisationen gemeinsam abgewickelt.

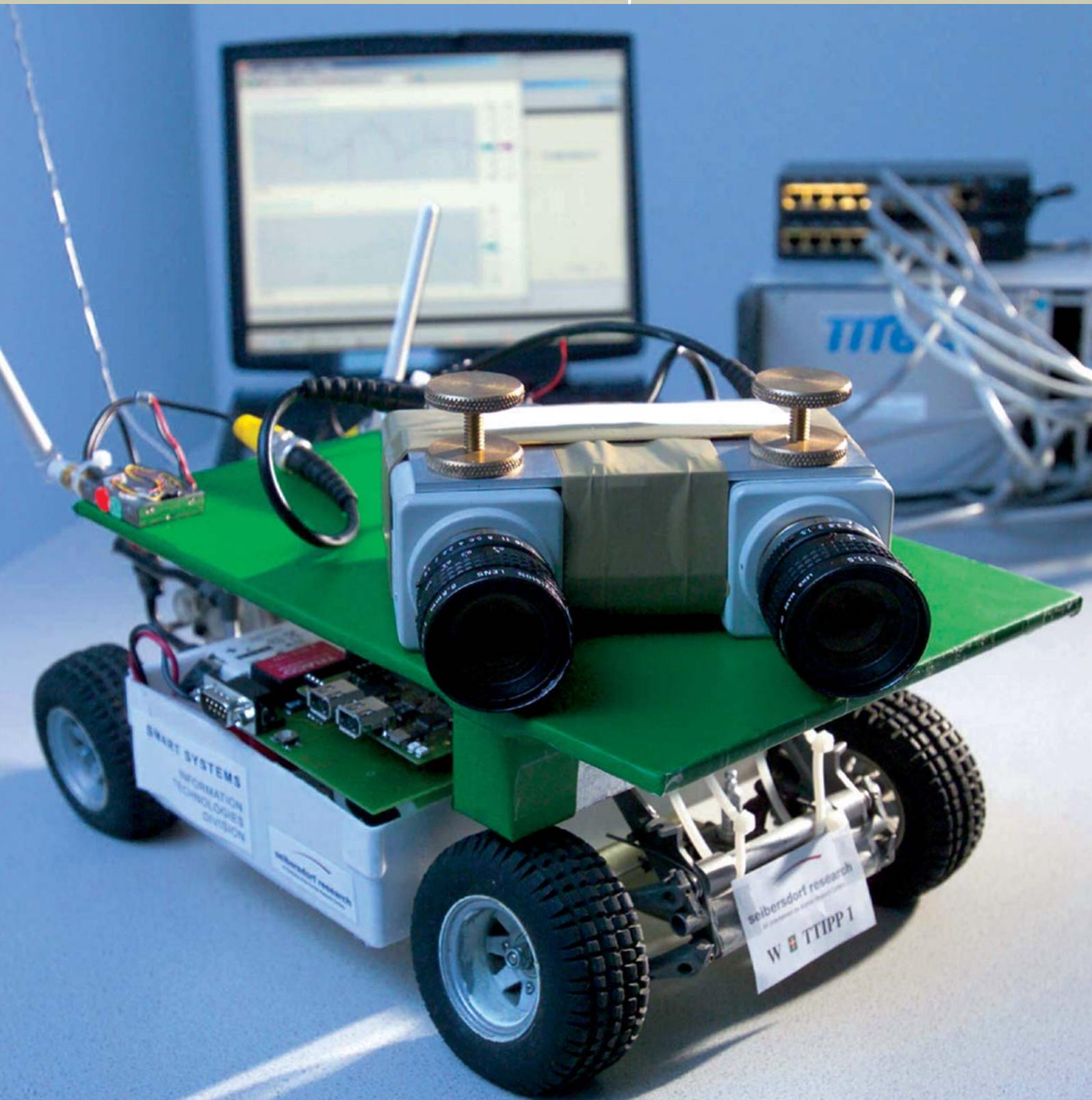


Etwa zwei Drittel der eingesetzten Fördermittel wurden bisher für kooperative Forschungsprojekte mit 75 Prozent Förderung vergeben. In diesem Projekttyp wird ein Anteil von 80 Prozent des Projektbudgets von den beteiligten Forschungseinrichtungen eingesetzt.



Ein Viertel der Fördersumme wurde für kooperative Forschungsprojekte mit 50 Prozent bzw. 65 Prozent Förderung vergeben, in denen es die beteiligten Unternehmen sind, die einen Großteil der Forschungsarbeit durchführen und dafür auch direkte finanzielle Förderung erhalten.

Neun Prozent der Fördersumme wurde für programmbegleitende Maßnahmen aufgewendet, vor allem im Aus- und Weiterbildungsbereich für Dissertationsstipendien, damit in den Forschungsfeldern der FIT-IT Programmlinien in Österreich ausreichend NachwuchsforscherInnen auf Spitzenniveau zur Verfügung stehen.



# FIT-IT

## Embedded Systems

„Embedded Systems“ sind – im Vergleich zu herkömmlichen Computersystemen – einfache Rechner mit bestimmter Funktionalität, die in zu steuernden oder zu überwachenden System integriert (eingebettet) sind. Sie bestehen aus einer Kombination von Hardware und Software (Mikrocontroller, Mikroprozessor, Bussystem, etc.) und enthalten häufig Einheiten, die Aufgaben der Sensorik und Aktuatorik erfüllen, sowie Kommunikationsschnittstellen. Darunter sind nicht nur Mensch-Maschine-Schnittstellen zu verstehen, sondern vor allem auch Vernetzungsmöglichkeiten mit Maschinen. Embedded Systems sind Bestandteil von Kommunikationsgeräten, Autos und medizinischer Technik genauso wie von Maschinen, Industrieanlagen und anderen „intelligenten Objekten“. Die Grenzen von eingebetteten Systemen zu traditionellen Computern sind fließend, da ganze PCs heute bereits vollständig in andere Systeme eingebaut werden können. Ein wesentliches Merkmal für eingebettete Systeme ist häufig, dass sie Steuerungsaufgaben anderer Geräte und Kommunikationsfunktionen wahrnehmen.

Die Programmlinie FIT-IT Embedded Systems besteht seit 2002. Das Programm setzt damit einen Schwerpunkt in einem Bereich, der zu den am stärksten wachsenden in der Informationstechnologie gehört. Weit über 90% aller Prozessoren sind heute nicht in Computern, sondern in anderen technischen Geräten eingebaut. Eingebettete Systeme finden sich nicht nur in elektrischen Haushaltsgeräten, Autos oder Kommunikations-Werkzeugen, sondern in beinahe allen technischen Produkten verschiedenster Lebensbereiche. Aufgrund ihrer Vernetzung mit anderen Geräten, sowie aufgrund von Komplexitäts- und Sicherheitsfragen sind sie heute ein zentraler Gegenstand aktueller IT-Forschung.

Die großen Erfolge österreichischer Organisationen in den aktuellen Rahmenprogrammen der EU, zum Beispiel die maßgebliche Rolle österreichischer Akteure in der Europäischen Technologieplattform (ETP) ARTEMIS, belegen die mittlerweile ausgezeichnete österreichische Position in diesem Themenfeld.

Die bisher geförderten Projekte lassen sich in folgende sechs Themengruppen einordnen:

- > **Netzwerktechnik**
- > **Drahtlose Kommunikation**
- > **Fahrzeugindustrie**
- > **Produktion und Fertigung**
- > **Smart Cards**
- > **Ambient Intelligence**

# TT-SoC

## Time-Triggered System-on-a-Chip Architecture

Das Ziel des TT-SoC-Forschungsprojekts ist es, die Grundlagen für eine neue Generation von Systemarchitekturen für eingebettete Systeme zu schaffen. Die Architektur wird eine vorhersagbare integrierte Laufzeitumgebung für das komponenten-basierte Design einer Vielzahl von verschiedenen Arten von eingebetteten Applikationen bieten (z.B. Unterhaltungselektronik, Flugzeugindustrie, Automobil-industrie). Die Erstellung dieser generischen, domänen-übergreifenden Architektur ist von großer ökonomischer Bedeutung. Die Wiederverwendung von Komponenten über Domänen hinweg bürgt für höhere Designproduktivität, verbesserte Zuverlässigkeit und kürzere Time-to-Market.

Das Projekt ist durch jene Forschungsprioritäten inspiriert, welche im Rahmen der ARTEMIS Strategic Research Agenda identifiziert wurden, z.B. Composability, Vernetzung und Sicherheit, Robustheit, und dynamische Verwaltung von Ressourcen. Das Projekt basiert auf der langjährigen Erfahrung der Technischen Universität Wien und der Firma TTTech im Bereich zeitgesteuerter Technologien, sowie den Erfahrungen aus dem integrierten EU/FP6-Projekt DECOS.

Der Kern des Projekts ist die Entwicklung eines Forschungsprototypen für ein zeitgesteuertes Network-on-a-chip (NoC). Dieser Prototyp wird in einem FPGA implementiert und dient zur vorhersagbaren Verbindung von heterogenen Komponenten. Durch die Bereitstellung einer einzigen standardisierten, applikationsübergreifenden Schnittstelle zum Austausch von Nachrichten für alle Arten von Komponenten unterstützt die Architektur die komponenten-basierte Entwicklung von komplexen Applikationen, massive Wiederverwendung von Komponenten und bietet einen Rahmen zur Implementierung von Fehlertoleranz durch Rekonfiguration und aktive Redundanz. Das zeitgesteuerte NoC wird inhärente Fehlerisolation besitzen, um die reibungslose Integration von unabhängig entwickelten Komponenten mit unterschiedlichen Kritikalitätsgraden zu unterstützen. Durch die Untergliederung des SoCs in physikalisch getrennte Komponenten, welche ausschließlich durch den Austausch von Nachrichten mittels des zeitgesteuerten NoCs interagieren, erreichen wir Fehlerisolation sowohl für Kommunikationsressourcen als auch für Rechenressourcen. Die Systemarchitektur bietet auch integrierte Mechanismen für Diagnose und Security. Zudem werden Mechanismen für integrierte Ressourcenverwaltung das Handhaben von Situationen gestatten, in denen dynamisch wechselnde Anforderungen vorliegen oder Fehlertoleranz durch Rekonfiguration.

### Infobox

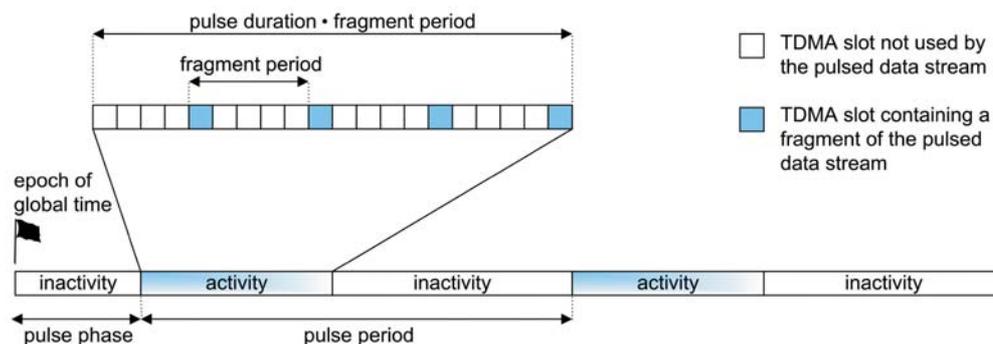
01.03.2007 – 31.08.2008  
[ti.tuwien.ac.at/rts/research/projects/ttsoc](http://ti.tuwien.ac.at/rts/research/projects/ttsoc)

### Koordinator:

Technische Universität Wien  
[www.tuwien.ac.at](http://www.tuwien.ac.at)  
Hermann Kopetz  
Treitlstr. 3  
1040 Wien  
T: +43 (0) 1 58801 - 18216  
M: [hk@vmars.tuwien.ac.at](mailto:hk@vmars.tuwien.ac.at)

### Partner:

TTTech Computertechnik AG  
[www.tttech.com](http://www.tttech.com)  
Stefan Polenda



# DARTS

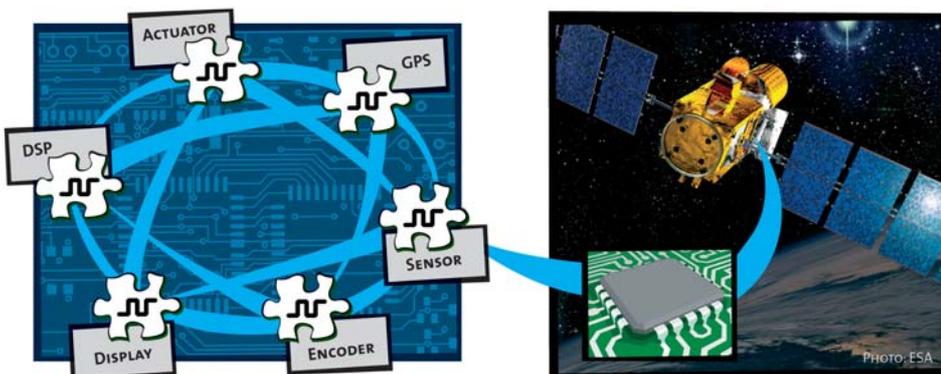
## Distributed Algorithms for Robust Tick Synchronization

Für zukünftige Chip-Technologien wird eine erhöhte Empfindlichkeit gegenüber ionisierender Strahlung prognostiziert, was vermehrt zu transienten Fehlern führen wird. Diese Problematik betrifft auch das Taktsignal, dessen Design aufgrund der hohen Taktraten ohnedies bereits problematisch geworden ist. Es wird daher nach Lösungen gesucht, um derartige Störeinflüsse zu tolerieren.

Das Projekt DARTS ist der Entwicklung einer fehlertoleranten Alternative zur konventionellen Taktversorgung in VLSI-Chips, Systems-on-Chip und anderen Hardware-Systemen gewidmet. In herkömmlichen Systemen wird das Taktsignal eines einzelnen Oszillators mit Hilfe eines aufwändig balancierten Taktnetzwerks systemweit verteilt. Eine Störung dieses zentralen Oszillators (oder des Taktnetzwerks) zieht zwangsläufig das gesamte System in Mitleidenschaft. Im Gegensatz dazu werden in DARTS die Takte einzelner Funktionseinheiten mittels lokaler Taktgeneratoren erzeugt – die Wirkung einer Störung bleibt folglich lokal beschränkt. Anders als beim klassischen „Globally-Asynchronous Locally-Synchronous“ (GALS)-Ansatz sind die lokalen Taktgeneratoren bei DARTS jedoch keine unkorrelierten Oszillatoren, sondern Instanzen eines verteilten Algorithmus zur fehlertoleranten Generierung synchronisierter lokaler Taktsignale. Derartige Lösungen haben sich in verteilten Systemen seit Jahrzehnten bewährt - allerdings für Zeitbasen mit relativ grober Zeitauflösung.

Die Innovation von DARTS besteht nun darin, derartige Algorithmen für die Taktung eines Chips zu adaptieren. Dazu müssen die ursprünglich softwarebasierten Algorithmen auf Hardware abgebildet werden. Dies in einer effizienten Weise zu bewerkstelligen, ohne dabei die Voraussetzungen für die zugrunde liegenden formalen Beweise zu verletzen, ist eine äußerst schwierige Aufgabe. Die Forscher der Technischen Universität Wien liefern hierfür das benötigte Wissen über verteilte Algorithmen sowie über das Design selbsttaktender Schaltungen, während Austrian Aerospace seine Erfahrungen im Entwurf von Weltraum-tauglicher Elektronik einbringt.

Wesentliches Projektziel ist der Entwurf eines VLSI-Chips der den DARTS-Algorithmus implementiert. An diesem Chip sollen Messungen durchgeführt werden, die als Ausgangspunkt für weitere Optimierungen dienen. Austrian Aerospace erhofft sich mittelfristig von diesem Ansatz eine verbesserte Störfestigkeit des Taktnetzwerks in Weltraum-Anwendungen, wo die Intensität ionisierender Strahlung weit höher ist und daher bereits jetzt ein Problem darstellt.



### Infobox

01.10.2005 – 30.09.2008  
[ti.tuwien.ac.at/darts](http://ti.tuwien.ac.at/darts)

#### Koordinator:

Technische Universität Wien  
Institut für Technische Informatik  
[ti.tuwien.ac.at/ecs](http://ti.tuwien.ac.at/ecs)  
Andreas Steininger  
Treitlstrasse 1-3  
1040 Wien  
T: +43 (0) 1 58801 - 18251  
M: [steininger@ecs.tuwien.ac.at](mailto:steininger@ecs.tuwien.ac.at)

#### Partner:

Austrian Aerospace  
[www.space.at](http://www.space.at)  
Franz Zangerl



# TT Ethernet

## Time-Triggered Ethernet

TT-Ethernet ist ein Gemeinschaftsprojekt der TTTech Computertechnik AG und dem Institut für Technische Informatik der Technischen Universität Wien. Das Ziel des TT-Ethernet-Projektes ist die Entwicklung eines zeitgesteuerten, auf Ethernet basierenden, Netzwerkes mit vorhersagbaren zeitlichen Verhalten und strikter Fehlerisolation. Die Anwendungen finden sich in sicherheitskritischen Kontrollsystemen im Auto- Flug- und Bahnbereich und im Bereich von Multimedia-Applikationen. TT-Ethernet ist voll kompatibel zum aktuellen IEEE-802.3 Ethernet Standard und unterstützt den gleichzeitigen Betrieb von klassischen Ethernet und TT-Ethernet Geräten im selben Netzwerk.

Die Nachrichten werden dabei in zwei Klassen eingeteilt, die klassischen ereignisgesteuerten (event-triggered – ET) Nachrichten und die hochprioritären zeitgesteuerten (time-triggered – TT) Nachrichten. TT-Nachrichten werden vom eigens entwickelten Ethernet-Switch vorrangig behandelt, und mit einer, zum Entwicklungszeitpunkt bekannten, konstanten Verzögerung mit minimaler Abweichung weitergeleitet. Wird zum selben Zeitpunkt eine ET-Nachricht übertragen, so wird diese abgebrochen. TT-Nachrichten können dann zur Synchronisation der lokalen Zeitbasen dienen, wobei so eine hohe Qualität

erreicht wird, was wiederum den Aufbau einer globalen Zeitbasis ermöglicht. Basierend auf dieser globalen Zeit ist es möglich, einen Plan für die Übertragung der TT-Nachrichten aufzustellen. Dies kann statisch zum Entwicklungszeitpunkt, oder dynamisch während der Laufzeit geschehen.

Im Verlauf des TT-Ethernet Projektes wurden prototypische Implementierungen eines TT-Ethernet Switches und eines TT-Ethernet Kommunikationskontrollers erstellt. Mit einem System gebaut aus den entwickelten Geräten wurden Experimente durchgeführt. Dabei wurde eine Nachrichtenlatenz von 4,32  $\mu$ s mit einem Jitter von 80 ns gemessen, und eine Präzision der Uhren von 350 ns erreicht.

Wenn die zeitgesteuerte Technologie in den Bereich der auf Ethernet basierenden Hochgeschwindigkeitsnetzwerke Einzug hält, ist eine bedeutende Erweiterung des Marktes für zeitgesteuerte Systeme im Bereich der Kontrollsysteme zu erwarten, ebenso wie ein weiteres Eindringen in den Markt für Multimedia-Applikationen. Die Erkenntnisse dieses Forschungsprojekts sind die technologische Plattform für die nächste Generation von zeitgesteuerten Systemen.



### Infobox

01.03.2004 – 31.12.2006

#### Koordinator:

Technische Universität Wien  
Institut für Technische Informatik  
[www.vmars.tuwien.ac.at](http://www.vmars.tuwien.ac.at)  
Hermann Kopetz  
Treitlstrasse 3 / 3. Stock  
1040 Wien  
T: +43 (0)1 58801 - 18210  
M: [hk@vmars.tuwien.ac.at](mailto:hk@vmars.tuwien.ac.at)

#### Partner:

TTTech Computertechnik AG  
[www.tttech.com](http://www.tttech.com)  
Stefan Poledna



# SANDY

## Synchronized Access Networks for Distributed real-time sYstems

Die Grundidee des SANDY-Projekts ist es, lokale Echtzeitnetze unter Aufrechterhaltung von deterministischen Echtzeitgarantien über das Internet Protocol (IP) zu verbinden. Die Umsetzung soll über synchronisierte Zeitpläne zur Übertragung der IP-Pakete erfolgen. Mit der neu geschaffenen Dienstklasse können eingebettete Systeme, die unter Echtzeitbedingungen arbeiten, über ein IP-Backbone mit deterministischen Verzögerungen vernetzt werden.

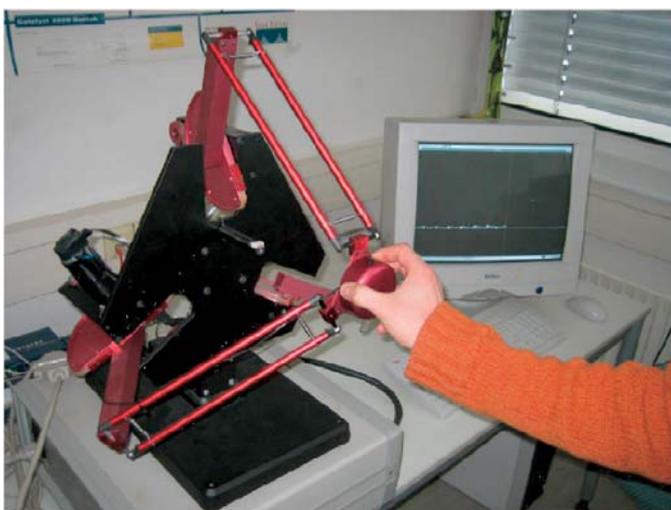
Im Fokus des SANDY-Ansatzes standen Algorithmen für die Ressourcenverwaltung in den Zugangnetzen. Ein zentraler Aspekt ist dabei die erzielbare Effizienz, da diese in zeitgetakteten Übertragungssystemen mit Ressourcen-reservierungen von kritischer Bedeutung ist.

Mittels analytischer sowie simulativer Methoden wurde modelliert, mit welcher Wahrscheinlichkeit eine neue Verbindung in einem laufenden System untergebracht werden kann. Das Modell zeigte, dass mit einem Standardalgorithmus durchschnittlich nur eine schlechte Effizienz erzielt werden kann. In weite-

rer Folge wurden fortgeschrittene Zuteilungsalgorithmen entworfen und untersucht. Es wurde nachgewiesen, dass diese Algorithmen zu einer signifikant höheren Effizienz führen.

Im Projekt wurde ein funktionsnachweisender Prototyp erstellt und evaluiert. Der Prototyp ist ein Labor-Testbed, das alle wesentlichen Komponenten der SANDY-Architektur implementiert. Die primäre Demoapplikation ist eine tele-haptische Anwendung, da eine solche Applikation extrem zeitkritisch ist.

Es wird ein haptisches Gerät verwendet, bei dem der Greifer im 3-dimensionalen Raum bewegt werden kann. Das Gerät wird an einem Rechner betrieben, auf dem die haptische Anwendung läuft. Diese liest periodisch die Positionsdaten des Greifers aus und verschickt sie via SANDY-Dienstklasse durch das Netzwerk an eine haptische Steuerungsanwendung. Dort werden die Kräfte, die am haptischen Gerät gesetzt werden müssen, berechnet und umgehend zurückgesendet. Nach Eintreffen werden sie von der haptischen Applikation auf das Gerät angewendet.



Die Person bewegt den Greifer des haptischen Geräts, um damit ein entferntes Gerät (im Bild nicht sichtbar) zu steuern. Am Bildschirm im Hintergrund werden in Echtzeit die Verzögerungen der Netzwerkpakete dargestellt.

### Infobox

01.07.2003 – 31.12.2005

#### Koordinator:

Siemens AG Österreich  
[www.siemens.at](http://www.siemens.at)  
Wolfgang Klampferer  
Siemensstr. 92  
1210 Wien  
T: +43 (0) 5 1707 42 810  
M: [wolfgang.klampferer@siemens.com](mailto:wolfgang.klampferer@siemens.com)

#### Partner:

Salzburg Research Forschungsgesellschaft m.b.H.  
[www.salzburgresearch.at](http://www.salzburgresearch.at)  
Ulrich Hofmann



# PRODEQUAC

## Prototype Development for Quantum Cryptography

Der sichere Datenaustausch zwischen Unternehmensstandorten erfolgt meist über so genannte VPN-Tunnel (VPN steht für „virtual private network“). Dabei handelt es sich um verschlüsselte Verbindungen zwischen privaten und firmeninternen Netzwerken über das öffentliche Internet. Für Hacker und Wirtschaftsspione ist diese Verbindung eine potentielle und oft genutzte Angriffsfläche.

Der im Rahmen des Projekts PRODEQUAC entwickelte Prototyp bietet gegen Spione die entscheidende Hilfe: Sowohl durch seine Sicherheitsarchitektur als auch durch die neuartige Integration von Quantenkryptographie können jegliche Arten von sensiblen Daten bis hin zu IP-Telefongesprächen oder Videokonferenzen zwischen Unternehmensstandorten mit höchster Sicherheit ausgetauscht werden.

Durch die Arbeit im Projekt PRODEQUAC und im Folgeprojekt „QCC: Quantum Cryptography on the Chip“ wird es möglich, die Technologie der Quantenkryptographie, mit der zufällige Bitfolgen zur Verschlüsselung von Nachrichten mittels quantenphysikalischer Prozesse erzeugt und verteilt werden, in bestehende IT-Infrastrukturen von Unternehmen zu integrieren. Der PRODEQUAC-Prototyp wurde als so genannte Hardware-Firewall realisiert und besteht aus zwei voneinander getrennten Einschubkarten mit jeweils eigenem Betriebssystem. Dadurch ist die Trennung des internen Firmennetzes vom externen Internet auch physisch gewährleistet. Das Konzept verwirklicht die Kombination von neuen Sicherheitstechnologien und bekannten Strukturen in einem eigenen Gerät und erlaubt durch einfache Bedienung eine schnelle Integration in bestehende Systeme.



Die ARC übernahm das Hardware- und Softwaredesign, die Implementierung und Entwicklung der Protokolle zur Erzeugung der Schlüssel, das Design der Sicherheitsarchitektur sowie die Projektleitung.

Die Gruppe um Prof. Anton Zeilinger (Institut für Experimentalphysik der Universität Wien) hat ihr herausragendes Know How im Bereich der experimentellen Quantenphysik in die Entwicklung des Geräts eingebracht.

Die Programm- und Systementwicklung PSE der Siemens AG Österreich zeichnet verantwortlich für das Design der Schnittstellen zwischen dem prototypischen Gerät und der bestehenden IT-Infrastruktur sowie für die Administration und das Management der Schlüssel, des VPN-Tunnels und des Interfaces.

### Infobox

01.09.2002 – 31.12.2004  
[www.quantenkryptographie.at/prodequac\\_window.html](http://www.quantenkryptographie.at/prodequac_window.html)

### Koordinator:

Austrian Research Centers GmbH – ARC  
[www.arcs.ac.at](http://www.arcs.ac.at)  
Christian Monyk  
Tech Gate Vienna  
Donau-City Str. 1 / 5. OG  
1220 Wien  
T: +43 (0) 664 815 78 37  
M: [christian.monyk@arcs.ac.at](mailto:christian.monyk@arcs.ac.at)

### Partner:

Institut für Experimentalphysik der  
Universität Wien  
[www.quantum.at](http://www.quantum.at)  
Andreas Poppe

Programm- und Systementwicklung  
PSE, SIEMENS AG Österreich  
[www.siemens.com](http://www.siemens.com)  
Ilse Wimberger



# SynUTC

## Synchronized Universal Time Coordinated Ultra High Precision Time Synchronisation Technology for Ethernet-Networks

Verteilte intelligente Systeme, deren Knoten über Standard-Ethernet miteinander verbunden sind, gewinnen in der industriellen Steuer-, Regelungs- und Messtechnik zunehmend an Bedeutung. Zwingende Voraussetzung besonders für zeitkritische Applikationen ist eine hochgenaue und meist auch fehler-tolerante Synchronisation aller Knoten, wobei zwar jeder Teilnehmer über spezielle Hardwareerweiterungen verfügen kann, jedoch für die Übertragung der Zeitinformation aus Kosten- und Verfügbarkeitsgründen die vorhandene Netzwerkinfrastruktur genutzt werden muss.

Mit SynUTC wurde die dafür erforderliche Basistechnologie entwickelt und mit Hilfe von FIT-IT in Form eines seriennahen Evaluationssystems umgesetzt, mit dem Synchronisationsgenauigkeiten im Bereich einiger Nanosekunden unabhängig von der Netzwerklast erzielt werden können. Jeder Knoten wurde dazu mit einer eigenen Netzwerkkarte (auf Basis PC-104+) ausgestattet, die alle Erweiterungen für die hochgenaue Uhrensynchronisation enthält. Es sind dies eine hochauflösende Uhr (96 bit) die mit 200 MHz getaktet wird, samt einem Modul, das beim Senden bzw. Empfangen bestimmter Pakete Zeitstempel generiert und diese direkt in das jeweilige Paket einträgt.

Der 100Mb/s Ethernet-Standard definiert eine sternförmige Verbindungsstruktur, bei der die Knoten über ein oder mehrere Netzwerkkomponenten miteinander verbunden sind. Diese wiederum limitieren die erreichbare Synchronisationsgenauigkeit entscheidend, weil die Zeit für die Weiterleitung eines Paketes abhängig von der Netzwerklast stark schwankt. Im Rahmen des FIT-IT-Projekts wurde eine Erweiterung (Switch-Add-On) entwickelt, die für jedes Paket die Empfangszeit am Switch sowie den Weitersendezeitpunkt ermittelt und die Differenz in das Paket einträgt.

Zeitgleich wurde mit der Verabschiedung des 1588-Standards durch die IEEE ein Protokoll (PTP – Precision Time Protocol) zur hochgenauen Verteilung von Zeitinformation in einem Netzwerk definiert. SynUTC wurde folgerichtig auf vollständige Kompatibilität zum Standard adaptiert, bietet aber wesentliche zusätzliche Funktionen wie extrem hohe Genauigkeit oder Fehlertoleranz und ist als Markenzeichen SYN1588® etabliert. Diese Erweiterungen wurden in die Version 2.0 des IEEE-Standard 1588 zu einem wesentlichen Teil übernommen.



### Infobox

01.09.2002 – 31.03.2004

#### Koordinator:

Technische Universität Wien  
Institut für Computertechnik  
[www.ict.tuwien.ac.at](http://www.ict.tuwien.ac.at)  
Nikolaus Kerö  
Gusshausstraße 27-29  
1040 Wien  
T: +43 (0) 676 84 31 04 300  
M: [keroe@tuwien.ac.at](mailto:keroe@tuwien.ac.at)

#### Partner:

Oregano Systems Design und  
Consulting GmbH  
[www.oregano.at](http://www.oregano.at)  
Gerhard Cadek



## pureNFC

### Performant Usable Reliable and Embedded NFC Systems

Nahfeld Kommunikation (Near Field Communication, NFC) ermöglicht es Anwendern, verschiedenste Informationen sicher auszutauschen, indem ein Gerät einfach in die Nähe eines anderen gebracht wird. Die Palette der Anwendungen reicht vom Austausch digitaler Visitenkarten über elektronische Bezahlung bis hin zur drahtlosen Konfiguration von Multimedia Elektronik. Die dazu notwendigen Sicherheitsfunktionen sind in die Hardware integriert.

Die Berechtigung, einen Raum betreten zu dürfen, das Ticket für ein öffentliches Verkehrsmittel, oder die Eintrittskarte für ein Konzert können damit in Zukunft auf einem Mobiltelefon hinterlegt und über NFC ausgelesen und überprüft werden. Die drahtlose Verbindung von Geräten der Unterhaltungselektronik, wie z. B. Digitalkameras, PDAs, Set-Top-Boxen, Computer und Mobiltelefonen ist durch NFC rasch und unkompliziert möglich.

Ziel des Projekts pureNFC ist es, die Energieaufnahme von NFC-Geräten zu minimieren und die sichere, rasche und intuitive gegenseitige Erkennung von NFC-Geräten zu realisieren. Die FH OÖ/Hagenberg deckt die Bereiche der physikalischen Schnittstelle (RF-Feld) bis zur hardwarenahen Software ab. Die Technische Universität Wien betreut den Bereich hardwarenaher Software bis hin zu intuitiven Anwendungen. NXP Semiconductors unterstützt das Projekt im Chipdesign. Omnikey/Assa Abloy ist im Projekt für die standardkonforme Einbindung in PC-Systeme verantwortlich. Mobilkom Austria testet und evaluiert die Anwendungen.



NFC ist eine Technologie, die international von Firmen wie Microsoft, NXP, Nokia, Panasonic, Mastercard oder Vodafone standardisiert wird. In den nächsten Jahren werden die ersten NFC Lösung am Markt platziert werden. Interoperabilität, Energieeffizienz sowie rasche und sichere Erkennung von NFC Geräten werden die wichtigsten Entscheidungskriterien für Firmen sein, die NFC Lösungen anbieten. Durch dieses Forschungsprojekt werden die beteiligten Firmen einen entscheidenden Vorsprung bei der Vermarktung ihrer Produkte erreichen.

#### **Infobox**

01.06.2007 – 31.05.2009  
[www.nfc-research.at](http://www.nfc-research.at)

#### **Koordinator:**

FH OÖ / Campus Hagenberg  
[www.fh-ooe.at](http://www.fh-ooe.at)  
Josef Langer  
Softwarepark 11  
4232 Hagenberg  
T: +43 (0) 7236 3888 2422  
M: [Josef.Langer@fh-hagenberg.at](mailto:Josef.Langer@fh-hagenberg.at)

#### **Partner:**

Technische Universität Wien  
[www.tuwien.ac.at/inso](http://www.tuwien.ac.at/inso)  
Thomas Grechenig

NXP Semiconductors Austria GmbH  
[www.nxp.com](http://www.nxp.com)  
Andreas Mühlberger

Omnikey GmbH  
[www.omnikey.com](http://www.omnikey.com)  
Kurt Schmid

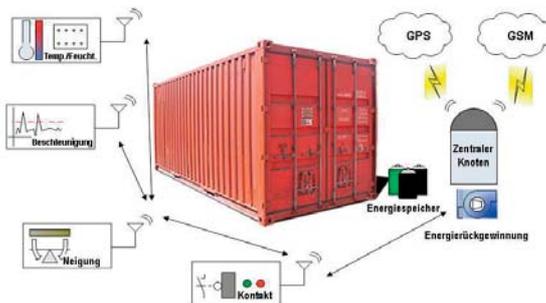
Mobilkom austria  
[www.mobilkom.at](http://www.mobilkom.at)  
Christian Kantner



# WCMS

## Wireless Cargo Monitoring System

Die drahtlose Überwachung und Verfolgung von Containern ist eine große Herausforderung, da die Arbeitsumgebung rau ist und keine elektrische Stromquelle zur Verfügung steht. Das Projekt WCMS schlägt als Lösung ein drahtloses Sensornetzwerk (engl. Wireless Sensor Network, WSN) vor, das aus vielen kleinen und niedrigpreisigen Netzwerkelementen besteht. Deren Energieverbrauch soll durch Energie aus der Umgebung abgedeckt werden. Während WSNs lokal kommunizieren, um die verteilte Aufgabe der Sammlung von Umgebungsdaten auszuführen, sind andere drahtlose Technologien wie GSM- und auch GPS-Empfänger notwendig, um die WSNs an das globale Internet anzubinden. Von dort werden Informationen über die Position der Sensoren abgefragt und dorthin werden die detektierten Werte übertragen.



Die Tatsache, dass sogar die am weitesten entwickelten GSM- und GPS-Module einen beträchtlichen Energieverbrauch haben (im Schnitt im mWatt- mit Spitzen bis im Watt-Bereich) und die Anforderung eines wartungsfreien Betriebs, schließen die Verwendung von herkömmlichen Batterien aus. Um das Energieproblem zu lösen, werden energierückgewinnende Techniken für alle eingebetteten drahtlosen Sensormodule im Container vorgeschlagen. Verschiedene Typen von Energienutzungssystemen könnten für die verschiedenen Sensorknoten gebraucht werden und werden im Zuge des Projekt untersucht.

Ein wichtiger Aspekt dieses Projekts ist während des Transports die kontinuierliche Messung und Aufzeichnung von Beschleunigungsdaten in allen drei Dimensionen und weiterer Sensordaten, um die Qualität des Transports zu gewährleisten.

Um dieses Ziel zu erreichen, müssen herkömmliche Techniken deutlich erweitert werden, da der Entwurf einer solchen heterogenen, energieautarken Sensor- und Verfolgungsanwendung neue Zugänge in allen systementwurfsrelevanten Aspekten erfordert: Von Kommunikationsprotokollen bis zu „Aufwach“- (engl. Wake up) Strategien bis hin zur Sensor- und eingebetteten Hardware. Die Reduktion des Energieverbrauchs auf ein sehr niedriges Niveau würde die Entwicklung von großen wartungsfreien Netzwerken ermöglichen. Das Ziel dieses Projekts ist es, einen Demonstrator zu entwickeln, der erfolgreich von RailCargo Austria in einem realen Containertransport quer durch das Land getestet werden kann.

### Infobox

01.04.2007 – 31.03.2009  
[www.ict.tuwien.ac.at/wcms](http://www.ict.tuwien.ac.at/wcms)

#### Koordinator:

Technische Universität Wien  
Institut für Computertechnik  
[www.ict.tuwien.ac.at](http://www.ict.tuwien.ac.at)  
Stefan Mahlkecht  
Stefan Krywult  
Gußhausstr. 27-29/384  
1040 Wien  
T: +43 (0) 1 58801 - 38447  
M: [mahlkecht@ict.tuwien.ac.at](mailto:mahlkecht@ict.tuwien.ac.at)

#### Partner:

RailCargo Austria AG  
[www.railcargo.at](http://www.railcargo.at)  
Dietmar Schratt

Bluetechnix Mechatronische  
Systeme GmbH  
[www.bluetechnix.at](http://www.bluetechnix.at)  
Gregor Novak

Linz Center of Mechatronics GmbH  
[www.lcm.at](http://www.lcm.at)  
Gerald Schatz



## ε-WiFi

### Embedded Position Determination and Security in Wireless Fidelity Networks

Das Ziel des Projekts ε-WiFi ist eine hochgenaue Positionsbestimmung von Knoten in drahtlosen Netzwerken, wie IEEE 802.3b. Dadurch kann sowohl die Security (Datensicherheit) als auch die Safety (funktionelle Sicherheit) erhöht werden. Ein typischer Anwendungsfall für solche Dienste sind positionsabhängige Zugriffsrechte für Büroanwendungen oder drahtlose Industrieanwendungen. Bei letzteren besteht üblicherweise die Forderung, dass Maschinen nur von einem örtlich begrenzten Bereich aus bedient werden können. (Beispielsweise darf ein Kran niemals bedient werden, wenn die Last außerhalb des Sichtbereiches des Bedieners liegt). Die Projektvision ist es eine genaue Positionsbestimmung für die Regelung von Zugriffsrechten sowie zur Sicherstellung von funktionaler Sicherheit in einem solchen Netzwerk zu schaffen. Die ε-WiFi-Sicherheitsarchitektur soll im Endausbau Dienste wie eingeschränkten bzw. vollen Netzwerkzugriff abhängig von der Position mit Hilfe von VLANs oder Internet-Verbindungsfreischaltung bieten.



Die angestrebte Lösung sieht Access-Points an vorher festgelegten und genau bestimmten Positionen vor. Damit kann die genaue dreidimensionale Positionsbestimmung durch eine Signalauswertung bei den Access-Points durchgeführt werden. Für diesen Zweck wird eine hochgenaue Uhrensynchronisation zur Delay-Messung der Signale benötigt, welche durch Hardware-Timestamping erreicht werden kann. Obwohl die prinzipielle Technologie auf den Konzepten der Uhrensynchronisation in Ethernet-Netzwerken basiert, müssen für das Projekt signifikante Änderungen in den Algorithmen erforscht, neu entwickelt und ausgearbeitet werden. Ein Beispiel dafür ist die im drahtlosen Netzwerk unumgängliche Mehrwegeausbreitung, oder das Auftreten von Echos, welche im drahtgebunden Fall ja durch die Einführung von definierten Kommunikationskanälen leichter beherrschbar ist.

Weitere technische Herausforderungen sind die hochgenaue Uhrensynchronisation, die für die geforderte Auflösung der Position deutlich unter 50 ns liegen muss. Die in dem Projekt ε-WiFi geschaffene Technologie wird nicht nur eine Plattform für hochgenaue Uhrensynchronisation in drahtlosen Netzwerken bieten, es können vielmehr zusätzliche Services für solche Netzwerke integriert werden, die einen Mehrwert darstellen. Der besondere Vorteil liegt dabei bei vergleichsweise relativ geringem Aufwand und relativ geringen Kosten.

#### Infobox

01.04.2007 – 31.03.2010

#### Koordinator:

Österreichische Akademie der Wissenschaften  
 Forschungsstelle für Integrierte Sensorsysteme  
[www.oew.ac.at/fiss](http://www.oew.ac.at/fiss)  
 Georg Gaderer  
 Viktor Kaplan Straße 2  
 2700 Wiener Neustadt  
 T: +43 (0) 2622 23420 41  
 M: [georg.gaderer@oew.ac.at](mailto:georg.gaderer@oew.ac.at)

#### Partner:

Oregano Systems  
[www.oregano.at](http://www.oregano.at)  
 Nikolaus Kerö  
 FH Lippe und Hoexter  
[www.fh-luh.de](http://www.fh-luh.de)  
 Jürgen Jasperneite



# ReadRF

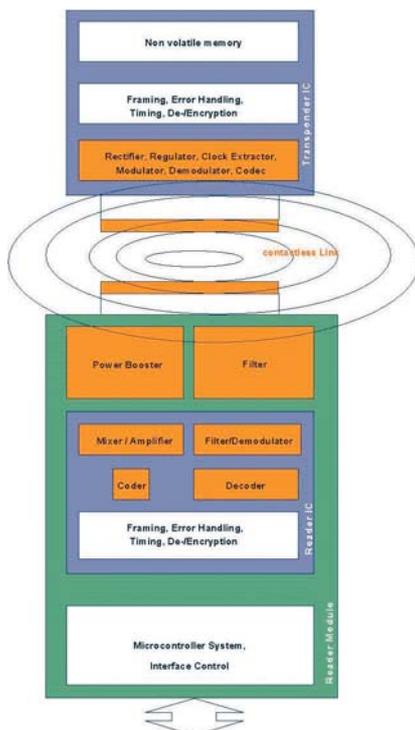
## Kontaktlose „Reader“-Technologie für hohe Datenraten in der Logistik und im Datenmanagement

In den letzten Jahren fanden RFID-Technologien (Radio Frequency Identification) und -Produkte in vielen Anwendungsbereichen eine starke Verbreitung, z.B. in Zutritts- und Passkontrollsystemen, in Bezahlssystemen für den öffentlichen Nahverkehr und in der Objektidentifikation in Fertigungs- und Logistiksystemen. Weitere Anwendungen bestehen dort, wo eine hohe Transaktionsgeschwindigkeit benötigt wird, etwa in Originalitätsnachweisen, der raschen Erkennung großer Gütermengen oder im Multimedia-Datentransfer.

Heute wird in RFID-Systemen häufig eine Trägerfrequenz in einem ISM-Band (Industrial, Scientific, and Medical)-Band für die Energie- und bidirektionale Datenübertragung eingesetzt. In den meisten Ländern ist die Bandbreite von ISM Bändern sehr schmalbandig definiert bzw. sind Seitenbänder mit nur sehr niedrigem Pegel zulässig, was einer einfachen Erhöhung von Daten- und Transaktionsraten entgegensteht. Daher werden in

ReadRF neue Modulations- und Codierungsverfahren entwickelt und evaluiert. Vielversprechende Lösungsansätze werden in Prototypensystemen realisiert und charakterisiert, und ihre monolithische Integrierbarkeit – als wesentlicher Faktor für eine wirtschaftliche Produktion – wird durch Testchips nachgewiesen.

An der TU Graz werden Grundlagen für höhere Transaktionsraten analysiert, die Machbarkeit neuer Verfahren theoretisch untersucht und in praktischen Realisierungen in Form von gemischt integrierten und diskreten Schaltungen nachgewiesen. Infineon ist verantwortlich für die Festlegung des Anforderungsprofils und für die Umsetzung der integrierten Schaltungsteile in einer für die Aufgabenstellung optimal geeigneten Halbleitertechnologie, und schließlich für die Realisierung einer kompletten Übertragungstrecke in Form eines Prototypensystems.



### Infobox

01.03.2007 – 28.02.2009

#### Koordinator:

Infineon Technologies Austria AG

[www.infineon.com](http://www.infineon.com)

Gerald Holweg

Babenbergerstraße 10

8020 Graz

T: + 43 (0)5 1777 - 5300

M: [gerald.holweg@infineon.com](mailto:gerald.holweg@infineon.com)

#### Partner:

Technische Universität Graz

Institut für Elektronik

[www.ife.tugraz.at](http://www.ife.tugraz.at)

Wolfgang Pribyl



# GALILEO Client

## Paving the way for embedded Galileo based mobile solutions



Im Bereich positionsabhängiger Dienste für die persönliche Navigation werden in Zukunft eine Vielzahl von Anwendungen erwartet. Das Positionierungssystem „Galileo“ ist ein neues Satellitennavigationssystem, das 2009 durch die Europäische Union gestartet wird.

Das Ziel des Projekts „Galileo Client“ ist es, integrierte Empfängertechnologien für GALILEO/GPS-unterstützte ortsabhängige Dienste in integrierten mobilen Systemen zu entwickeln. Dabei bedeutet „Galileo/GPS-unterstützt“, dass das Verhalten der drahtlosen GPS/Galileo-Empfänger durch bereitgestellte Navigationsdaten eines Service-Providers verbessert wird, z.B. über das Mobiltelefonsystem. Das Projekt stellt sich die Aufgabe, die Kombination und Koexistenz verschiedener Mobilkommunikationstechniken (GSM, UMTS, etc.) mit Galileo/GPS zu ermöglichen. Dies soll im Hauptteil des Projekts durch die Entwicklung neuer sogenannter digitaler PLL (Phase Locked Loop)-Technologien erreicht werden. Infineon Villach ist das unternehmensweite Kompetenzzentrum auf dem Gebiet der digitalen PLL. Im Projekt werden gänzlich neuartige Lösungen für programmierbare digitale PLL-Systeme benötigt, um die neuen Schlüsselmerkmale für die neuen Galileo/GPS-unterstützten mobilen eingebetteten Systems zur Verfügung zu stellen. Die drei akademischen Partner werden Konzepte, Modelle und das Design für kritische Teile des Sender- und Empfängerpfads zur Verfügung stellen.

Galileo bewegt sich in einem Markt voller Chancen. Der Markt für weltweite Positionierungssysteme und ortsgebundene Dienste wächst rapide. Aktuellen Studien zufolge, werden Galileo/GPS-unterstützte Lösungen die GPS-Geräte in den nächsten zehn Jahren überholen. Eine Vielzahl an Sektoren wird von solchen Lösungen profitieren, etwa im Transport, in der Sozialversorgung, in der Justiz, im Kundenservice, im Tiefbau, in Such- und Sicherheitssystemen und in der Freizeitindustrie.

### **Infobox**

01.01.2007 – 31.12.2008

#### **Koordinator:**

*Infineon Technologies Austria AG*  
[www.infineon.com](http://www.infineon.com)  
*Andreas Bertl*  
*Siemensstrasse 2*  
*9500 Villach*  
*T: +43 (0) 5 1777 - 6754*  
*M: [Andreas.Bertl@infineon.com](mailto:Andreas.Bertl@infineon.com)*

#### **Partner:**

*Technische Universität Graz*  
*Institut für Elektronik (IFE)*  
[www.ife.tugraz.at](http://www.ife.tugraz.at)  
*Wolfgang Pribyl*

*Technische Universität Wien*  
*Institut für Elektrische Mess- und Schaltungstechnik*  
[www.emst.tuwien.ac.at](http://www.emst.tuwien.ac.at)  
*Horst Zimmermann*

*Technische Universität Graz*  
*Institut für Signalverarbeitung und Sprachkommunikation*  
[www.tugraz.at](http://www.tugraz.at)  
*Gernot Kubin*



# SWITCHED

## Switched power amplifiers for energy efficient wireless base stations

Leistungsverstärker (engl. Power Amplifier, PA) repräsentieren eine der teuersten und „leistungshungrigsten“ Komponenten in Basisstationen für Mobiltelefonnetze. Bei einem typischen Wirkungsgrad von 15–25% eines Leistungsverstärkers für die dritte Mobilfunkgeneration hat ein 100W-PA eine Leistungsaufnahme von bis zu 700W. Die große Verlustleistung erfordert eine aufwändige aktive Kühlung, welche den Gesamtwirkungsgrad weiter reduziert. Dies führt dazu, dass immer öfter die Energiekosten einer Basisstation die Abschreibungskosten übersteigen. Daher ist ein hoher Wirkungsgrad von PAs sowohl für Betreiber als auch Entwickler von Basisstationen von besonderer Bedeutung.

Im Projekt SWITCHED werden Senderarchitekturen untersucht, welche den Wirkungsgrad von PAs wesentlich verbessern können. Dabei wird der Fokus speziell auf gepulste Verstärker gelegt. „Switched Mode“ PAs (SM-PAs) erzielen für rein phasenmodulierte Signale einen sehr hohen Wirkungsgrad. Damit SM-PAs auch digital modulierte Signale effizient verarbeiten können, muss eine geeignete Architektur und Ansteuerschaltung gefunden werden. Weiters muss der PA selbst für den gepulsten Betrieb optimiert werden.

Infineon ist Hersteller von Leistungstransistoren für PAs von Basisstationen und hat reichlich Erfahrung mit RF (Hochfrequenz, Radio Frequency)-Transmitter-Schaltungen und -Architekturen. Bei Infineon Villach wurden SM-PAs für Audioanwendungen und xDSL-Anwendungen erfolgreich entwickelt. Die Mikrowellenarbeitsgruppe des Instituts für Elektrische Mess- und Schaltungstechnik der TU Wien zeichnet sich durch hervorragendes Know-How im Bereich PAs mit hohem Wirkungsgrad aus. In den letzten Jahren wurde der Bereich Messtechnik, Entwurf und Charakterisierung von PAs deutlich ausgebaut sowie Systemaspekte wie Linearisierungskonzepte in den Forschungsfokus mit aufgenommen. Die Mikrowellenarbeitsgruppe verfügt über modernste Messtechnik für Leistungsverstärker bis 50 GHz. Die neuen Standards für mobile Kommunikation erlauben immer höhere Datenraten wobei durch das Zusammenfassen mehrerer Trägerfrequenzen auch mehr Sendeleistung des PAs gefordert wird. Mit diesem Projekt soll die Verlustleistung in Basisstationen gezielt reduziert werden, um die Infrastrukturkosten für mobile digitale Kommunikation mit hohen Datenraten zu verringern. Erst dadurch werden Geräte der nächsten Mobilfunkgeneration in hohem Volumen zu günstigen Preisen am Markt Verbreitung finden.



### Infobox

01.01.2007 – 31.12.2008



#### Koordinator:

Infineon Technologies Austria AG

[www.infineon.com](http://www.infineon.com)

Andreas Wiesbauer

Siemensstrasse 2

9500 Villach

T: +43-(0)51777 - 6723

M: [andreas.wiesbauer@infineon.com](mailto:andreas.wiesbauer@infineon.com)

#### Partner:

Technische Universität Wien

Institut für Elektrische Mess- und

Schaltungstechnik

[www.emst.tuwien.ac.at](http://www.emst.tuwien.ac.at)

Holger Arthaber

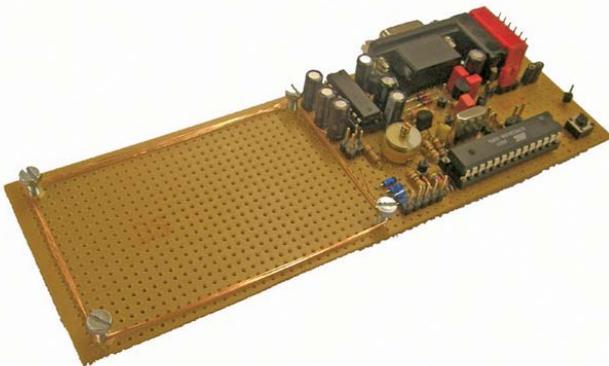
# SNAP

## Secure NFC Applications

Die Ausgabe von Papiergutscheinen ist ein beliebtes Mittel zum Akquirieren von Neukunden und deren Daten. Kosten entstehen für den Herausgeber von Gutscheinen nicht nur durch Herstellen, Versenden und sog. „Giveaways“, sondern vor allem auch durch die aufwändige Verarbeitung der Daten, bis sie in elektronischer Form vorliegen.

„Virtuelle Gutscheine“ in elektronischer Form (mCoupons für Mobile Coupons) können diese Kosten drastisch reduzieren. Das Projekt SNAP hat das Ziel ein System von virtuellen Gutscheinen zu entwickeln, welche gegen Fälschung und Weitergabe geschützt sind. Im Gegensatz zu papier-basierten Gutscheinen benötigen elektronische Gutscheine Schutzmaßnahmen gegen automatisierte und verteilte Angriffe. Grundlage des neuen Systems ist der neue Kommunikationsstandard NFC (Near Field Communication), welcher schon in naher Zukunft zur Standardausstattung von „Handy & Co“ gehören wird. Billige RFID-Tags, an denen man sich Gutscheine mittels Berührung mit dem Handy abholen kann, können in Zeitschriften oder Papier von Plakaten integriert werden. Diese Tags funktionieren ohne eigene Stromversorgung und sollten in großer Stückzahl sehr billig herstellbar sein (weniger als 10 cent pro Stück). Zum Schutz gegen Fälschungen müssen diese Tags kryptografische Algorithmen berechnen. Zur Ausgabe eines Gutscheines bringt der Teilnehmer sein Handy nah genug an das RFID-Tag, der Gutschein wird übertragen und am Handy gespeichert. Beim Einlösen des Gutscheins hält der Teilnehmer sein Handy nahe genug an ein Kassenterminal, um den Gutschein abzugeben.

SNAP umfasst die Entwicklung von neuen RFID-Tags mit Krypto-Funktionalität sowie den Entwurf und die Implementierung von sicheren Kommunikationsprotokollen zwischen Handy und Tag sowie Handy und Kassenterminal. Weiters wird ein neues Konzept zum energiesparenden Detektieren von NFC-Kommunikationspartnern entwickelt (Neighborhood Detector).



### **Infobox**

01.02.2006 – 31.01.2008

[www.iaik.tugraz.at/research/MSI/01\\_projects/01\\_snap/index.php](http://www.iaik.tugraz.at/research/MSI/01_projects/01_snap/index.php)

#### **Koordinator:**

Technische Universität Graz  
Institut für Informationsverarbeitung  
und Kommunikationstechnologie (IAIK)

[www.iaik.tugraz.at](http://www.iaik.tugraz.at)

Manfred Aigner

Inffeldgasse 16a

8010 Graz

T: +43 (0) 316 8735516

M: [Manfred.Aigner@iaik.tugraz.at](mailto:Manfred.Aigner@iaik.tugraz.at)

#### **Partner:**

NXP Semiconductors

[www.nxp.com](http://www.nxp.com)

Wolfgang Steinbauer

FH Joanneum Elektronik und

Technologiemanagement

[www.fh-joanneum.at](http://www.fh-joanneum.at)

Robert Okorn

Technische Universität Graz

Institut für elektrische Messtechnik und

Messsignalverarbeitung (EMT)

[www.emt.tugraz.at](http://www.emt.tugraz.at)

Georg Brasseur

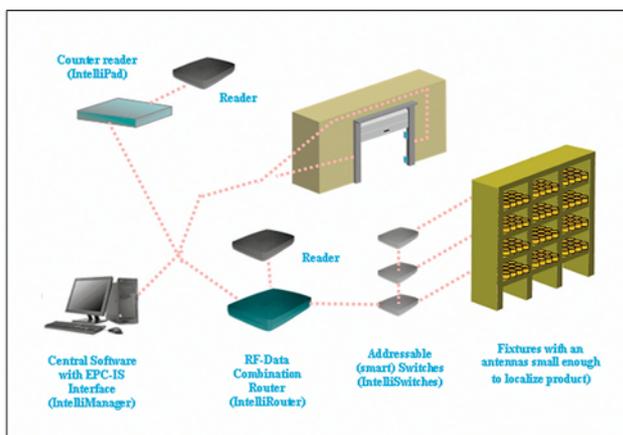


# CTS

## Comprehensive Transponder System

Transpondersysteme, auch als RFID (Radio Frequency Identification)-Systeme bezeichnet, bestehen aus hoch integrierten, passiven (batterielosen) Transpondern und aus Basisstationen, die kontaktlos Daten in die Transponder programmieren bzw. aus ihnen auslesen. Transponder werden häufig in Form von intelligenten Plaketten auf verschiedenen Gütern wie Kleidung, Bücher, Verpackungskartons etc. angebracht um diese automatisch identifizieren, lokalisieren und verfolgen zu können. Heute sind verschiedene Standards und Technologien verbreitet, die jeweils unterschiedliche Vorteile und Nachteile besitzen. Ein wichtiges Unterscheidungsmerkmal ist die Frequenz des Hochfrequenzträgers, der zur kontaktlosen Übertragung der Energie und zum bidirektionalen Datenaustausch dient. Am weitesten verbreitet sind Standards und Technologien für 13.56 MHz (Hochfrequenz, HF) und für den Ultrahochfrequenzbereich (UHF). HF ist gegenüber UHF robuster im Einsatz bei rauen Umgebungsverhältnissen wie Feuchtigkeit und Schmutz, während mit UHF größere Übertragungreichweiten erzielt werden können. Auch wegen von Land zu Land unterschiedlicher Zulassungsbestimmungen für elektromagnetische Geräte müssen die Technologien länderspezifisch ausgewählt werden, was für den länderübergreifenden Masseneinsatz von Transpondersystemen eine große Einschränkung darstellt. Ziel in diesem Projekt ist es, ein „Comprehensive Transponder System“ zu entwickeln, welches aus Transpondern besteht, die sowohl mit HF- als auch mit UHF-Basisstationen betrieben werden können. So wird erstmals ein weltweiter, grenzübergreifender Betrieb unter unterschiedlichen Einsatzbedingungen möglich.

An der TU Graz wird ein analoges Frontend entwickelt, das zusammen mit einer Mehrfrequenzantenne, die an der TU Wien entwickelt wird, sowohl die Signale einer Basisstation mit HF-Trägerfrequenz als auch einer mit UHF-Trägerfrequenz verarbeiten kann. RF-iT Solutions entwirft ein Demonstrationssystem und führt die Charakterisierung des „Comprehensive Transponder Systems“ durch. Infineon Technologies ist verantwortlich für die monolithische Integration des neuen Transponder-Chips.



### Infobox

01.01.2006 – 31.12.2007

#### Koordinator:

Infineon Technologies Austria AG  
www.infineon.com  
Gerald Holweg  
Babenbergerstraße 10  
8020 Graz  
T: +43 (0) 5 1777 - 5300  
M: gerald.holweg@infineon.com

#### Partner:

RF-iT Solutions GmbH  
www.rf-it-solutions.com  
Alexander Gauby

Technische Universität Graz  
Institut für Elektronik  
www.ife.tugraz.at  
Wolfgang Pribyl

Technische Universität Wien  
Institut für Nachrichtentechnik und  
Hochfrequenztechnik  
www.nt.tuwien.ac.at  
Arpad Scholtz



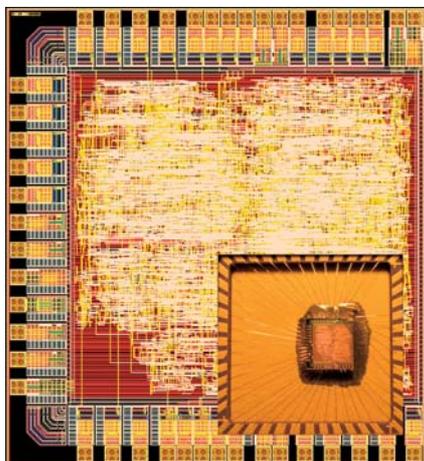
# MMADC

## Multi-Mode Sigma-Delta Analog-to-Digital Converters for 3<sup>rd</sup> Generation Mobile Phones

Die neue Generation von Mobiltelefonen macht ein gleichzeitiges Arbeiten bzw. rasches Umschalten zwischen verschiedenen Mobilfunksystemen (GSM, UMTS, W-CDMA) erforderlich. Damit ist eine weitere Vervielfachung der Komplexität dieser Geräte verbunden, welche sich jedoch nicht durch einen erhöhten Platzbedarf (handliche Geräte) oder eine erhöhte Leistungsaufnahme (Sprech- und Standbyzeiten) bemerkbar machen darf.

Die Entwicklung und die Fertigung heutiger Mobiltelefone wurden erst durch Hochintegration und moderne Fertigungstechnologien ermöglicht. Moderne Geräte bestehen aus drei integrierten Bausteinen: der HF-Komponente, die das Antennensignal verstärkt, dem Basisband- und Audio-IC, welcher aus dem Antennensignal gewonnene Informationen in Sprach-, Audio- oder Datensignale wandelt und dem Power Management IC, der die geeignete Spannungsversorgung des Mobiltelefons sicherstellt. Ein Schlüsselement des Signalflusses ist der AD-Umsetzer, welcher das von der Antenne kommende analoge Signal in ein für die weitere Verarbeitung besser geeignetes digitales Signal wandelt. Während dieser oft in den Basisband- und Audio-IC integriert ist, werden in diesem Projekt die Vorteile der Integration in den Power-Management IC, wie bessere Analogfähigkeit und Verfügbarkeit beliebiger Versorgungsspannungen, genutzt.

Im Rahmen von MMADC wurde ein konfigurierbarer AD-Umsetzer für die beiden Mobilfunksysteme GSM und UMTS entwickelt und teilweise auf Silizium erprobt.



Dieser AD-Umsetzer besteht aus einem Sigma-Delta Modulator und einem Dezimationsprozessor. Beide Elemente ermöglichen ein schnelles Umschalten zwischen den unterschiedlichen technischen Anforderungen der Mobilfunksysteme, wie hohe Auflösung und geringe Bandbreite bei GSM sowie hohe Bandbreite und geringe Auflösung bei UMTS. Damit werden Platz- und Leistungsverbrauch herkömmlicher Geräte mit getrenntem AD-Umsetzer ganz wesentlich reduziert.

MMADC ist eine Kooperation des Studiengangs für Elektronik der FH Technikum Kärnten, des Instituts für Elektronik der TU Graz und der Firma austriamicrosystems AG. Bestehende Forschungsschwerpunkte der beiden akademischen Partner in den Bereichen der Entwicklung von Multiraten-Filterprozessoren (FH-Technikum Kärnten) sowie Systemmodellierung und Analogdesign (TU-Graz) wurden mit Unterstützung des Industriepartners weiter ausgebaut.

### **Infobox**

01.03.2004 – 30.06.2006

#### **Koordinator:**

FH-Technikum Kärnten

[www.cti.ac.at](http://www.cti.ac.at)

Erwin Ofner

Europastraße 4

9524 Villach

T: +43 (0) 4242 90500 2117

M: [e.ofner@cti.ac.at](mailto:e.ofner@cti.ac.at)

#### **Partner:**

Technische Universität Graz

Institut für Elektronik

[www.ife.tugraz.at](http://www.ife.tugraz.at)

Wolfgang Pribyl

Austriamicrosystems AG

[www.austriamicrosystems.com](http://www.austriamicrosystems.com)

Mario Manninger



# MultiACCESS

## Multi Service Access Node Development Platform

Die numerische Simulation des elektromagnetischen Feldes von ganzen Leiterplatten ist z. B. mit Hilfe der Methode der finiten Elemente (FEM) oder jener der finiten Differenzen (FDTD) mit der heutzutage zur Verfügung stehenden Rechnerleistung (Speichergröße und Rechengeschwindigkeit) von Arbeitsplatzrechnern unmöglich. Genaue Untersuchungen zeigen, dass mitunter einzelne Komponenten (beispielsweise das Übersprechen von Streifenleitern oder ein nichtlinearer Übertrager) eine große Herausforderung in der numerischen Simulation darstellen. Andererseits nehmen die Anforderungen im Entwurf von Leiterplatten (höhere Taktfrequenz, höhere Packungsdichte, mehrlagige Leiterplatten, usw.) kontinuierlich zu.

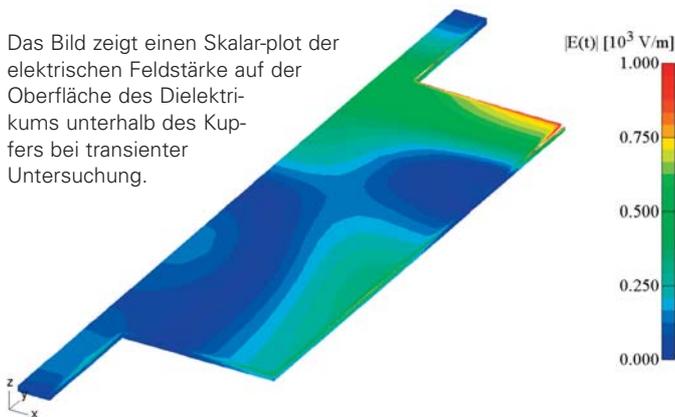
Das Ziel des Projekts MultiACCESS ist es, eine hinreichend genaue Simulation der wesentlichen elektromagnetischen Eigenschaften (Unverfälschtheit von Signalen, minimierte Übertragungsverzögerung, elektromagnetische Verträglichkeit, usw.) großer Leiterplatten bereits im Entwurf in einem großen Frequenzbereich routinemäßig zu ermöglichen. Große Leiterplatten kommen zum Beispiel in der Telekommunikation zum Einsatz. Die Datenübertragung mittels Breitband-DSL weist immer noch große Wachstumsraten auf. Es werden Lösungen angestrebt, welche einen freien Zugang zwischen den Servicegraden (ADSL, SHDSL, VDSL) gestatten und die Kosten für die

Kunden optimieren helfen. Somit ist die Entwicklung von leistungsfähigen numerischen Methoden für den Entwurf von Leiterplatten von großer Bedeutung.

Der Lösungsansatz ist, geeignete Netzwerkmodelle zur Verfügung zu stellen, welche anhand von genauen Feldsimulationen gewonnen werden. Die Simulationszeiten von Netzwerkmodellen sind im Vergleich zu denen der entsprechenden Feldmodelle wesentlich kürzer und können so den Entwurf von Leiterplatten unterstützen. Einzelne Komponenten auf der Leiterplatte werden für die Feldsimulation getrennt betrachtet und mit FEM im Frequenz- und im Zeitbereich oder mit FDTD im Zeitbereich genau simuliert. Dabei werden die Komponenten durch transfinite Elemente bei der FEM oder durch Oberflächenimpedanzen bei FDTD geeignet abgeschlossen. Aus der Feldsimulation der einzelnen Komponenten wird jeweils eine Netzwerkdarstellung durch Eingangsimpedanzen, Streuparameter usw. gewonnen. Anschließend werden die einzelnen Netzwerkdarstellungen zu einem gesamten Netzwerk, welches die ganze Leiterplatte darstellt, zusammengefügt.

Im Rahmen des Projektes wurde zudem versucht durch Mehrgitterverfahren die Rechenzeiten zur Lösung des resultierenden Gleichungssystems bei der FEM wesentlich zu verringern.

Das Bild zeigt einen Skalar-plot der elektrischen Feldstärke auf der Oberfläche des Dielektrikums unterhalb des Kupfers bei transienter Untersuchung.



### Infobox

01.03.2004 – 30.09.2006

#### Koordinator:

*Infineon Technologies Austria AG*

*www.infineon.com*

*Peter Caldera*

*Siemensstrasse 2*

*9500 Villach*

*T: +43 (0) 5 1777 - 6346*

*M: peter.caldera@infineon.com*

#### Partner:

*Technische Universität Graz*

*Institut für Grundlagen und Theorie der*

*Elektrotechnik (IGTE)*

*www.igte.tugraz.at*

*Kurt Preis*



# ART

## Authentication for Long-Range RFID Technology

ART beschäftigte sich mit dem Einsatz von RFID-Tags („radio frequency identification tags“) in Anwendungen, die Datensicherheit und größere Reichweite erfordern. RFID-Tags kommunizieren über eine drahtlose Verbindung mit dem Lesegerät. Die Tags sind rein passiv, d.h. die Energie zum Betrieb der Schaltung wird aus dem elektromagnetischen Feld des Lesegeräts entnommen. In ART wurden Tag-Prototypen entwickelt, die starke Verschlüsselung unter den gegebenen Anforderungen (geringster Energieverbrauch, minimale Siliziumfläche etc.) gewährleisten. Die Möglichkeit, solche Algorithmen auf Tags bearbeiten zu können, bietet die Grundlage für sicheren Datenverkehr zwischen Lesegerät und Tag. Krypto-Tags werden die Fähigkeit haben, sich eindeutig beim Lesegerät zu authentifizieren. Weiters wurde innerhalb des Projektes ART versucht, unter voller Ausnutzung des Potentials des RF-Kanals, die Reichweite zwischen Tags und Lesegerät zu erhöhen.

Die Resultate decken alle Bereiche des Gesamtprojektes ab. Es wurden Tests mit Antennen und Lesegeräten durchgeführt, um deren Reichweite zu erhöhen. Maßgebliche Verbesserungen der Lesereichweite wurden durch Neuentwicklungen der analogen Empfängerkomponenten erzielt. Die Entwicklung der Tag-Prototypen wurde mit erfolgreichen Tests abgeschlossen. Auf Systemebene wurde ein Java-Modell entwickelt, um Auswirkungen verschiedener Systemparameter auf das RFID-System als Ganzes effizienter simulieren und testen zu können. Eine für den RFID-Einsatz spezialisierte Hardware-Implementierung des Verschlüsselungsalgorithmus AES wurde entwickelt und mithilfe der Prototypen-Tags erfolgreich getestet. Standardisierte Protokolle zur Kommunikation zwischen Tags und Lesegerät wurden erweitert, um sichere symmetrische Authentifizierung zwischen Tag und Lesegerät durchzuführen.

RFID-Systeme sind seit über einem Jahrzehnt im Einsatz. Anhand den Angaben von VDC hat der Sektor RFID im Jahr 2002 globale Gesamteinnahmen von US\$ 965 Mio. erreicht. Das erwartete Wachstum für diesen Markt ist mit 23% für die nächsten Jahre angegeben. Typische Anwendungsgebiete für sichere RFID-Tags liegen in den Bereichen Transport/Logistik, Gesundheit, Lebensmittel usw.

### Infobox

01.09.2003 – 30.11.2005

[www.iaik.tugraz.at/research/MSI/01\\_projects/01\\_art/index.php](http://www.iaik.tugraz.at/research/MSI/01_projects/01_art/index.php)

#### Koordinator:

Technische Universität Graz  
Institut für angewandte  
Informationsverarbeitung und  
Kommunikationstechnologie (IAIK)

[www.iaik.tugraz.at](http://www.iaik.tugraz.at)

Manfred Aigner

Inffeldgasse 16a

8010 Graz

T: +43 (0) 316 8735516

M: [Manfred.Aigner@iaik.tugraz.at](mailto:Manfred.Aigner@iaik.tugraz.at)

#### Partner:

FH Joanneum Elektronik und  
Technologiemanagement

[www.fh-joanneum.at](http://www.fh-joanneum.at)

Robert Okorn

NXP Semiconductors

[www.nxp.com](http://www.nxp.com)

Wolfgang Steinbauer

Siemens AG

[www.siemens.at/ts](http://www.siemens.at/ts)

Günter Fink

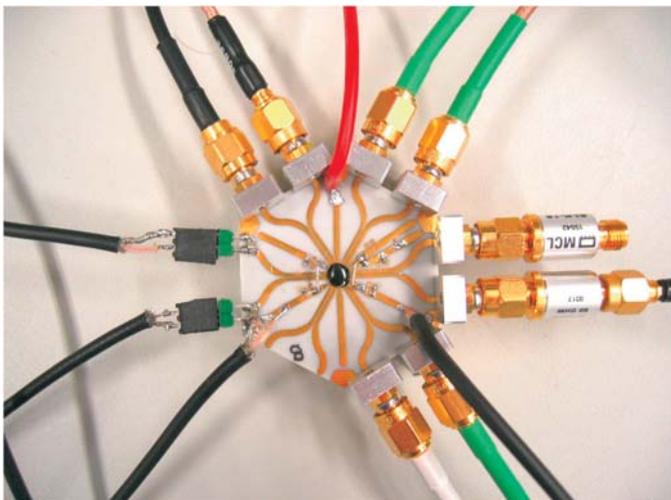


# HomeUWB

## Home Ultra Wide Band

Hinter dem Begriff „Ultra-Wide Band“ (UWB) verbirgt sich eine neue Form der drahtlosen Datenübertragung, auch wenn das technische Prinzip schon lange Verwendung findet, speziell im militärischen Bereich. UWB beruht auf dem Senden sehr kurzer Pulse über ein breites Frequenzspektrum, aber mit sehr geringer Sendeleistung. Im Vergleich zu momentan erhältlichen Geräten, die mit dem Wireless LAN (WLAN) Standard arbeiten (IEEE Standards 802.11a/b/g, „Wi-Fi“) soll mit UWB die maximale Datenrate von momentan 54 Mbit/s auf bis zu 1000 Mbit/s gesteigert werden, allerdings bei einer geringeren Reichweite von 10m statt 100m. Die hohe Datenrate wird in Zukunft die drahtlose Übertragung auch hochauflösender Fernsehbilder ermöglichen, zum Beispiel die Verbindung eines DVD-Players mit einem Videobeamer. Eine weitere Anwendung ist die drahtlose Verbindung von Peripheriegeräten zum PC („Wireless-USB Interface“) mit bis zu 480 Mbit/s.

Das Projekt hatte das Ziel, die technische Machbarkeit eines UWB-Moduls zu evaluieren. Die speziellen technischen Herausforderungen lagen darin, ein solch breitbandiges Übertragungssystem kostengünstig und mit niedrigem Stromverbrauch auf einem Silizium-Chip zu integrieren. Aufgrund der Komplexität war dieses Ziel nur in enger Zusammenarbeit von Forschung und Industrie zu erreichen. Bei dem genannten Projekt wurde daher eine Kooperation von Infineon Technologies und der TU Wien (EMST) gestartet, um das bereits vorhandene Know-how optimal nutzen zu können.



Problematisch war zunächst der fehlende Konsens im UWB Standardisierungsgremium (IEEE 802.15) auf die grundlegende Art der Übertragung (z.B. Codierung, Modulationsart). Für die favorisierte Variante (Multi-band OFDM) wurde ein mögliches Konzept für einen integrierten Chip erarbeitet.

In der zweiten Projektphase lag der Schwerpunkt der Aktivitäten auf der Entwicklung von integrierten Teilschaltungen, um die prinzipielle Machbarkeit der notwendigen Teilmodule nachweisen zu können. Basierend auf den Modulkonzepten wurden entsprechende Testschaltungen entwickelt und gefertigt. Ein am EMST entwickeltes Modul ist ein Komparator für eine Sampling-Rate von bis zu 2 GS/s mit integrierten Treiberschaltungen für die Erprobung der notwendigen Messtechnik. Ferner wurde bereits ein Komparator mit einer Abtastrate von 3 GS/s mit Hilfe von Simulationen optimiert. Bei Infineon wurde u.a. ein neuartiger Frequenz-Synthesizer entwickelt. Der angestrebte Frequenzbereich (3-7 GHz) wurde mit dem ersten Modul-Prototyp bereits erreicht. Damit konnte nachgewiesen werden, dass die extremen Anforderungen an die Einschwingzeit der Frequenz von kleiner 10 ns erreichbar sind. Diese Testschaltungen ebneten in der Folge den Weg für die Entwicklung eines produktiven Chipsets für UWB-Systeme.

### Infobox

01.07.2003 – 30.06.2005

#### Koordinator:

Infineon Technologies Austria AG,  
[www.infineon.com](http://www.infineon.com)

Andreas Bertl

Siemensstraße 2

9500 Villach

T: +43 (0) 5 1777 - 0

M: [andreas.bertl@infineon.com](mailto:andreas.bertl@infineon.com)

#### Partner:

Technische Universität Wien  
Institut für Elektrische Mess- und  
Schaltungstechnik

[www.emst.tuwien.ac.at](http://www.emst.tuwien.ac.at)

Horst Zimmermann



# SER

## Steuergerätetaugliches Echtzeit Reifenmodell

Ziel dieses Projekts ist die Entwicklung eines Reifenmodells zur Echtzeit-Anwendung in der Automobilsteuerung. Dadurch soll eine auf Reifenkraft basierende dynamische Fahrzeugregelung ermöglicht werden. Heutige Reifenmodelle zu Simulationszwecken wie die Magic Formula, das HSRI-Modell oder das Brush-Modell sind sehr komplex. Viele Modelle beruhen auf physikalischen Eigenschaften des Reifens. Diese können wegen der langen Rechenzeit und der Vielzahl an Parametern in Echtzeit-Systemen nicht verwendet werden. Andere Reifenmodelle, implementiert zur Stabilisierung von Fahrzeugen (ESP, DSC, VDC,...) haben nur wenige Parameter, sind aber nur in kritischen Fahrsituationen gültig, wobei eine schnelle und robuste Funktion wichtiger ist als Genauigkeit. Reifen- und Straßeneigenschaften sind stark veränderlich und daher muss das Modell sehr robust im Bezug auf Parameterschwankungen sein.

Es soll also ein kompaktes Reifenmodell mit kurzer Rechenzeit und einem Minimum an Parametern entwickelt werden. Diese Parameter müssen sich adaptiv an die sich ändernden Reifen-Straße-Bedingungen anpassen. Die Rechenzeit des Modells muss den Anforderungen einer herkömmlichen Fahrzeugelektronik entsprechen um implementiert werden zu können. Daher werden folgende Arbeitsschritte definiert: Zunächst werden bestehende Reifenmodelle bezüglich Komplexität und Genauigkeit evaluiert, besonders für den Einsatz in Echtzeitsystemen. Anschließend wird iterativ eine passende Struktur für ein adaptives aber auch kompaktes Reifenmodell entwickelt, inklusive eines stabilen und robusten Algorithmus zur Parameterschätzung. Die Robustheit betreffend Parametervariation wird analysiert und simuliert. Schließlich kann eine Fehlerdiagnoseeinheit implementiert werden, um die im Projekt erzielten Fortschritte zu dokumentieren.

### **Infobox**

01.01.06 – 31.12.07

#### **Koordinator:**

Technische Universität Wien  
Institut für Mechanik und Mechatronik  
[www.impa.tuwien.ac.at](http://www.impa.tuwien.ac.at)  
Martin Kozek  
Gußhausstr. 27-29  
1040 Wien  
T: +43 (0) 158801 - 32812  
M: [kozek@impa.tuwien.ac.at](mailto:kozek@impa.tuwien.ac.at)

#### **Partner:**

TTTech Computertechnik AG  
[www.tttech.com](http://www.tttech.com)  
Martina Sebastian



# VIBE-LESS

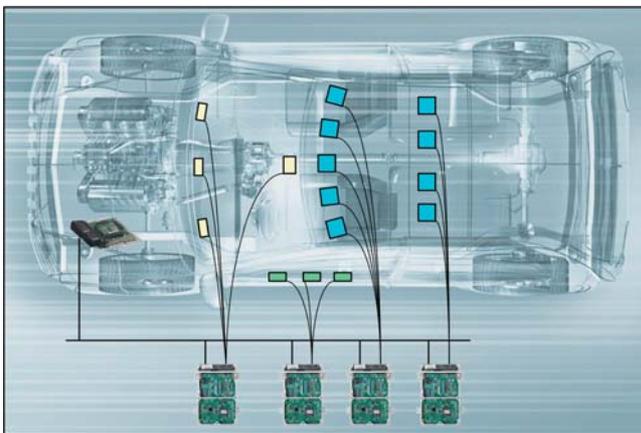
## VIBration cancellEing by Lightweight nEtworked Smart Structures

Was ist des Menschen liebster Gefährte? Sein Gefährt. Leise, sparsam und schnell sollte es sein. Der Anspruch von Fahrzeuglenkern und Insassen an sparsame Autos mit geringem Verbrauch und hohem Komfort wird ständig größer. Auch im Bereich der Geräusch- und Vibrationsentwicklung im Fahrzeuginnenraum. Derzeit optimieren Schwermatten aus Bitumenverbindungen die Akustik. Allerdings steigt dadurch das Fahrzeuggewicht, was zu höherem Kraftstoffverbrauch und vermehrtem CO<sub>2</sub>-Ausstoß führt.

Ziel von VIBE-LESS ist, eine innovative Technologie zur aktiven Geräusch- und Schwingungsdämpfung für den Fahrzeugbau zu entwickeln und auf Serientauglichkeit zu trimmen. Die für Fahrzeuginsassen störenden Geräusche werden aktiv reduziert: Sensornetzwerke erfassen dabei die Geräuschquelle in Form von Karoserieschwingungen. Mit Hilfe dieser Sensorinformationen werden in Echtzeit geeignete Gegenschwingungen erzeugt, der störende Lärm somit reduziert und die Akustik für die Fahrzeuginsassen erheblich verbessert.

Ein System von piezoelektrischen Sensoren und Aktuatoren wird dazu in das automotiv Bauteil integriert, das zusammen mit einer eingebetteten Informationselektronik sowie einer hoch performanten Regelungstechnik eine leistungsfähige mechatronische Einheit darstellt. Dadurch wird es möglich, der smarten Struktur neue Eigenschaften zu geben, um sich ändernden Umgebungsbedingungen anpassen zu können.

Der Entwicklungstrend geht in die Produktion intelligenter Sensoren und Aktuatoren, die im Inneren bereits alle informationstechnischen, sensorischen und aktuatorischen Elemente enthalten. So denkt man etwa an ein innovatives smartes Blech, das nur noch mit Energie versorgt werden muss, um selbstständig Schwingungen und Lärm zu dämpfen und sich dabei gleichzeitig auf eventuell bevorstehende Schäden zu überprüfen. Diese innovative Technologie besitzt ein enormes Potential für Anwendungen im Fahrzeug- und Maschinenbau.



### **Infobox**

01.01.2006 – 30.06.2008

[www.vibe-less.org](http://www.vibe-less.org)

#### **Koordinator:**

PROFACTOR

Produktionsforschungs GmbH

[www.profactor.at](http://www.profactor.at)

Markus Gusenbauer

Im Stadtgut A2

4407 Steyr/Gleink

T: +43 (0) 7252 885 303

M: [markus.gusenbauer@profactor.at](mailto:markus.gusenbauer@profactor.at)

#### **Partner:**

MAGNA Steyr

Fahrzeugtechnik AG & Co KG

[www.magnasteyr.com](http://www.magnasteyr.com)

Christoph Fankhauser

Austrian Research Centers GmbH

[www.arcs.ac.at](http://www.arcs.ac.at)

Erwin Schoitsch

Leichtmetallkompetenzzentrum

Ranshofen GmbH

[www.lkr.at](http://www.lkr.at)

Rudolf Gradinger



# COMPASS

## Component Based Automotive System Software

Elektronische Steuergeräte und deren Vernetzung gewinnen in modernen Fahrzeugen immer mehr an Bedeutung. So können damit beispielsweise mechanische und/oder hydraulische Komponenten durch elektronische Komponenten ersetzt werden. Als Resultat kann dem Kunden mehr Sicherheit, Funktionalität und Komfort bei gleichzeitig reduzierten Kosten und Gewicht sowie gesteigerter Umwelteffizienz geboten werden. Ein sehr wichtiger Bestandteil derartiger Systeme ist die Netzwerkinfrastruktur und die damit verbundene Kommunikationssoftware. Hierfür sind zuverlässige und gleichzeitig kostengünstige Lösungen mit entsprechender Modularität nötig um Komponenten unterschiedlicher Hersteller einfach in ein System integrieren zu können.

Schwerpunkte des Projekts COMPASS sind komponentenbasierte Ansätze zur Implementierung von Hardware und Software, um die Funktionalität der Basismodule für verteilte Kommunikationseinrichtungen auf unterschiedlichsten Plattformen anwendbar zu machen. Für die praktische Umsetzung wird hierfür das FlexRay-Protokoll herangezogen.

Das Projekt setzt hierbei auf die Ergebnisse laufender, aktueller industrieller und akademischer Forschungsprojekte auf. Besonders erwähnenswert ist hier die AUTOSAR Initiative, bei der die führenden Automobilhersteller, Zulieferfirmen und Toolhersteller eine Standardisierung von Systemsoftware und Tooling im Automobilbereich vorantreiben.

Darauf aufbauend wird in COMPASS eine entsprechende „System Infrastructure“ für die Hardware/Software-Schnittstelle des Kommunikationssystems erarbeitet. Hierbei wird der

von AUTOSAR definierte Systemsoftware-Stack entsprechend dem komponentenbasierten Ansatz modifiziert und in wohl definierte Komponenten unterteilt. Diese Unterteilung verbessert die Skalierbarkeit des Systemsoftware-Stacks und dient als Grundlage für eine prototypische Realisierung wesentlicher Komponenten sowohl in Hard- als auch in Software.

Für das Bewerten der Ergebnisse werden geeignete „Benchmarks“ und dafür benötigte Metriken spezifiziert, implementiert und auf den Prototypen angewandt. Mit einem zu entwickelnden „Interaction und Composition Standard“ basierend auf dem Konzept der „Konnektoren“ soll es weiters möglich werden in Zukunft eine flexible Hardware/Software-Allokation bei der Entwicklung von Anwendungen durchzuführen. Damit können maßgeschneiderte Applikationen für die entsprechenden Zielplattformen erstellt werden.

### Infobox

01.09.2005 – 31.08.2007

[embsys.technikum-wien.at/compass.html](http://embsys.technikum-wien.at/compass.html)

#### Koordinator:

Decomsys GmbH

[www.decomsys.com](http://www.decomsys.com)

Johannes Reisinger

1060 Wien, Stumpergasse 48/28

T: +43 (0) 1 59983 - 0

M: [reisinger@decomsys.com](mailto:reisinger@decomsys.com)

#### Partner:

Technische Universität Wien, Institut für Informationssysteme, Abteilung Verteilte Systeme

[www.infosys.tuwien.ac.at](http://www.infosys.tuwien.ac.at)

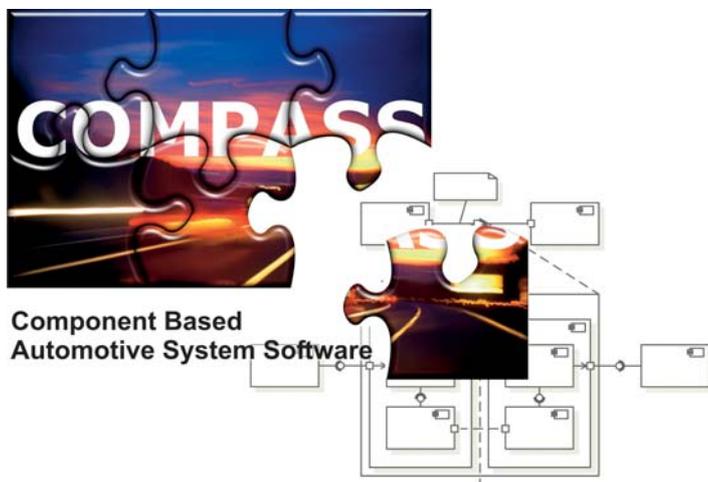
Karl M. Göschka

Fachhochschule Technikum Wien

Abteilung Embedded Systems

[embsys.technikum-wien.at](http://embsys.technikum-wien.at)

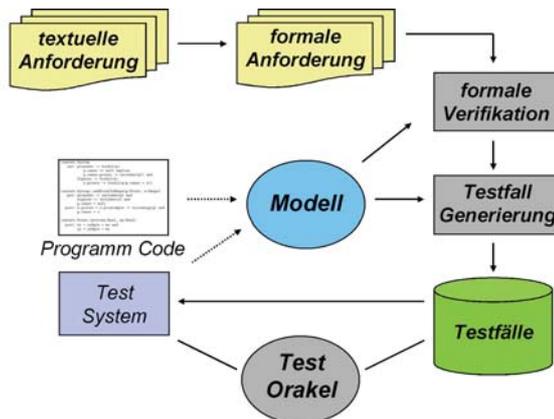
Martin Horauer



# Te-DES

## Systematische Testfallgenerierung für sicherheitskritische verteilte eingebettete Echtzeit-Systeme für unterschiedliche Sicherheitsstufen

Aktuelle Software-Testmethoden für eingebettete Systeme basieren auf einem manuellen, arbeitsintensiven und oft fehleranfälligen Prozess. Speziell im sicherheitsrelevanten Bereich können Fehler Unfälle mit lebensgefährlichen Verletzungen verursachen. Aus diesem Grund ist ein systematisches Verfahren zur Testautomatisierung dringend notwendig. Im Folgenden wird ein Testrahmen für das automatisierte Testen von Software mit einem anforderungsbasierten, modellbasierten und formalen Ansatz vorgestellt.



Die Richtlinien für die Entwicklung von sicherheitsrelevanten Systemen sind üblicherweise in Sicherheitsnormen definiert. Der entwickelte Testrahmen orientiert sich an der in der Automobilindustrie anerkannten Norm IEC 61508. Die textuell erfassten Anforderungen und das formale Modell des Testsystems bilden die Basis für den Testrahmen. Um eine Automatisierung der Testfallgenerierung zu ermöglichen, müssen die Anforderungen in einem manuellen Schritt formal spezifiziert werden. Das formale Modell kann wahlweise manuell erstellt oder auch automatisch aus dem Programmcode extrahiert werden.

Vor der Testfallgenerierung wird formal verifiziert, ob die Anforderungen vom Modell erfüllt werden. Die automatisch generierten Testfälle werden auf das Testsystem angewendet. Das Test-Orakel liefert die Information über den Erfolg der Testfallausführung und misst die Testqualität mittels Testüberdeckungsmetriken. Die Testfälle werden unter Verwendung eines Model-Checkers generiert. Ein Model-Checker ist in der Lage zu verifizieren, ob eine formal vorliegende Anforderung von einem formalen Modell erfüllt wird. Ist dies nicht der Fall, so wird ein Gegenbeispiel generiert, welches als Testfall verwendet werden kann. Beginnend mit den „korrekten“ formalen Anforderungen, werden die Anforderungen systematisch verändert (mutiert), um so Testfälle aus den entstanden Mutanten zu generieren. Alternativ dazu kann die Mutation auch auf das Modell angewendet werden. Es konnten funktionsfähige Prototypen für die automatische Modellextrahierung aus dem C- Programmcode, für die Testfallgenerierung, sowie für Testfallausführung, -evaluierung und -dokumentation (Test-Orakel) entwickelt werden. Eine wesentliche Herausforderung bezüglich der Weiterentwicklung des Testrahmens stellt die Zustandsraumexplosion bei komplexen Systemen dar. Um diesem Problem zu begegnen, wird in weiterführenden Arbeiten die Integration von Abstraktionstechniken angedacht.

### Infobox

01.02.2005 – 31.05.2007  
www.te-des.com

#### Koordinator:

MAGNA Steyr Fahrzeugtechnik  
www.magnasteyr.com  
Peter Dämon  
Liebenauer Hauptstraße 317  
8041 Graz  
T: +43 (0) 316 404 - 9122  
M: peter.daemon@magnasteyr.com

#### Partner:

TTTech Computertechnik AG,  
www.tttech.com  
Martina Sebastian

Technische Universität Graz  
Institut für Software Technologie  
www.ist.tugraz.at  
Franz Wotawa

Technische Universität Wien  
Institut für Technische Informatik  
www.vmars.tuwien.ac.at  
Peter Puschner



# MoDECS

## Model-based development of Distributed Embedded Control Systems

Bei sicherheitskritischer Software, wie zum Beispiel Flugzeugsteuerungen, Motormanagement oder Bremsassistenten, ist das Zeitverhalten ein wesentlicher Faktor für die korrekte Funktion. Es genügt hier nicht alleine, dass Berechnungen richtige Ergebnisse liefern, sondern die Werte müssen zusätzlich zum richtigen Zeitpunkt zur Verfügung stehen. Wenn die Software schließlich noch auf mehrere Prozessoren verteilt ist, wird diese Aufgabenstellung für Entwickler schwer lösbar. Heutige Ansätze erlauben außerdem nur, dass die Software für bestimmte Plattformen – also bestimmte Prozessoren, Kommunikationsnetze und Betriebssysteme – entwickelt wird. Ändern sich diese, ist die Software meist aufwändig zu ändern und zu testen.

Im Projekt MoDECS wurde eine deskriptive Notation zur Beschreibung des Zeitverhaltens entwickelt, die sogenannte Timing Definition Language, TDL, und es konnte anhand praxisrelevanter Aufgabenstellungen gezeigt werden, dass die Konzepte nutzbringend anwendbar sind. Ein Compiler generiert ausführbaren Code aus einem TDL-Modul. Die TDL basiert auf einer Zeit-Abstraktion, die im Rahmen des Giotto-Projektes an der Universität von Kalifornien, Berkeley (Prof. Henzinger) vorgeschlagen wurde: Anstatt wie bisher die tatsächliche Ausführungszeit einer Softwarefunktion auf einer bestimmten Plattform zu betrachten, wird das Zeitverhalten mittels LET (Logical Execution Time) beschrieben. LET ermöglicht erstmals, dass das Verhalten von Echtzeitssoftware unabhängig von einer Plattform beschrieben wird.

Ein wichtiger Eingangsparameter für die automatisierte Code-Erzeugung aus TDL-Modulen ist die WCET (Worst Case Execution Time). In diesem Forschungsfeld wurde auf die Erfahrungen der Real-Time Systems Gruppe der TU Wien (ao. Prof. Peter Puschner) zurückgegriffen. Die Herausforderung in diesem Projektteil war, eine WCET-Analyse durchzuführen, ohne dass die Entwickler den Code um Hinweise auf dessen Zeitverhalten ergänzen müssen.



### **Infobox**

01.09.2003 – 31.08.2005  
[www.MODECS.cc](http://www.MODECS.cc)

#### **Koordinator:**

AVL List GmbH  
[www.avl.com](http://www.avl.com)  
Michael Paulweber  
Hans-List-Platz 1  
8020 Graz  
T: +43 (0) 316 787 240  
M: [michael.paulweber@avl.com](mailto:michael.paulweber@avl.com)

#### **Partner:**

Universität Salzburg  
Software Engineering  
[www.SoftwareResearch.net](http://www.SoftwareResearch.net)  
Wolfgang Pree

MAGNA STEYR  
Fahrzeugtechnik AG & Co KG  
[www.magnasteyr.com](http://www.magnasteyr.com)  
Irenka Mandic

Technische Universität Wien  
Real-Time Systems Group  
[www.vmars.tuwien.ac.at](http://www.vmars.tuwien.ac.at)  
Peter Puschner



# STEACS

## Systematic Test of Embedded Automotive Communication Systems

Elektronische Automobilanwendungen der nahen Zukunft wie zum Beispiel By-wire-Systeme für Brems- und Lenksystem verbessern Fahrkomfort und Sicherheit. Dieser innovative Schritt wird durch den vermehrten Einsatz und die Vernetzung von elektronischen Steuergeräten ermöglicht, welche zunehmend heutige hydraulische und mechanische Steuergeräte ersetzen.

Ziel von STEACS ist es, die immer komplexere Aufgabe der Systemintegration – die Automobilhersteller müssen die einzelnen Steuergeräte zu einem funktionierenden System zusammenführen und im Verbund austesten – zu unterstützen. Diese Zielsetzung ist aus zweierlei Hinsicht von besonderer Bedeutung. Zum einen erhöht die intensive Vernetzung dieser Systeme die Komplexität und Testbarkeit und zum anderen werden beim Einsatz dieser Systeme in sicherheitskritischen Bereichen extrem genaue Prüfungs- und Diagnosestrategien vorausgesetzt. Der spezielle Fokus von STEACS liegt hierbei auf dem Netzwerk – der Kernkomponente, wie auch aus der Bezeichnung By-wire hervorgeht.

Die zentrale Innovation dieses Projektes – die Entwicklung einer neuen, integrierten Methodologie für systematische Tests und Diagnose – ermöglicht eine effektive und profunde Analyse der Bus- und Kommunikationseigenschaften von zukünftigen By-wire-Systemen.

Systemische Grundlage für die in STEACS behandelten By-wire-Systeme stellt das neue Kommunikationsprotokoll FlexRay dar. Dieses wird von einem Industriekonsortium namhafter Hersteller aus der Automobilindustrie und dem Bereich der Embedded Systems entwickelt. Die Firma DECOMSYS ist hierbei einer der führenden Software- und Prototyping-Hardware-Provider des FlexRay-Konsortiums.

Im Rahmen des Projekts wurden ein detailliertes Layermodell für die Kommunikation sowie Konzepte für Monitoring und Fehlerinjektion erarbeitet. Die Umsetzung in Prototypen demonstrierte das Potential für die konkrete praktische Anwendung. Darauf aufbauend konnte DECOMSYS sein bestehendes Portfolio an Diagnose- und Testwerkzeugen entscheidend erweitern.

### **Infobox**

01.09.2003 – 31.08.2005

[embsys.technikum-wien.at/steacs.html](http://embsys.technikum-wien.at/steacs.html)

### **Koordinator:**

DECOMSYS

[www.decomsys.com](http://www.decomsys.com)

Roman Pallierer

Stumpergasse 48/28

1060 Wien

T: +43 (0) 1 599 83 35

M: [pallierer@decomsys.com](mailto:pallierer@decomsys.com)

### **Partner:**

Technische Universität Wien

Institut für Technische Informatik,

Embedded Computing Systems

Group

[www.ecs.tuwien.ac.at](http://www.ecs.tuwien.ac.at)

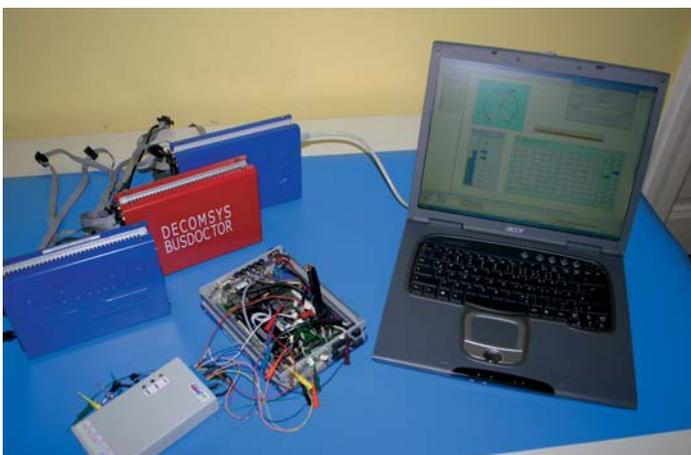
Andreas Steininger

Fachhochschule Technikum Wien

Abteilung für Embedded Systems

[embsys.technikum-wien.at](http://embsys.technikum-wien.at)

Martin Horauer



## Rapid Prototyping Kit (TTA-Kit)

Der „Rapid Prototyping“ Ansatz wird in der Automobilindustrie verwendet, um anhand von Konzeptfahrzeugen neue Technologien vor Serieneinführung zu testen. Entscheidend ist dabei die schnelle und damit kostengünstige Umsetzung des Konzepts sowie die möglichst einfache Überleitung in ein Serienfahrzeug.

Eine dieser innovativen Technologien, die in den letzten Jahren in vielen Prototypenfahrzeugen eingesetzt und getestet wurden, ist die zeitgesteuerte Architektur TTA (Time-Triggered Architecture). Diese eignet sich im Besonderen für By-Wire-Systeme, da hier sehr hohe Sicherheitsanforderungen gestellt werden.

Ziel des Projektes war die Entwicklung eines „Rapid Prototyping Kits“ in Form einer integrierten Software-Toolkette, die es Automobilherstellern und Zulieferern ermöglicht, Fahrzeugprototypen mithilfe des zeitgesteuerten Kommunikationsprotokolls TTP (Time-Triggered Protocol) rasch aufzusetzen. Diese integrierte Entwicklungsumgebung unterstützt und erleichtert somit den Rapid-Prototyping-Prozess im Bereich hochzuverlässiger, verteilter Echtzeitsysteme. Wesentlicher Nutzen dieses Projektes ist es zudem, dass künftig von den Programmierwerkzeugen erzeugter Maschinencode, leicht und im Beson-

deren unter Gewährleistung aller bestehenden Sicherheitsaspekte in die Serienproduktion übergeführt werden kann.

Zu den wichtigsten Ergebnissen des Projektes zählt die Entwicklung der Programmier-Werkzeuge I/O Toolbox, TTP-Matlink und TTP-Calibrate, die es dem Anwender ermöglichen, schnell und kostengünstig neue By-Wire-Applikationen zu entwickeln. Diese Software-Tools wurden inzwischen bei mehreren Fahrzeugherstellern und Zulieferern zur Entwicklung von Steer-by-Wire und Brake-by-Wire-Prototypen eingesetzt. Die wichtigsten wirtschaftlichen Vorteile bestehen in der enormen Kostensenkung für das Rapid Prototyping und einem verkürzten Time-to-Market.

Ohne die Förderung von FIT-IT hätte das Projekt nicht in diesem Umfang und in der schlussendlich erzielten Schnelligkeit umgesetzt werden können. Im äußerst dynamischen Markt der Embedded Systems ist es wichtig, rasch auf Veränderungen reagieren zu können. Mit Hilfe des FIT-IT Förderprogramms wurde die erforderliche Flexibilität erreicht. Die Kooperation mit der TU Wien konnte abermals intensiviert und vorhandenes Know-how dem Industriepartner TTech zugänglich gemacht werden.



### Infobox

01.11.2002 – 31.01.2004

#### **Koordinator:**

TTTech Computertechnik AG

[www.tttech.com](http://www.tttech.com)

Judith Sattlberger

Schönbrunner Straße 7

1040 Wien

T: +43 (0) 1 585 34 34 - 52

M: [judith.sattlberger@tttech.com](mailto:judith.sattlberger@tttech.com)

#### **Partner:**

Technische Universität Wien

Institut für Technische Informatik

[www.vmars.tuwien.ac.at](http://www.vmars.tuwien.ac.at)

Peter Puschner

# DEOS

## DVD eingebettete optische Systeme

In diesem Projekt werden innovative Siliziumgermanium(SiGe)-Photodioden, fortgeschrittene SiGe-Phototransistoren, PIN- wie auch Finger-Dioden untersucht und durch Messungen verifiziert, sowie neue Prozessmodule für Photodetektoren entwickelt. Die auf Siliziumgermanium basierenden Bauelemente werden in der 0,35  $\mu\text{m}$ -SiGe-BiCMOS-Technologie von austriamicrosystems implementiert, die auf integrierte optische Systeme erweitert werden kann. Es werden Photodetektoren für einen weiten spektralen Bereich (von 400 nm bis 850 nm) entwickelt. Dieser spektrale Bereich deckt auch Anwendungen für die Digital Versatile Disk (DVD) mit ultravioletem Licht, auch bekannt als Blu-Ray Disk (405 nm), ab.

Aus Rückwärtskompatibilitätsgründen mit gegenwärtigen DVD und CD-ROM Systemen und zur weiteren Erhöhung der Massenfertigung für LAN-Anwendungen können die Detektoren über einen weiten spektralen Bereich (405 nm bis 850 nm) betrieben werden. Für Blu-Ray, DVD und CD-ROM muss jeweils derselbe Photodetektor verwendet werden.

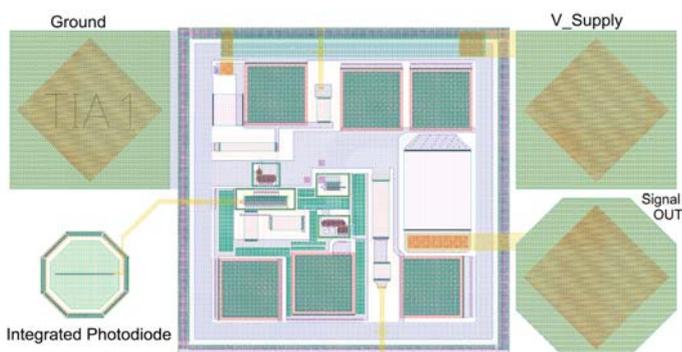
Die entwickelten Prozessmodule für Photodetektoren werden in den 0,35  $\mu\text{m}$ -SiGe-BiCMOS-Prozess implementiert, um eine

bestmögliche optoelektronische integrierte Schaltungstechnologie (OEIC) zu schaffen, die die Bandbreiten gegenwärtig verfügbarer OEIC Technologien um das Dreifache übertrifft.

Die bei austriamicrosystems zur Verfügung gestellte SiGe-Technologie bietet dabei ein besonders günstiges, rauscharmes Verhalten ebenso wie Hochgeschwindigkeitseffizienz in Hinblick auf OEICs.

Neue Schaltungskonzepte für niedriges Rauschen, hohe Transimpedanzverstärkung und Bandbreite für Blu-Ray-Systeme werden erforscht. Kapazitiv gekoppelte Spannungsteilerrückkopplungen in Verstärkern werden in Hinblick auf variable Verstärkung erweitert, mit Zielen hinsichtlich niedrigeren Schaltungsrauschens, geringeren Leistungsverbrauches, kleinerer Chipfläche und niedrigeren Offsetspannungen. Das Optimieren aller vier Eigenschaften stellt gemeinsam mit einer steuerbaren Empfindlichkeit eine technologische Herausforderung dar.

Das Projekt wird wichtige Beiträge zu Prozessmodulen und Schaltungen erbringen, die zur Entwicklung von optischen monolithisch integrierten DVD-Systemen benötigt werden.



Das Bild zeigt das Chiplayout der ersten Testphase des Transimpedanzverstärkers mit einer integrierten Finger-Fotodiode mit einer optisch aktiven Fläche von 2500  $\mu\text{m}^2$ .

### Infobox

01.03.2006 – 28.02.2009

#### Koordinator:

Technische Universität Wien  
Institut für Elektrische Mess- und  
Schaltungstechnik (EMST)

[www.emst.tuwien.ac.at](http://www.emst.tuwien.ac.at)

Horst Zimmermann

Gußhausstraße 25/354

T: +43 (0) 1 58801 - 35430

M: [horst.zimmermann@tuwien.ac.at](mailto:horst.zimmermann@tuwien.ac.at)

#### Partner:

austriamicrosystems

[www.austriamicrosystems.com](http://www.austriamicrosystems.com)

Gerald Meinhardt

Ewald Wachmann



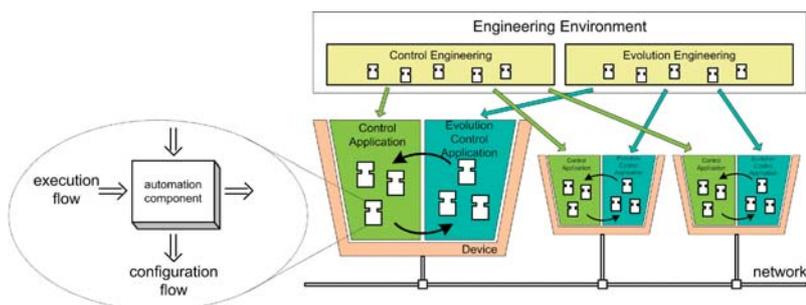
## Evolution Control Environment for Distributed Automation Components

Adaptive Produktionssysteme wurde von der Europäischen High-Level Group (ManuFuture2004 – gefördert durch die Europäische Kommission) als eine der vier Schlüsseltechnologien für „Manufacturing 2020“ identifiziert. Neue Technologien für effizientes Engineering von sicheren, fehlertoleranten und hochverfügbaren Systemen und deren Anpassungsfähigkeit sind wesentliche Grundvoraussetzungen für zukünftige Entwicklungen im Produktionsbereich. Ohne diese Lösungen wird eine Anpassung von industriellen Automatisierungs- und Steuerungssystemen an neue Gegebenheiten kostspielig und beeinträchtigt erheblich die schon heute geforderte Wiederverwendbarkeit von Produktionsequipment. Das Engineering von Benutzer-kontrollierter Systemevolution und deren sicherer und fehlertoleranter Umsetzung, wesentlich frei von kostenintensiver System-Downtime, wird zunehmend zu einem wichtigen wirtschaftlichen Faktor.

εCEDAC erforscht radikale Innovationen, die für eine modellgetriebene, komponentenbasierte Entwicklung von sicheren, hochverfügbaren, verteilten und eingebetteten Steuerungssystemen und deren fehlertoleranter sowie Benutzer-kontrollierter Evolution während einer Adaption notwendig sind. Weiters verbessert εCEDAC die Entwicklung von verteilten, eingebetteten Steuerungssystemen und die Wiederverwendbarkeit durch Komponentenorientierung. Eine hardwareunabhängige Entwicklung durch applikationsbasiertes Engineering wird sowohl für die eigentliche Steuerungsaufgabe als auch für die Evolutionsaufgabe angestrebt.

Basierend auf vorhandenen Steuerungsmodelliersprachen (wie z.B. Simulink, IEC 61499, ...) wird eine neue Evolutionsmodellierungssprache als Hauptinnovation eingeführt. Ein wesentliches Alleinstellungsmerkmal ist die Tatsache, dass sowohl das eigentliche Steuerungsprogramm wie auch die Evolutionsapplikation mit ähnlichen Mitteln entwickelt werden. Die zweite Innovation durch εCEDAC ist ein neues Hardware-Beschreibungsmodell mit erweiterter Funktionalität für die Bestimmung von verfügbaren Ressourcen in verteilten Systemen.

Diese beiden Hauptinnovationen in εCEDAC ermöglichen einen integrierten Engineering-Support für die Modellierung von Evolutionsapplikationen und liefern die Grundvoraussetzung für die Verifikation und Validierung von Steuerungs- und Evolutionsaufgaben bezüglich Zeitbedingungen, Hardware-Ressourcen und Variablen.



### Infobox

01.05.2005 – 31.07.2007

[www.ecedac.org](http://www.ecedac.org)

#### Koordinator:

PROFACTOR

Produktionsforschungs GmbH

[www.profactor.at](http://www.profactor.at)

Thomas Strasser

Im Stadtgut A2

4407 Steyr-Gleink

T: +43 (0) 7252 885309

M: [thomas.strasser@profactor.at](mailto:thomas.strasser@profactor.at)

#### Partner:

Bachmann electronic GmbH

[www.bachmann.info](http://www.bachmann.info)

Josef Fritsche

kirchner SOFT

[www.kirchnersoft.com](http://www.kirchnersoft.com)

Heinrich Steininger

Siemens VAI Metals Technologies  
GmbH & Co

[www.industry.siemens.com/  
metals-mining](http://www.industry.siemens.com/metals-mining)

Georg Keintzel

LOYTEC electronics GmbH

[www.loytec.com](http://www.loytec.com)

Dietmar Loy

Technische Universität Wien  
Institut für Automatisierungs- und  
Regelungstechnik

[www.acin.tuwien.ac.at](http://www.acin.tuwien.ac.at)

Alois Zoitl

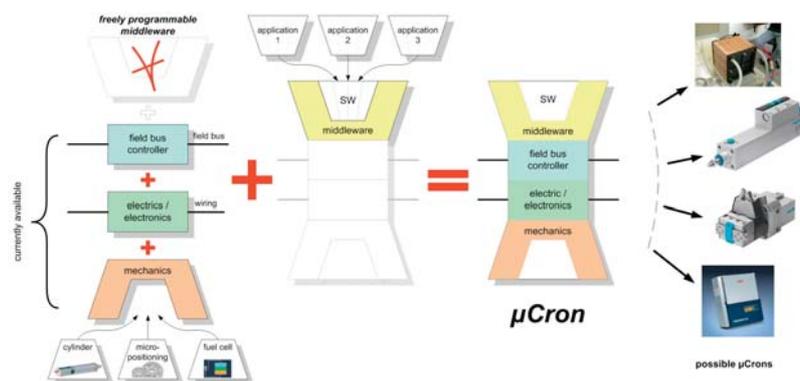
# μCrons

## Micro Holons for Next Generation Distributed Embedded Automation and Control

Um Visionen wie „Flexible Produktion bis Losgröße 1“, „Customization“ oder „Knowledge Economy“ zu realisieren, sind „agile“ Systemkomponenten (Mechanik, Hardware, Software) nötig. Dazu müssen Maschinen- und Anlagenteile neue Eigenschaften bis hin zur Rekonfigurierbarkeit im Betrieb aufweisen. Der gegenwärtige Stand der Technik basiert auf Entwicklungen die vor ca. 40 Jahren begonnen wurden und ist inkompatibel mit diesen neuen Anforderungen. Daher werden im Rahmen des Projektes neue, agilere Konzepte („Next Generation Distributed Embedded Automation and Control Systems“) entwickelt und umgesetzt.

Das Ziel des Forschungsprojektes μCrons ist es, eine Middleware für flexible, modulare, in Echtzeit rekonfigurier- und verteilbare mechatronische Komponenten (als μCrons bezeichnet) zu entwickeln. Da heutige herkömmliche zentral organisierte und starre Steuerungsstrukturen den neuen Anforderungen kaum mehr gewachsen sind, soll ein Durchbruch zur Realisierung hochflexibler, ausfallsicherer („Zero Downtime“) Produktionssysteme erreicht werden.

Während der ersten Projektphase wurde eine auf der Norm IEC 61499 basierende Laufzeitumgebung für Micro-Controller mit beschränkten Ressourcen (CPU, Memory ...) als Basis für die μCrons-Middleware entwickelt. Ein Hauptziel dieser Phase war es, ein Software-Design zu finden, das eine einfache und leichte Portierung auf diverse Steuerungshardware erlaubt. Dies wurde durch den Hardware-Abstraction Layer in der Middleware erreicht. Im Laufe der zweiten Projektphase wurde die μCrons-Middleware durch ein deterministisches Abarbeitungsmodell für auf IEC 61499 basierende Steuerungsanwendungen erweitert. Weiters wurde auch ein entsprechender Engineeringansatz entwickelt, der es erlaubt Echtzeitbedingungen zu IEC 61499-Anwendungen hinzuzufügen. Zusätzlich sind sogenannte Rekonfigurations-Services implementiert worden, die eine Online-Änderung von Steuerungssoftware in einem Netzwerk von verschiedenen Controllern ermöglicht.



### Infobox

01.05.2004 – 30.11.2006

[www.microns.org](http://www.microns.org)

#### Koordinator:

PROFACTOR

Produktionsforschungs GmbH

[www.profactor.at](http://www.profactor.at)

Thomas Strasser

Im Stadtgut A2

4407 Steyr-Gleink

T: +43 (0) 7252 885309

M: [thomas.strasser@profactor.at](mailto:thomas.strasser@profactor.at)

#### Partner:

Fronius International GmbH

[www.fronius.com](http://www.fronius.com)

Ewald Wahlmüller

Festo Gesellschaft m.b.H.

[www.festo.at](http://www.festo.at)

Martin Hautzendorfer

Technische Universität Wien

Institut für Automatisierungs- und

Regelungstechnik

[www.acin.tuwien.ac.at](http://www.acin.tuwien.ac.at)

Alois Zoitl

Fachhochschulen OÖ F&E GmbH

[www.fh-ooe.at](http://www.fh-ooe.at)

Franz Auinger



# MESACTIF

## Modular Embedded Systems for ACTIVE Intelligent Fixtures

Was passiert, wenn klassischer Maschinenbau und Komponenten revolutionärer Informationstechnologie zu einem modularen Werkstück-Positioniersystem vereint werden? Man kann den gegensätzlichen Anforderungen entsprechen und hohe Dynamik, hohe Kräfte und höchste Präzision erzielen!

Das Ergebnis dieses Projekts ist ein hochdynamisches, mechatronisches Werkstück-Positioniersystem. Die Basis bilden, neben der verteilten Regelung, piezoelektrische Hochleistungs-Aktuatoren, die Bearbeitungsfehler im sub- $\mu\text{m}$ -Bereich ausgleichen und prozessbedingte Vibrationen bei üblichen Bearbeitungskräften kompensieren. Auf diese Weise lassen sich nun komplexe Konturen fertigen und dabei die Genauigkeit der Maschine um den Faktor 10 erhöhen.

Auf Seiten der Aktuatorik werden neue Kombinationen von Regelungskonzepten gemeinsam mit innovativen Ansätzen im Bereich der Aktuator-Lagerung entwickelt. Schließlich musste das Projektteam PROFACTOR Produktionsforschungs GmbH gemeinsam mit den Firmenpartnern Anton Anger GmbH und M-Tech GmbH den extremen Anforderungen an Präzision und Dynamik bei gleichzeitig hohen Bearbeitungskräften Rechnung tragen.

Auch der Designprozess gestaltete sich anspruchsvoll, um alle technischen Aspekte zu integrieren: Wenn eine Konstruktion sehr leicht ausgelegt ist wie in diesem Fall, dann verformt sie sich in sich selbst. Genau das darf aber nicht sein, noch dazu, wenn man auf Mikrometer genau positionieren muss.

Der Prototyp ist gegenwärtig ein  $190 \times 190 \times 90 \text{ mm}^3$  großer Bauteil, der seine informationstechnischen, aktuatorischen und sensorischen Komponenten auf kleinstem Bauraum integriert hat. Dennoch ist es möglich in sechs Freiheitsgraden zu positionieren. In Summe sind 16 kleine Piezoaktuatoren auf engstem Raum enthalten. Das Ergebnis aus dem Projekt MESACTIF wird Herstellern von Werkzeugmaschinen mittel- und langfristig neue Märkte eröffnen: Fertigung neuer, innovativer Teile mit höchster Präzision und gleichzeitig hohem Durchsatz.

### **Infobox**

01.01.2003 – 31.12.2004

[www.mesactif.org](http://www.mesactif.org)

#### **Koordinator:**

PROFACTOR

Produktionsforschungs GmbH

[www.profactor.at](http://www.profactor.at)

Markus Gusenbauer

Im Stadtgut A2

4407 Steyr/Gleink

T: +43 (0) 7252 885 303

M: [markus.gusenbauer@profactor.at](mailto:markus.gusenbauer@profactor.at)

#### **Partner:**

Anton Anger GmbH

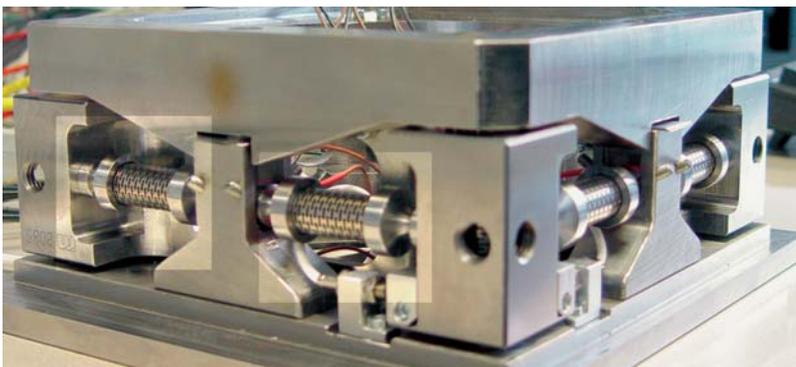
[www.anger.at](http://www.anger.at)

Roland Haas

M-Tech GmbH

[www.m-tech.at](http://www.m-tech.at)

Hermann Fröschl



# Photonic I/O

## Device for mobile devices and embedded systems

Biometrische Lösungen zur Identifizierung von Personen haben mehrere entscheidende Vorteile in der sicheren und zuverlässigen Identifizierung von berechtigten Personen gegenüber personenunabhängigen Erkennungsmerkmalen wie PIN oder Passwort. Merkmale wie Fingerabdruck, Iris oder Bewegungsablauf der Gesichtsmuskulatur sind einzigartig für jede Person.

Das Projekt der Partner Nanoident und LIOS entwickelte ein „Photonic I/O Device“ für mobile, elektronische Anwendungen. Dies ist ein neuer, revolutionärer Ansatz zur biometrischen Sicherung moderner, mobiler elektronischer Geräte, wie Mobiltelefone, PDAs oder Smart Cards gegen den Missbrauch durch nicht autorisierte Benutzer. Die kombinierte Eingabe/Ausgabe Funktion (I/O) vereinfacht die Bedienung, verbessert den Benutzerkomfort und steigert die Akzeptanz durch den Benutzer. Die Entwicklung des „Photonic I/O Devices“ wird durch die Verwendung organischer Halbleitermaterialien ermöglicht, welche aufgrund ihrer für Halbleiter einzigartigen Materialeigenschaften nasschemisch z. B. mittels Drucktechnologie verarbeitet werden können.

Das „Photonic I/O Device“ von NANOIDENT schöpfte die Möglichkeiten aus, welche sich durch diese neue organische Halbleitertechnologie ergeben, und kombinierte

- ein hochauflösendes Display,
- einen Display-integrierten manipulationssicheren Fingerprint-sensor,
- einen Umgebungslichtsensor und
- Touch-Screen Funktionalität

zu einer bedienerfreundlichen und gegen Missbrauch durch nicht autorisierte Benutzer geschützten Eingabe / Ausgabe Schnittstelle eines mobilen elektronischen Geräts der nächsten Generation. Durch die Kombination dieser verschiedenen Funktionalitäten wird der Bedienungskomfort mobiler Geräte wesentlich gesteigert.

Ultimatives Ziel dieses Projekts ist die Entwicklung eines für Smart Cards kompatiblen „Photonic I/O Devices“, welches die Integration wichtiger Sicherheits-, Touch Screen- und Display-funktionen auf einer Smart Card erlaubt.



### Infobox

01.01.2005 – 31.12.2006

#### Koordinator:

NANOIDENT Technologies AG

[www.nanoident.com](http://www.nanoident.com)

Franz Padinger

Untere Donaulände 21-25

4020 Linz

T: +43 (0) 732 9024 0012

M: [franz.padinger@nanoident.com](mailto:franz.padinger@nanoident.com)

#### Partner:

Linzer Institut für Organische Solarzellen

(LIOS)

[www.lios.at](http://www.lios.at)

N.S.Sariciftci



# PowerCard

## Methodologies for Designing Power-Aware Smart Card Systems

Smart Cards sind kleinste Computersysteme mit geringen Hardware-Ressourcen. Diese stellen trotz der Einschränkungen umfangreiche Funktionalität zur Verfügung. Neben der geringen zulässigen Chipgröße ist auch die Leistungsaufnahme kritisch.

Das Ziel dieses Projektes war die Entwicklung und Evaluierung einer neuen Hardware/Software Codesign-Methodik für das Design von Smart Card-Systemen unter Berücksichtigung des Stromverbrauchs, der Systemressourcen und der geforderten Rechenleistung.

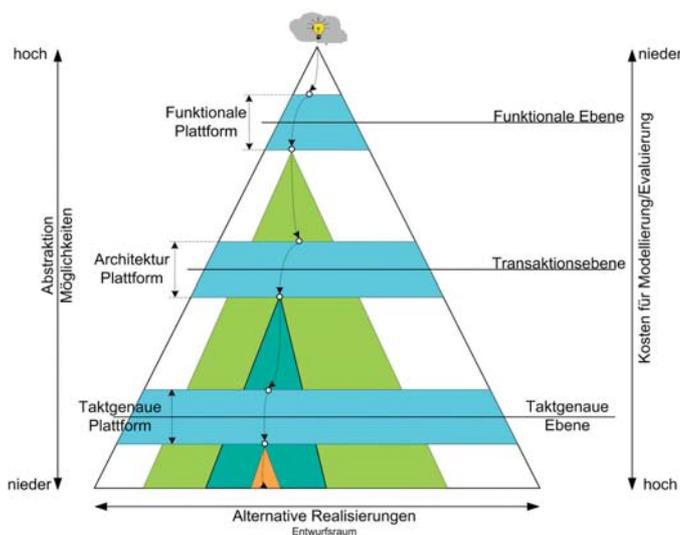
Die entwickelte HW/SW Codesign-Methodik führt abstrakte Plattformen ein, um einen durchgängigen Entwurfsfluss zu erhalten. Jede abstrakte Plattform stellt spezielle Prozesselemente und Kommunikations-elemente zur Verfügung. Aufgrund der Definition der Elemente können automatisierte Transformationsschritte innerhalb und zwischen Plattformen spezifiziert werden.

Diese Methodik ermöglicht die Implementierung eines funktionalen Modells eines Systems basierend auf einer abstrakten Plattform und die Abbildung auf eine Plattform für Hardware-Architekturen. Durch die automatische Transformation zwischen den Plattformen können verschiedene Hardware-Archi-

tekturen evaluiert werden. Das Bild zeigt die Abstraktionspyramide mit den definierten Plattformen. An der Spitze steht die Idee für ein System, an der Basis befinden sich die verschiedenen Realisierungen. Jede Plattform beschreibt einen bestimmten Abstraktionsbereich.

Die Evaluierung der Methodik wurde Anhand der Entwicklung einer Java Card durchgeführt. Um die Unabhängigkeit der Methodik von der Zielarchitektur zu evaluieren wurde einmal eine horizontale Architektur und einmal eine vertikale Lösung vorgegeben. Die horizontale Lösung beschreibt einen applikationsspezifischen Java-Prozessor und die vertikale Architektur eine Multi-Prozessor Architektur mit einem Java Coprozessor. Die einzelnen Module werden dabei auf Komponenten der vertikalen Lösung oder auf eine Ebene in der horizontalen Lösung abgebildet.

Dieses Projekt war der Startpunkt für eine Reihe weiterer Aktivitäten. In einem Nachfolgeprojekt wird die Optimierung von Software zur Glättung des Stromprofils untersucht. Innerhalb von NXP wurde die entwickelte Methodik erfolgreich in einem ersten Projekt umgesetzt und kommt nun in weiteren Projekten zum Einsatz.



### Infobox

01.01.2003 – 31.07.2005

#### Koordinator:

Technische Universität Graz  
Institut für Technische Informatik  
[www.iti.tugraz.at](http://www.iti.tugraz.at)  
Christian Steger  
Inffeldgasse 16/1  
8010 Graz  
T: +43 (0) 316 873 6407  
M: [steger@iti.tugraz.at](mailto:steger@iti.tugraz.at)

#### Partner:

NXP Semiconductors Austria  
GmbH Styria  
[www.nxp.com](http://www.nxp.com)  
Andreas Mühlberger

# SenAv

## Sense and Avoid

Ziel des Projektes „Sense and Avoid“ ist die Entwicklung von Soft- und Hardware zur Steuerung eines unbemannten hochautonomen Luftfahrzeuges, kurz MUAV (Micro Unmanned Aerial Vehicle) genannt, welches im Stande ist während des Fluges ein Hindernis zu erkennen, automatisch auszuweichen und dabei aber ein vorgegebenes Ziel oder eine Route einzuhalten bzw. wieder zu erreichen. Forschungsherausforderungen liegen dabei in einer leichtgewichtigen und energiesparenden Realisierung aller Komponenten sowie in der Erfüllung der durch die Fluggeschwindigkeit gegebenen Echtzeitanforderung an die Analyse- und Steuerungssoftware. So würde z.B. mehr Sensorik am MUAV die Verfahren der Hinderniserkennung beschleunigen, gleichzeitig aber das Gewicht und den Energieverbrauch erhöhen und damit die mögliche Flugdauer verkürzen. Hier gilt es eine entsprechende optimale Lösung zu finden. Das Konsortium setzt sich zusammen aus der Firma AeroSpy Kleinstflugzeuge GmbH und drei Instituten der Johannes Kepler Universität Linz. Die Firma AeroSpy zeigt verantwortlich für Entwicklung der Online – Flugbahnplanung, die Evaluierung von verschiedenen Hardwarekomponenten und die Flugversuche. Das Institut für Kommunikations- und Informationstechnologie entwickelt in ihrem Arbeitspaket ein hochgenaues inertiales Messsystem (IMU) sowie die echtzeitfähige Software basierend auf statistischen Filtern zur Navigation. Das Institut für Design und Regelung mechatronischer Systeme entwickelt die Regelung des MUAVs und das Institut für Telekooperation entwickelt die automatische Hinderniserkennung basierend auf digitaler Bildverarbeitung.

In der ersten Projektphase wurden ein hochgenaues Navigationssystem mit dazugehöriger Software, die Flugzeugregelung, Algorithmen zur automatischen Hinderniserkennung und Algorithmen zur automatischen Flugbahnplanung entwickelt. Alle einzelnen Teile werden nun am Testträger implementiert und in Flugversuchen getestet.

Das Projekt bietet der Firma AeroSpy die Basis um einen hochautonomen Flugzeugroboter zu entwickeln, mit welchem neue Marktsegmente erschlossen werden können. Die Hauptanwendungsgebiete werden in den Bereichen Aerial Imaging, 3D-Rekonstruktion sowie in der Überwachung von gefährdeter Infrastruktur liegen.



### Infobox

01.04.2006 – 31.03.2008

#### Koordinator:

AeroSpy Kleinstflugzeuge GmbH  
www.aerospy.at  
Michael Naderhirn  
Hafenstr. 47-51  
4020 Linz  
T: +43 (0) 650 9556535  
M: m.naderhirn@aerospy.at

#### Partner:

Institut für Design und Regelung  
mechatronischer System  
desreg.jku.at/  
Engelbert Grünbacher  
  
Institut für Kommunikations- und  
Informationstechnologie  
www.icie.jku.at/  
Andreas Stelzer

Institut für Telekooperation  
tk.uni-linz.ac.at/  
Gabriele Kotsis

Alle:

Johannes Kepler Universität Linz  
www.jku.at



# ASKI

## Autarchic Ski

Ziel des Projekts ASKI ist die Entwicklung eines innovativen integrierten Frameworks zur Modellierung der Energie- und Kommunikationsflüsse in vernetzten Embedded Systems auf einem Ski. Der Prototyp sollte folgende Kategorien von Funktionen zur Verfügung stellen: Datenerfassung (Sensorik), Datenspeicherung (z.B. On-Board Flash Speicher), Datenkommunikation (über verschiedene Protokolle, z.B. Dynastream ANT Protokoll), und Datenauswertung (off-line).

Die technischen Herausforderungen des Projektes bestehen einerseits in der Erzeugung von ausreichenden Mengen an Energie, um den Prototypen autark versorgen zu können, andererseits in der Minimierung des Energiebedarfs der genannten Basisfunktionalitäten des Prototypen.

Zur autarken Energieversorgung wurden von Salzburg Research verschiedene physikalische Phänomene auf ihre Nutzbarkeit beim Skifahren untersucht. Nach einer Recherche-Phase wurden folgende Energiegewinnungsmethoden als aussichtsreich bewertet und in den Prototypen mit eingebaut:

- Energiegewinnung mit Piezo-Elementen
- Induktive Energiegewinnung
- Energiegewinnung mit Solarelementen

Für diese drei Methoden wurden Schaltungen zur Verwertung der Energie (inkl. Gleichrichtung und Spannungsanpassung für Low-Power-Prozessoren) angefertigt und getestet.

Von Atomic wurden die energieerzeugenden Elemente und die Schaltungen in Testskier integriert, um damit praktische Experimente (Labor- und Feldversuche) durchführen zu können. Im Bereich der Sensortechnologien erfolgte eine Beschränkung auf passive Sensoren (ohne eigenen Energiebedarf). Im Bereich der Kommunikationstechnologien führte Salzburg Research zunächst eine State-of-the-Art Recherche über Energieverbrauchsmodelle durch. Daraus konnten die Prozessmodelle abgeleitet werden, die nun in das einheitliche Modellierungs-Framework integriert werden. In den praktischen Experimenten mit dem Prototypen werden Messungen durchgeführt, mit deren Ergebnissen das Gesamtmodell validiert wird.

Mit der Hilfe dieses integrierten Modells kann schliesslich Atomic die verschiedenen Funktionalitäten auf ihre Realisierbarkeit in praktischen Produkten prüfen, und damit die Möglichkeiten der Weiterentwicklung des Prototypen in Richtung Produktumsetzung evaluieren.



### Infobox

01.03.2005 – 31.05.2007  
[aski.salzburgresearch.at](http://aski.salzburgresearch.at)

#### Koordinator:

Salzburg Research  
Forschungsgesellschaft m.b.H.  
[www.salzburgresearch.at](http://www.salzburgresearch.at)  
Ulrich Hofmann  
Jakob Haringer.Str. 5/III,  
5020 Salzburg  
T: +43 (0) 662 2288 441  
M: [ulrich.hofmann@salzburgresearch.at](mailto:ulrich.hofmann@salzburgresearch.at)

#### Partner:

Atomic Austria G.m.b.H.  
[www.atomicsnow.com](http://www.atomicsnow.com)  
Helmut Holzer



# SPECTACLES

## Wearable Autonomous Displays

SPECTACLES verfolgt einen frameworkbasierten Entwicklungsansatz für eingebettete Multimediasysteme die in Gebrauchsgegenstände integriert werden können. Die spezielle Herausforderung liegt in der wahlfreien Assemblierung („Baukastensystem“) von Sensorik (Accelerometer, Vital-kontext, Umweltsensoren), standardisierten Kommunikationssystemen (GSM, WiFi, BT, ZigBee) und optischer Durchsichtstechnologien (See-through Systems) bei gleichzeitiger softwaretechnischer Integration („Komponententechnologie“).

Die zugrundegelegte Softwarearchitektur ermöglicht die Konfiguration des Systems zur Laufzeit und die flexible Kommunikation und Synchronisation einzelner Systemkomponenten über einen effizienten Koordinationsmechanismus, der als eine Erweiterung des Tuple-Space-Konzepts für eingebettete Kontrollsysteme entwickelt wurde. Die installierten Subsysteme tauschen sich über diesen Mechanismus über ihre Zustände aus, stellen Anforderungen an Hardwarebausteine, die zur Optimierung des Stromverbrauchs nur bei Bedarf über Ressourcengraphen aktiviert werden, und kommunizieren über einen standardisierten Mechanismus über unterschiedliche Protokolle mit der Aussenwelt. Der Einsatz einer miniaturisierten ARM-Plattform mit embedded Linux (PXA271 Core-Modul mit Kernel 2.6.17.1) und einer mächtigen graph-orientierten Entwicklungsumgebung (OpenEmbedded) ermöglicht die Unterstützung unterschiedlichster Medien und Protokolle, so können nahtlos HTML-formatierter Content, Bilder, Video (z.B. MPEG4, H.263, Life-Streams von Handy-Diensten) dargestellt werden, oder mobil generierte Inhalte wie SMS und MMS. Die Integration eines miniaturisierten Kameramoduls ermöglicht die Analyse visueller Eindrücke. Eine Komponente für ein markerbasiertes Augmented-Reality System nimmt das primäre Sichtfeld des Benutzers auf und wertet es nach optischen Markern (ähnlich Barcodes) durchsucht. Diese identifizieren Objekte eindeutig und geben Aufschluss über deren Lage, wodurch geometrisch korrekt mit dem Objekt verbundene Information aus dem Internet abgerufen und angezeigt wird.

Zur Interaktion mit der Brille – es ist im Normalfall keine Tastatur verfügbar – wurde eine alternative Interaktionsmöglichkeit entwickelt: Mittels Erkennung von Kopfbewegungen (über accelerometerbasierte Gestenerkennung) wurde eine Eingabemöglichkeit ohne externe Hilfsmittel realisiert – ein einfaches Kopfnicken oder Schütteln ermöglicht spontane Reaktionen, ein weiterführendes Gestenalphabet ermöglichen die komplexere Interaktion. Das zur Anzeige notwendige Subsystem, bestehend aus Mikrodysplay und Optik-Elementen war eine interdisziplinäre Herausforderung, die durch einen innovativen Lösungsansatz auf allen Ebenen (Optik, Elektronik, Software-Ansteuerung) gemeistert wurde.

### Infobox

01.02.2005 – 30.09.2007

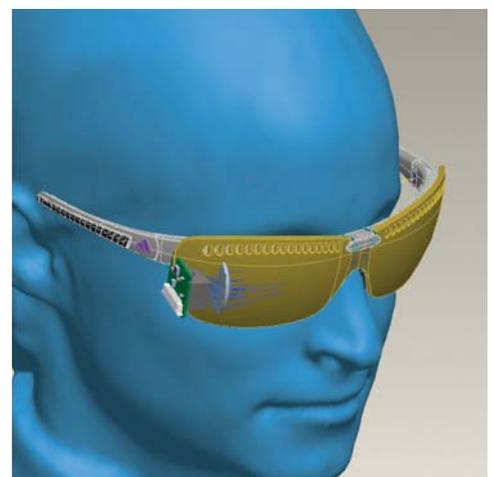
#### Koordinator:

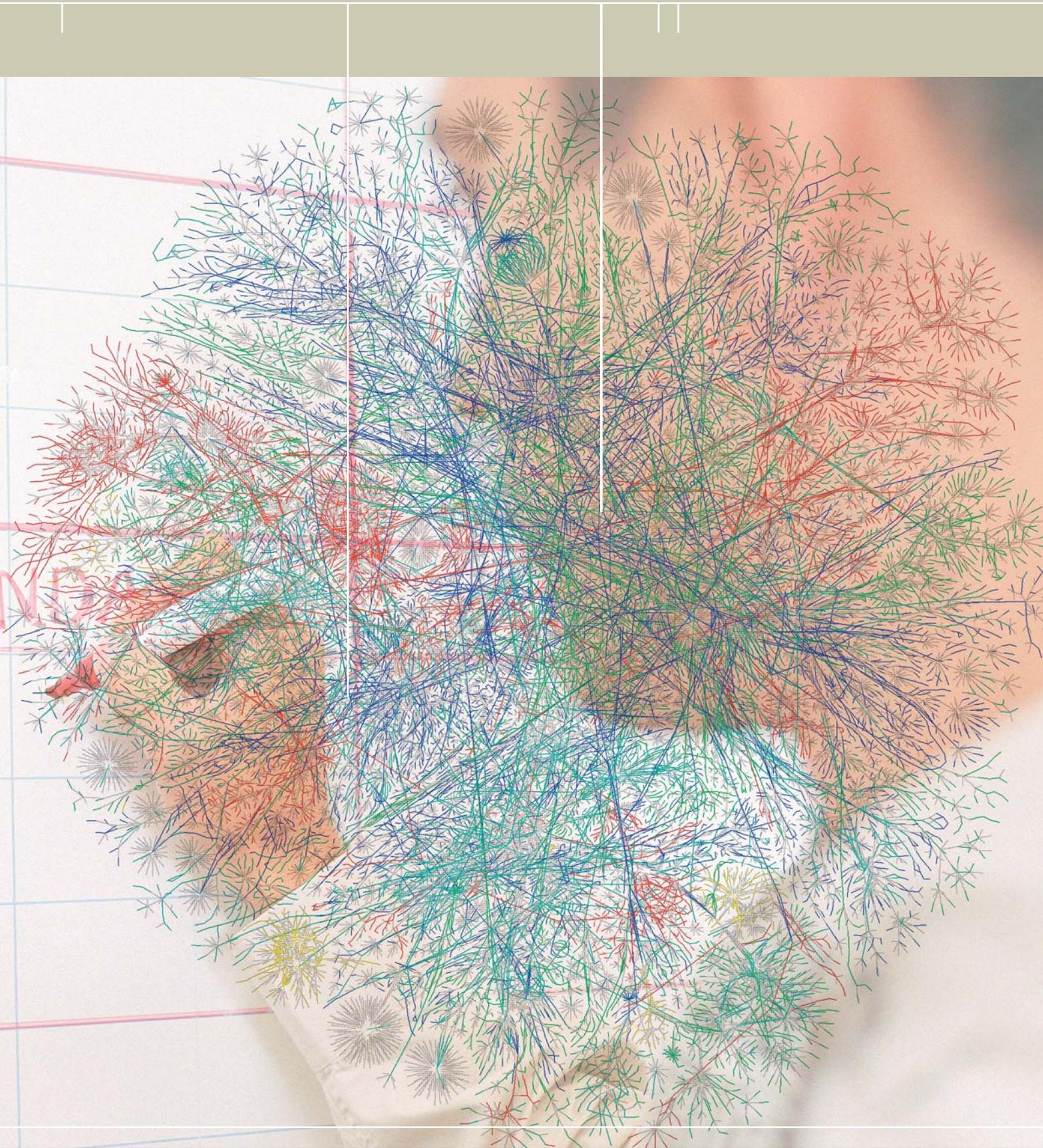
Johannes Kepler Universität Linz  
Institut für Pervasive Computing  
[pervasive.jku.at](http://pervasive.jku.at)  
Alois Ferscha  
Altenberger Straße 69  
4040 Linz  
T: +43 (0) 732 2468 - 8556  
M: [ferscha@soft.uni-linz.ac.at](mailto:ferscha@soft.uni-linz.ac.at)

#### Partner:

Universität Salzburg  
Department of Computer Sciences  
[www.cosy.sbg.ac.at](http://www.cosy.sbg.ac.at)  
Andreas Uhl

Silhouette Schmied International AG  
[www.silhouette.com](http://www.silhouette.com)  
Siegfried Huber





# FIT-IT

## Semantic Systems and Services

Semantische Systeme und Dienste umfassen eine Reihe aktueller, ineinander greifender Themen gegenwärtiger Forschung auf dem Gebiet der IKT. Innovative semantische Technologien unterstützen neue Formen der Zusammenarbeit zwischen Informationssystemen, die nicht bloß aufgrund syntaktisch zusammengefügter Elemente sondern mit Blick auf die semantische Bedeutung der Information erfolgt. Derartige Systeme unterstützen eine inhaltsorientierte Suche und erlauben eine vereinfachte Zusammenarbeit komplexer webbasierter Dienste sowohl im Hinblick auf menschliche Interaktion als auch zur Unterstützung der automatisierten Zusammenarbeit zwischen Computersystemen.

FIT-IT Semantic Systems and Services setzt sich zum Ziel, technologische Voraussetzungen zu schaffen, um die Interaktion Mensch – Computer und zwischen Informationssystemen radikal zu vereinfachen.

Das Themenfeld ist in Österreich stark besetzt. Neben führenden und international angesehenen Instituten der Grundlagenforschung verfügt Österreich auch über anwendungsorientiertes Fachwissen in Kompetenzzentren, und neben einigen größeren Unternehmen sind auch kleinere und mittlere Unternehmen aktiv, z.B. forschungsnahe Spin-offs.

Die bisher geförderten Projekte können in die folgenden Kategorien eingeordnet werden:

- > Organisation und Erschließung unstrukturierter Daten**
- > Integration verteilter Informationsbestände**
- > Mensch-Maschine-Interaktion**
- > Automatisierung von Informationsprozessen**

# AllRight

## Know It All and Know It Right: High Quality Knowledge Mining in the Web

Unsere Wirtschaft erzeugt ungeheure Mengen an sich schnell ändernden Produkt- und Serviceangeboten. Kunden, die gelernt haben, das Internet effizient einzusetzen und die ausreichend fachliches Wissen besitzen, können von diesem Angebot profitieren. Der durchschnittliche Kunde ist aber von der unüberschaubaren Vielzahl an Alternativen überwältigt, was zu falschen Entscheidungen, Zeitverschwendung und letztlich Frustration führt. Wissensbasierte Systeme werden daher eingesetzt, um den Kunden bei der Auswahl von Produkten und Services zu beraten und um Entscheidungsprozesse in einer komplexen und schnelllebigen Welt zu vereinfachen. Jedoch ist die effiziente Akquisition und Wartung der Wissensbasen aufgrund eines sich rasch ändernden Umfeldes ein Schlüsselproblem, das für die Anwendung von semantischen Systemen gelöst werden muss. Nur wenn diese Herausforderung gemeistert werden kann, ist eine breite Anwendung von wissensbasierten Systemen möglich.

Das Ziel von AllRight ist die Nutzung von Informationen, die im Web vorhanden sind, so dass die Akquisition und Wartung der Wissensbasen möglichst automatisiert wird. Typischerweise ist diese Information im Web in Form von semi-strukturierten Dokumenten gespeichert, die Tabellen, Aufzählungen sowie natürlichsprachige Texte beinhalten. Die Aufgabe einer automatischen Wissensakquisition ist die Transformation dieser semi-strukturierten Daten in strukturierte Beschreibungen von Konzepten, die von einem wissensbasierten System verarbeitet werden können. Basierend auf einer generellen Beschreibung eines Konzeptes (z.B. der Definition einer Digitalkamera) findet AllRight Instanzen dieses Konzeptes (z.B. alle Digitalkameras aller Hersteller), deren Spezifikation sowie deren Beziehungen zu anderen Instanzen (wie z.B. passendes Zubehör). Dazu wurden neue Verfahren in den Bereichen Web mining, Informationsgewinnung und maschinelles Lernen entwickelt und durch statistische Methoden erweitert. Weiters wurde darauf geachtet, dass die Akquisition von neuen Wissensbasen mit geringem Aufwand erfolgen kann.

Anhand einer prototypischen Realisierung der theoretisch entwickelten Konzepte und einer Evaluierung an verschiedenen Produktdomänen wurde die Tragfähigkeit des Ansatzes gezeigt. Für die wirtschaftliche Anwendung scheint etwa der Markt für wissensbasierte Kundenberatungssysteme besonders interessant.

### Infobox

01.01.2005 – 31.07.2007

#### Koordinator:

Universität Klagenfurt  
Institut für Wirtschaftsinformatik  
und Anwendungssysteme  
[www.ifi.uni-klu.ac.at](http://www.ifi.uni-klu.ac.at)  
Gerhard Friedrich  
Universitätsstraße 65  
9201 Klagenfurt  
T: +43 (0) 463 2700 3752  
M: [gerhard.friedrich@ifi.uni-klu.ac.at](mailto:gerhard.friedrich@ifi.uni-klu.ac.at)

#### Partner:

ConfigWorks Informationssysteme  
& Consulting GmbH  
[www.configworks.com](http://www.configworks.com)  
Dietmar Jannach

Lixto Software GmbH  
[www.lixtto.com](http://www.lixtto.com)  
Glibert Hödl

Technische Universität Wien  
Institut für Informationssysteme  
[www.dbai.tuwien.ac.at](http://www.dbai.tuwien.ac.at)  
Georg Gottlob



# DynamOnt

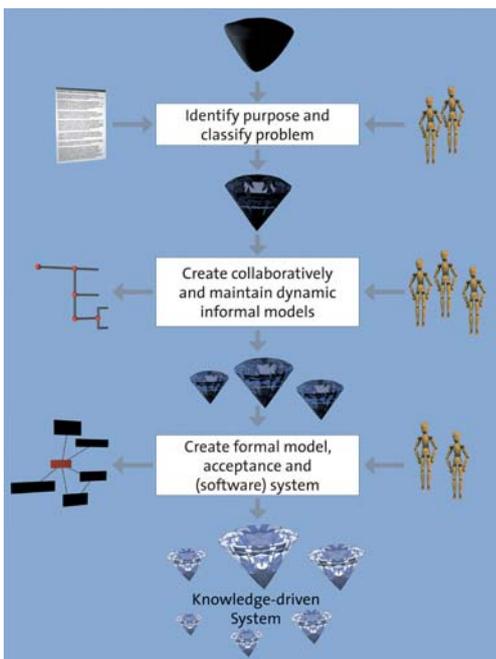
## Methodik zur Erstellung dynamischer Ontologien

Für die virtuelle Zusammenarbeit von Wissensarbeitern spielt die Herstellung eines expliziten Verständnisses von geteilten Informationen eine große Rolle. Dieser Prozess kann durch die kontinuierliche Weiterentwicklung eines gemeinsamen, dynamischen Wissensmodells (Ontologie) maßgeblich unterstützt werden. Die dynamische Veränderbarkeit von Wissensmodellen ist dabei sowohl für die menschliche Kommunikation als auch für den Einsatz von Ontologien in Software-Anwendungen von Bedeutung. DynamOnt entwickelt eine Methodik mit der die Erstellung derartiger Ontologien unterstützt wird.

Zur Erstellung und dynamischen Weiterentwicklung von Ontologien wird auf das bestehende, sehr heterogene Wissen in Organisationen zurückgegriffen. Existierendes Wissen in Form von Glossaren, Terminologien und Thesauri einzubinden und je nach Bedarf in Ontologien zu formalisieren ist die größte Herausforderung des Projektes DynamOnt. Weiters müssen sich die erstellten Ontologien im Lauf der Zeit ohne permanente Unterstützung durch IT-Experten dynamisch adaptieren lassen. Schließlich werden sogenannte „top-level“-Ontologien benötigt, um in Netzen von Ontologien navigieren und diese miteinander verbinden zu können. Diese Probleme stellen eine große Herausforderung für die gesamte „Semantic Web“ Vision dar.

Das Forschungsprojekt DynamOnt modelliert den für diese Problemstellung erforderlichen Prozess (siehe das Prozessmodell im Überblick) und stellt für jeden Prozessschritt unterstützende Methoden und Software-

Werkzeuge zur Verfügung. Insbesondere wird dadurch die kollaborative (gemeinschaftliche) Entwicklung interdisziplinärer Wissensstrukturen sowie die Formalisierung derartiger Strukturen mit Hilfe von fundamentalen Ontologien wie etwa DOLCE erleichtert. Gleichzeitig wird ein besseres Zusammenwirken von Ontologien und Terminologien bzw. lexikalischen Ressourcen wie WordNet angestrebt. Ein weiteres wichtiges Thema des Projektes ist die Untersuchung von sprachabhängigen Modellierungserfordernissen, insbesondere für die deutsche Sprache.



### Infobox

01.01.2005 – 30.06.2007

#### Koordinator:

Salzburg Research  
Forschungsgesellschaft m.b.H.  
[www.salzburgresearch.at](http://www.salzburgresearch.at)  
Andreas Gruber  
Jakob Haringer Straße 5/III  
5020 Salzburg  
T: +43 (0) 662 2288 244  
M: [andreas.gruber@salzburgresearch.at](mailto:andreas.gruber@salzburgresearch.at)

#### Partner:

Factline Webservices GmbH  
[www.factline.com](http://www.factline.com)  
Max Harnoncourt

ProCom-Strasser  
[www.procom-strasser.com](http://www.procom-strasser.com)  
Werner Strasser

Universität Wien  
Zentrum für Translationswissenschaft,  
[www.univie.ac.at/transvienna/](http://www.univie.ac.at/transvienna/)  
Gerhard Budin

Technische Universität Wien  
Institut für Softwaretechnik und  
Interaktive Systeme,  
[www.ifs.tuwien.ac.at](http://www.ifs.tuwien.ac.at)  
Edgar Weippl

Uni Linz, FAW – Institut für  
Anwendungsorientierte  
Wissensverarbeitung  
[www.faw.uni-linz.ac.at](http://www.faw.uni-linz.ac.at)  
Jürgen Palkoska



# GRISINO

## Grid Semantics, Semantic Web Service and Intelligent Objects

GRISINO verbindet Grid Computing mit semantisch angereicherten Web-Diensten und intelligenten Inhaltsobjekten. Dazu werden drei ursprünglich komplementäre Technologien für die Definition und Ausführung von intelligenten und dynamischen Geschäftsprozessen kombiniert: 1) Semantische Web-Dienste (Semantic Webservices, SWS), der künftige Standard für alle Web-basierten semantischen Prozesse; 2) Knowledge Content Objects, eine intelligente „Ummantelung“ digitaler Objekte mit Zusatzinformationen zum Objekt; 3) Grid Computing, das Lösungen für rechenintensive Operationen durch „virtuelle“ Supercomputer bereitstellt.

Diese drei Technologien werden in einer neuartigen Testumgebung gemeinsam verwendet, um das experimentelle Erforschen von komplexen Prozessen und Objekten (z.B. semantisch annotierte multimediale Geschäftsobjekte) zu ermöglichen. GRISINO hat dabei die folgenden fundamentalen Forschungsfragen zu beantworten:

- Wie können SWS wissensbasierten Inhalt verstehen bzw. verarbeiten, um „intelligente Prozesse“ zu unterstützen und zu ermöglichen?
- Wie können wissensbasierte Inhalteobjekte (sg. Knowledge Content Objects) spezifiziert werden, damit sie mit Web-Diensten kompatibel werden und in neuen Umgebungen eingesetzt werden können?
- Wie können semantische Webdienste, die KCOs kennen, und intelligente Objekte, die SWS kennen, in Grid-Computing-Infrastrukturen integriert werden?

Das Ergebnis von GRISINO wird ein experimenteller Software-Prototyp einer Web-Infrastruktur sein. Diese Infrastruktur soll die Kooperation von Menschen und Maschinen im World Wide Web wesentlich verbessern, indem Software-Prozesse flexibler und fehlertoleranter werden.

GRISINO entwickelt eine systemische Innovation, mit der Geschäftsabläufe effizienter gesteuert werden können. Weil sich auch der Wettbewerb im Technologiesektor der „intelligenten Medien“ zunehmend verschärft, ist es ein Ziel von GRISINO die zugrundeliegenden Zukunftstechnologien nachhaltig zu beherrschen und der Industrie näher zu bringen.

### Infobox

01.03.2006 – 29.02.2008

#### Koordinator:

Salzburg Research

Forschungsgesellschaft m.b.H.

[www.salzburgresearch.at](http://www.salzburgresearch.at)

Tobias Bürger

Jakob Haringer Straße 5/III

5020 Salzburg

T: +43 (0) 662 2288 406

M: [tobias.buerger@salzburgresearch.at](mailto:tobias.buerger@salzburgresearch.at)

#### Partner:

UMA Information Technology Gmbh

[www.uma.at](http://www.uma.at)

Daniel Dögl

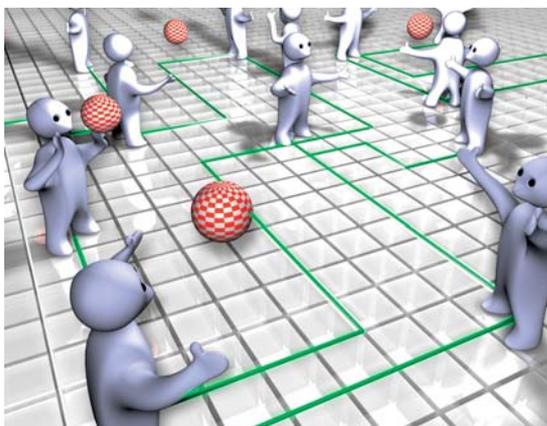
Universität Innsbruck

Digital Enterprise Research Institute

(DERI)

[www.deri.at](http://www.deri.at)

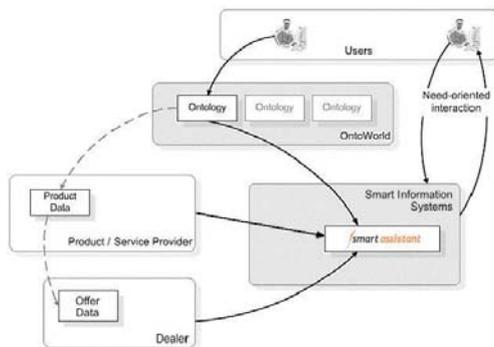
Ioan Toma



# MyOntology

## Open Ontology Environment for Semantic Web-based e-Commerce

Ohne Zweifel ist das Web für viele Branchen einer der wichtigsten Vertriebskanäle. Dabei ist die Suche nach geeigneten Angeboten einer der wichtigsten Schritte. Leider eignen sich konventionelle Suchmaschinen nicht zufriedenstellend dazu, Produkte und Dienstleistungen zu finden. Das hat mehrere Gründe. Erstens erfordert die Beschreibung von Produkten einen hohen Grad an Details. Zum Beispiel wollen Nutzer nicht nur nach groben Kategorien („Mobiltelefon“, „Wäschetrockner“,...) suchen, sondern ihre Suchanfrage meist auch durch gewünschte Produktattribute weiter präzisieren (z.B. ein Fernsehgerät suchen, das weniger als 3 kg wiegt und sowohl mit 12 als auch 220 Volt betrieben werden kann). Zweitens werden meistens mehrere natürliche Sprachen verwendet, zum Beispiel Deutsch und Englisch. Außerdem bereiten typische Hürden text-basierter Suche größere Schwierigkeiten, zum Beispiel Synonyme und Homonyme. Drittens können Produkte hinsichtlich verschiedener Perspektiven beschrieben und gesucht werden.



Diese Beschreibungs-komplexität zusammen mit der wirtschaftlichen Bedeutung macht die Suche nach Produkten und Dienstleistungen zu einem vielversprechenden Anwendungsszenario von Semantic-Web-Technologie, insbesondere von Ontologien. Ein zentrales Problem für semantische E-Commerce-Lösungen ist jedoch das Fehlen hochwertiger, insbesondere aktueller Ontologien für Produkte und Dienstleistungen. Quantitative Analysen haben außerdem gezeigt, dass die ingenieurmäßige Konstruktion solcher Ontologien wegen fortwährender Produktinnovation zu langsam sein könnte. Grundsätzlich besteht derzeit meist ein Mangel an Kommunikation zwischen der kleinen Gruppe der Entwickler einer Ontologie und der größeren Nutzer-Community.

Im Projekt „MyOntology“ wird die Infrastruktur und Kultur von Wikis verwendet, um eine Arbeitsumgebung für die Entwicklung von Ontologien zu schaffen, die die wirklich kollaborative, Community-getragene Pflege von Ontologien für Produkte und Dienstleistungen ermöglicht. Dies wird durch einen standardisierten Rahmen für die Ontologie-gestützte Beschreibung von Produkten und Dienstleistungen ergänzt.

### Infobox

01.10.2006 – 30.09.2008

#### Koordinator:

Universität Innsbruck  
Digital Enterprise Research Institute  
(DERI)

[www.deri.at](http://www.deri.at)

Martin Hepp

Katharina Siorpaes

Technikerstraße 21a

6020 Innsbruck

T: +43 (0) 512 507 6465

M: [martin.hepp@uibk.ac.at](mailto:martin.hepp@uibk.ac.at)

#### Partner:

Siemens AG Österreich

[www.siemens.at](http://www.siemens.at)

Robert Kindermann

Werner Merlingen

Gerhard Kraus

#### AUSTRIAPRO

Förderung des elektron. Datenaustausches, in Kooperation mit der WKO

[www.austriapro.at](http://www.austriapro.at)

Christian Siegfried Boser

System One – Gesellschaft für  
technologieunterstützte

Kommunikationsprozesse mbH

[www.systemone.at](http://www.systemone.at)

Bruno Haid

Roland Kofler

Smart Information Systems GmbH

[www.smart-infosys.com](http://www.smart-infosys.com)

Markus Linder

Martin Schliefnig



# NEXTWRAP

## Next Generation Web Wrapper Technologies

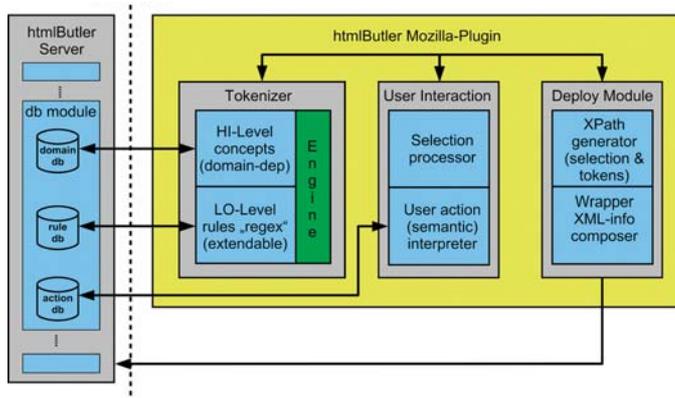
Dieses FIT-IT Projekt zielt auf wesentliche technologische Verbesserungen im Bereich der strukturierten Webdatenextraktion und -kommentierung ab. Firmen, die in globalen und vernetzten Märkten arbeiten, sind täglich mit dem Problem konfrontiert, wie Fakten, die in Webportalen zu finden sind, in Firmen-Datenbanken automatisiert verarbeitet werden können, u.a. in geschäftskritischen Bereichen wie Einkauf, Qualitätssicherung und Marktbeobachtung. In diesem Projekt werden folgende Aspekte realisiert:

Im Bereich der visuellen Datenextraktion aus wenig strukturierten Dokument-Formaten (z.B. PDF, 3270) entwickelt NEXTWRAP Segmentierungstechniken, um zunächst eine Taxonomie von Dokumentobjekten (wie Spalten oder Tabellen) aufzubauen. Basierend darauf wird eine Ontologie generiert, die verschiedene Arten von Beziehungen zwischen diesen Objekten erstellt und darüber schlussfolgert. Anders als existierende Konvertoren versteht dieser Ansatz die Struktur eines Dokuments und erhält nicht nur die Präsentation. Das System kann basierend auf einem markierten Beispielelement durch Untersuchung der Ähnlichkeit von Teilgraphen der Ontologie Verallgemeinerungen treffen und so ähnliche Instanzen finden.

Zur Erforschung des Zusammenspiels von visueller Datenextraktion und ontologischen Wissensbasen untersucht das Projekt Abbildungstechniken von XML nach RDF, insbesondere im Rahmen von Beispielszenarien aus der Praxis. Vor der Phase der Definition der Datenextraktion wurde ein neuer Schritt der Modellerstellung eingeführt, und visuelle Abbildungen von diesem Modell auf Formate wie RDF und relationale Datenbanken werden prototypisch implementiert.

Um die Robustheit der Datenextraktion zu erhöhen und automatische Reparatur auf HTML-Baumstrukturen zu ermöglichen, wurde eine Menge von Anwendungsfällen und automatischen Tests zusammengestellt. Dabei werden Schema-Abstimmungstechniken und AI-Heuristiken verwendet.

Eine neuartige Benutzerschnittstelle wird entworfen, die webbasierte Generierung von Wrappern unterstützt und auch für Laien verwendbar ist. Sie basiert auf einer Ontologie, die von der Community gemeinsam erstellt und gewartet werden soll. Ein prototypisches System „htmlButler“ wurde entworfen – htmlButler erlaubt die Erstellung von Wrappern auf einzelnen Seiten durch Klicken auf Beispielelemente, die vom System analysiert und tokenisiert werden.



### Infobox

01.01.2005 – 31.03.2007

#### Koordinator:

Technische Universität Wien  
Arbeitsgruppe für Datenbanken und AI  
[www.dbai.tuwien.ac.at](http://www.dbai.tuwien.ac.at)

Reinhard Pichler

Favoritenstr. 9-11

1040 Wien

Tel: +43 (0) 1 58801 - 18403

M: [pichler@dbai.tuwien.ac.at](mailto:pichler@dbai.tuwien.ac.at)

#### Partner:

Technische Universität Graz  
Institut für Softwaretechnologie  
[www.ist.tugraz.at](http://www.ist.tugraz.at)  
Wolfgang Slany

Lixto Software GmbH

[www.lixto.com](http://www.lixto.com)

Gilbert Hödl

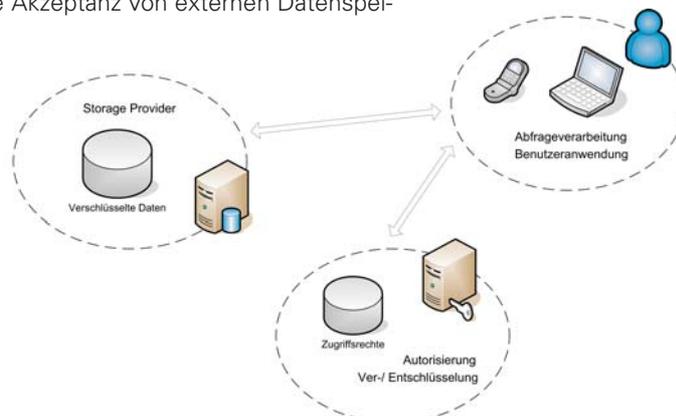
# SemCrypt

## Semantic-based Encrypted XML Document Processing

Das Übertragen von IT-Diensten an externe Dienstleister gewinnt immer mehr an Bedeutung, da Spezialisierung zu Qualitätsverbesserungen beiträgt und die Kosten zur Bereitstellung der Dienste reduziert. Ein wichtiger IT-Dienst ist das Verwalten eines Datenspeichers, in welchem Personen oder Unternehmen Daten ablegen und diese abfragen und ändern können, ohne sich um die Verwaltung des Datenspeichers sorgen zu müssen. Werden sensible Daten in einem solchen externen Datenspeicher abgelegt, muss der so genannte Storage Provider diese vor unbefugtem Zugriff von außen und von Seiten seines Personals schützen. Momentan kann er diesen Schutz nur durch vertragliche Vereinbarungen zusichern. Die Eigentümer der Daten müssen darauf vertrauen, dass der Storage Provider die Vereinbarungen einhält und die Daten nicht missbräuchlich verwendet. Im Projekt SemCrypt – Querying and Updating of Encrypted XML, wurden neue Verfahren entwickelt, um sichere externe Datenspeicher zu realisieren, welche effizient abgefragt und geändert werden können. Den Schutz der Daten vor unbefugtem Zugriff gewährleistet SemCrypt, indem der Storage Provider lediglich mit verschlüsselten Daten arbeitet. Ver- und Entschlüsselung zum Abfragen und Ändern von Daten erfolgen nicht am externen Datenspeicher, sondern innerhalb eines vertrauenswürdigen Bereichs bei den Eigentümern der Daten. SemCrypt arbeitet mit Daten, welche im XML Format beschrieben sind. XML Dokumente beinhalten neben den Daten selbst auch Informationen über die Struktur der Daten. Zur Verarbeitung von Abfragen wurden Techniken entwickelt, welche die Strukturinformationen integrieren und mit speziellen sicheren Zugriffsstrukturen kombinieren. Sie ermöglichen den gezielten Zugriff auf verschlüsselte Daten, ohne eine zeitaufwändige Entschlüsselung des gesamten Datenbestandes durchführen zu müssen.

In manchen Anwendungen sind zusätzliche Verfahren notwendig, um sicherzustellen, dass jede Person nur auf jenen Teil der Daten zugreifen kann, für welchen sie auch wirklich zugriffsberechtigt ist. Derartige Verfahren wurden ebenfalls im Rahmen des Projekts entwickelt.

Die breite Anwendbarkeit von SemCrypt und der Wegfall des Sicherheitsrisikos „Storage Provider“ werden die Akzeptanz von externen Datenspeichern erhöhen.



### Infobox

01.01.2005 – 30.06.2007

#### Koordinator:

Johannes Kepler Universität Linz  
Institut für Wirtschaftsinformatik –  
Data & Knowledge Engineering  
[www.dke.jku.at](http://www.dke.jku.at)  
Michael Schrefl  
Altenberger Strasse 69  
4040 Linz  
T: +43 (0) 732 2468 9479  
M: [schrefl@dke.uni-linz.ac.at](mailto:schrefl@dke.uni-linz.ac.at)

#### Partner:

ec3 – Electronic Commerce  
Competence Center  
[www.ec3.at](http://www.ec3.at)  
Jürgen Dorn

EC3 Networks GmbH  
[www.ec3networks.at](http://www.ec3networks.at)  
Christian Hammer



# SemDAV

## Semantische Erweiterung des WebDAV-Protokolls

Die Organisation und Interaktion zwischen dem Benutzer und digitalen Datenbeständen ist heute durch das hierarchische Dateisystem geprägt. Längst erfordert die stetig größer werdende Datenmenge neue Paradigmen zur Dateionisation. Um dem Menschen den Umgang mit digitalen Informationen zu erleichtern, sollten sich diese neuen Ansätze an der Arbeitsweise, der Gedächtnisleistung und dem Erinnerungsvermögen des menschlichen Gehirnes orientieren.

Das Ziel des Projekts ist die Erforschung von Basistechnologien, die als Grundlage für die Entwicklung semantischer Datenverwaltungssysteme dienen: anstatt simple Information über digitale Objekte (z.B. einfache Dateiattribute) abzulegen, wird beschreibendes Wissen über diese Objekte verarbeitet.

Semantische Systeme sind in der Lage, komplexe Attribute, mehrdimensionale Klassifizierungsschemata und insbesondere Beziehungen zwischen Daten, Zeit, Ort, Benutzern und Anwendungen zu verarbeiten – eben Wissen, das digitale Objekte in einen intelligenten Kontext setzt. SemDAV erweitert das etablierte WebDAV-Protokoll und bietet einen plattformübergreifenden Mechanismus zum Austausch von Inhalten und damit assoziierten Kontextdaten.

Parallel zur Spezifikation des Protokolls werden zwei Prototypen entwickelt. Einerseits dient eine serverseitige Referenzimplementierung zur Demonstration des gewählten Ansatzes. Teil dieser Serversoftware werden intelligente Methoden zur Gewinnung von beschreibenden Daten aus verschiedenen Quellen sein. Das Such- und Navigationsverhalten des Benutzers wird ebenso analysiert wie die abgelegten Inhalte oder die manuell hinzugefügten Beschreibungen.

Andererseits wird eine Benutzeroberfläche entwickelt, die Methoden zur effizienten Darstellung des Metadatenbestandes demonstriert und den Benutzer bei der Suche und Navigation durch die Datenbestände unterstützt.

Langfristig könnten SemDAV-basierte Produkte Datenspeicher für unstrukturierte Inhalte, wie gemeinsame Dateiserver oder private Datenverzeichnisse, ersetzen. SemDAV wird neue Wege aufzeigen, wie Benutzer und Applikationen mit Daten und Dateisystemen interagieren, und kann als Basistechnologie für intelligentes Informationsmanagement dienen.



### Infobox

01.11.2006 – 31.10.2008

#### Koordinator:

Universität Wien  
Institut für Informatik und  
Wirtschaftsinformatik  
[www.cs.univie.ac.at](http://www.cs.univie.ac.at)  
Bernhard Schandl  
Liebiggasse 4/3-4  
1010 Wien  
Tel: +43 (0) 1 4277 39621  
M: [bernhard.schandl@univie.ac.at](mailto:bernhard.schandl@univie.ac.at)

#### Partner:

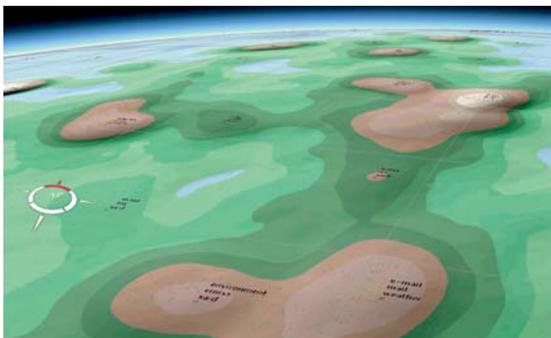
ARC Seibersdorf research GmbH  
[www.seibersdorf-research.at](http://www.seibersdorf-research.at)  
Ross King

P.Solutions  
[www.psolutions.at](http://www.psolutions.at)  
Brigitte Rauter

# IDIOM

## Informationsdiffusion zwischen Interaktiven Online-Medien

Jüngste Fortschritte im Bereich kollaborativer Web-Technologien sind durch starke Netzwerkeffekte und die Nutzung kollektiver Intelligenz gekennzeichnet. Individuelle Benutzeraktivitäten und algorithmisches Datenmanagement spielen dabei eine besondere Rolle. Kollaborative Web-Technologien fördern die Verbreitung von Information durch Web Sites, Blogs, Wiki-Anwendungen und direkte Kommunikation zwischen Mitgliedern von Online-Gemeinschaften. Das IDIOM Projekt zielt darauf ab, virtuelle Kooperationen mittels einer service-orientierten Architektur zu unterstützen und zu analysieren. Diese Architektur umfasst ontologie-basierte Werkzeuge um kontextualisierte Informationsräume zu erstellen und zu betreiben, Data Mining Komponenten um Interaktionsmuster und die Diffusion von Inhalten zu analysieren, sowie visuelle Schnittstellen, die es den Benutzern ermöglichen, jederzeit und mit geringem Aufwand zwischen semantischen und geographischen Topologien zu wechseln. Darüber hinaus entwickelt IDIOM Wissensplaneten auf Basis von Geo-Browsern wie NASA World Wind oder Google Earth, um den Zugang zu semantischen Diensten auf intuitive Weise zu ermöglichen.



Die Sprachwissenschaft definiert „Idiom“ als zusammengesetzten Ausdruck, dessen Sinngehalt nicht aus der Bedeutung einzelner Wörter resultiert. Analog dazu verspricht die Analyse von Informationsdiffusion in elektronischen Netzwerken Erkenntnisse, die nicht aus einzelnen Elementen dieser Netzwerke ableitbar sind. Trotz zunehmender Forschungsaktivitäten in diesem Bereich ist das „Web 2.0“ nach wie vor durch Prototypen und Mash-ups gekennzeichnet. Gleichzeitig lassen viele Projekte auf den Gebieten der Medienbeobachtung und des Wissensmanagements geeignete analytische Rahmenkonzepte vermissen, konzentrieren sich auf ein einziges Medium, oder vernachlässigen die duale Rolle von Benutzern als Konsumenten und Produzenten von Inhalten. IDIOM adressiert diese Schwachstellen, um grundlegende Mechanismen der Informationsdiffusion in Medien unterschiedlicher Interaktivität und deren Auswirkung auf öffentliche Meinungsbildungsprozesse zu erfassen und modellhaft zu beschreiben. Zu den wichtigsten Erfolgsfaktoren von IDIOM zählen die innovative Nutzung von geographischen Technologien und deren effektive Integration mit semantischen Diensten.

### Infobox

01.11.2006 – 31.10.2008  
[www.idiom.at](http://www.idiom.at)

#### Koordinator:

Technische Universität Graz  
 Institut für Wissensmanagement  
[kmi.tugraz.at](http://kmi.tugraz.at)  
 Arno Scharl  
 Inffeldgasse 21a  
 8010 Graz  
 Tel: +43 (0) 316 8739257  
 M: [scharl@tugraz.at](mailto:scharl@tugraz.at)

#### Partner:

Wirtschaftsuniversität Wien  
 Forschungsinstitut für Rechenintensive  
 Methoden  
[www.ai.wu-wien.ac.at](http://www.ai.wu-wien.ac.at)  
 Wolfgang Panny

Wirtschaftsuniversität Wien  
 Institut für Tourismus und  
 Freizeitwirtschaft  
[tourismus.wu-wien.ac.at](http://tourismus.wu-wien.ac.at)  
 Josef Mazanec

Gentics Software GmbH  
[www.gentics.com](http://www.gentics.com)  
 Haymo Meran

Prisma Solutions EDV  
 Dienstleistungen GmbH  
[www.prisma-solutions.at](http://www.prisma-solutions.at)  
 Stefan Kollarits

Austria.info Systems GmbH  
[www.austria.info](http://www.austria.info)  
 Markus Gratzner

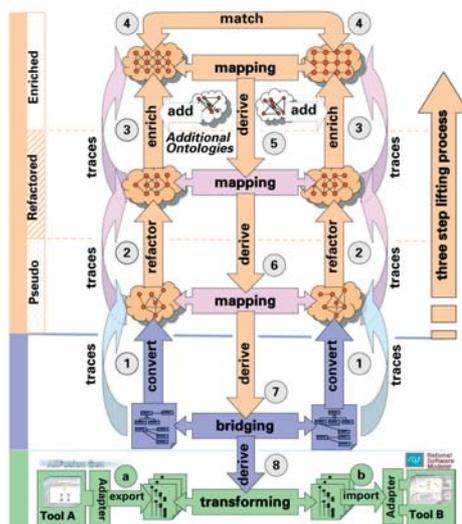


# ModelCVS

## Eine semantische Infrastruktur zur modellbasierten Werkzeugintegration

In der Softwareentwicklung werden immer mehr Entwicklungsaufgaben auf der Basis von Modellen durchgeführt. Eine Reihe von Werkzeugen unterstützten dabei Aufgaben wie z.B. Modellierung, Simulation, Modellprüfung und Code-Generierung. Der reibungslose Austausch von Modellen zwischen unterschiedlichen Werkzeugen ist dabei eine wichtige Voraussetzung für einen effektiven Softwareentwicklungsprozess. Aufgrund mangelnder Interoperabilität ist es allerdings oft zu aufwendig, unterschiedliche Werkzeuge zu kombinieren, und so bleibt das Potential der modellgetriebenen Softwareentwicklung zum Teil ungenützt – solange es keinen praktikablen Weg zur Werkzeugintegration gibt.

Im Projekt ModelCVS wird eine semantische Infrastruktur zur modellbasierten Werkzeugintegration entwickelt, die es erlaubt Modelle eines Werkzeugs in Modelle eines anderen Werkzeugs zu überführen. Die Integration erfolgt dabei über die Metamodelle der von den Werkzeugen verwendeten Modellierungssprachen, auf Basis derer die Transformationen der konkreten Modelle automatisch abgeleitet werden. Die Hauptinnovationen des Projekts sind Entwurfsmuster für skalierbare Modellintegration sowie eine Sprache zur Integration der Metamodelle, die ausdrucksstärkere Konzepte zur Verfügung stellt als derzeitige Modelltransformationssprachen. Des Weiteren werden Ontologien entwickelt und angewendet, um den manuellen Aufwand der Integration von Metamodellen zu reduzieren. Das dabei entstehende Wissen über Modellierungssprachen und deren Integration wird in einer offenen Wissensbasis gesammelt und über dieses Projekt hinausgehend zur Wiederverwendung zur Verfügung gestellt. Im Rahmen des Projekts wird ein funktionsnachweisender Prototyp entwickelt und an Hand einer Fallstudie aus der Industrie, die dabei entwickelten Konzepte überprüft. Dieser Prototyp stellt eine lose gekoppelte Integrationsinfrastruktur zur Verfügung, die eine transparente Übersetzung und Versionierung (ähnlich einem CVS – Concurrent Versions System) von Modellen unterschiedlicher Werkzeuge erlaubt und dabei insbesondere die reiche Syntax und Semantik der Modelle miteinbezieht.



### Infobox

01.01.2006 – 31.12.2007

#### Koordinator:

Technische Universität Wien  
Business Informatics Group (BIG)  
[www.big.tuwien.ac.at](http://www.big.tuwien.ac.at)  
Gerti Kappel  
Favoritenstraße 9-11/188-4  
1040 Wien  
T: +43 (0) 1 58801 - 18804  
M: [gerti@big.tuwien.ac.at](mailto:gerti@big.tuwien.ac.at)

#### Partner:

Johannes Kepler Universität Linz  
[www.ifs.uni-linz.ac.at](http://www.ifs.uni-linz.ac.at)  
W. Retschitzegger  
W. Schwinger

ARIKAN Productivity Group GmbH  
[www.arikan.at](http://www.arikan.at)  
Mustafa Arikan

Bundesministerium für  
Landesverteidigung  
[www.bundesheer.at](http://www.bundesheer.at)



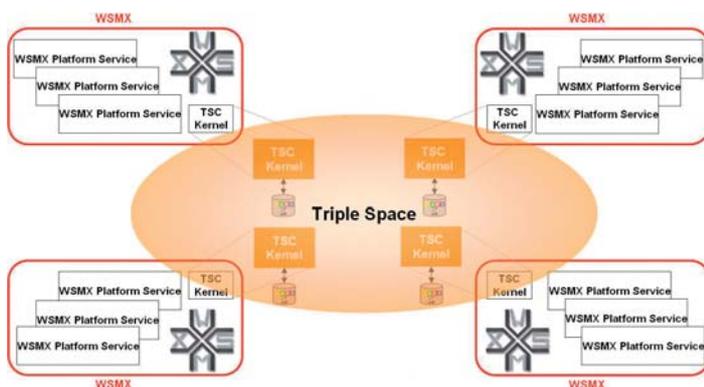
# TSC

## Triple Space Computing

Moderne IT-Systeme sind meist modular aufgebaut, bestehen also aus einzelnen Komponenten, welche miteinander Daten und Kontrollinformation austauschen müssen, um die Gesamtfunktionalität zu erreichen. Dazu werden heutzutage meist nachrichtenbasierte Technologien verwendet. Obwohl diesbezüglich existierende Technologien durchaus ausgefeilt sind, bringen sie einige Einschränkungen in Bezug auf Zuverlässigkeit, Sicherheit, Skalierbarkeit, Fehlertoleranz und Selbstgenesung mit sich. Zudem ist der nachrichtenbasierte Ansatz nicht mit den äußerst erfolgreichen publikationsbasierten Prinzipien des World Wide Webs kompatibel, wonach Information einfach veröffentlicht und von Mitmenschen gelesen wird.

Das Ziel von TSC ist es, Triple Space Computing zu entwickeln und als Kommunikations- und Koordinationsrahmenwerk für das Semantische Web und Semantic Web-Dienste zu etablieren. Intelligente Mechanismen, welche anhand semantischer Servicebeschreibungen logisch folgern, benötigen fundierte Kommunikationsinfrastrukturen, insbesondere um auf Webskala zu agieren. Hier nun spielt Triple Space Computing, welches das publikationsbasierte Kommunikationsmodell von Tuple Space Computing mit Semantic Web Technologien ergänzt, eine wichtige Rolle. Anstatt Nachrichten und Daten hin und her zu senden, tauschen TSC basierte Anwendungen Informationen durch das Schreiben und Lesen in gemeinsam benutzten Triple Spaces aus.

TSC ist ein forschungsorientiertes Projekt, welches den zukunftsweisen den Rahmen und die Kerntechnologien für Triple Space Computing entwickelt, um dieses für Softwarekomponenten und Dienste zugänglich zu machen. Besondere Aufmerksamkeit wird dem Semantischen Web und Semantic Web Diensten geschenkt. Insbesondere wird im Projekt die Web Dienste Ausführungsumgebung (Web Service Execution Environment, WSMX) mit Triple Spaces erweitert; WSMX ist eine Referenzimplementierung für Architekturen der Semantic Web Dienste. Der resultierende Prototyp ist jedoch nicht nur für offensichtlich servicebasierte Zielanwendungen wie Enterprise Application Integration (EAI) und Business-to-Business (B2B) gedacht, sondern allgemein für umfangreichste und dynamische verteilte Systeme, wie eHealth oder ubiquitous computing Szenarien.



### Infobox

01.01.2005 – 30.06.2007

#### Koordinator:

Universität Innsbruck  
Digital Enterprise Research Institute  
(DERI)

[www.deri.at](http://www.deri.at)

Omair Shafiq

Technikerstraße 21a

6020 Innsbruck

Tel: +43 (0) 512 507 6480

M: [omair.shafiq@deri.org](mailto:omair.shafiq@deri.org)

#### Partner:

Electronic WebService GmbH

[www.ews-gmbh.com](http://www.ews-gmbh.com)

Dieter Fensel

TDE Thonhauser Data

Engineering GmbH

[www.tde.at](http://www.tde.at)

Gerhard Thonhauser

Technische Universität Wien

Institut für Computersprachen

[www.complang.tuwien.ac.at](http://www.complang.tuwien.ac.at)

Eva Kühn

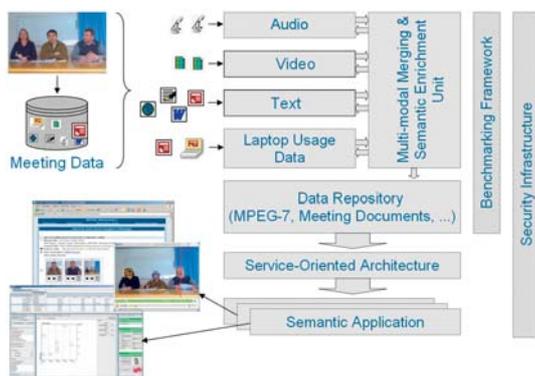


# MISTRAL

## Measurable intelligent and secure semantic extraction and retrieval of multimedia data

Multimedia-Daten weisen umfangreiche interne und externe Dokumentbeziehungen auf und können damit eine Quelle äußerst wertvoller Information darstellen. Dennoch bleibt dieses Potenzial stark eingeschränkt, solange nicht wirkungsvolle Methoden für die semantische Extraktion sowie semantik-basierte Cross-Media Erschließung und Wiederauffindung bereitgestellt werden. Die Erforschung dieser Thematik hat sich das MISTRAL-Projekt im Anwendungsbereich „Multi-modale Meeting-Aufzeichnungen“ zum Ziel gesetzt. Konkret fokussiert das Projekt auf intelligente semi-automatische Lösungen für die semantische Annotierung multi-modaler Daten von Meeting-Aufzeichnungen und relevanten Dokumenten. Durch effizienten Einsatz von geeigneten HW- und SW-Werkzeugen entsteht ein beträchtliches Einsparungspotential.

Aus technologischer Sicht kann man Meetings in unterschiedlichen Modalitäten aufzeichnen. Verbreitet werden dabei Kameras und Mikrophone genutzt, es sind aber auch andere Modalitäten vorstellbar, wie zum Beispiel die Aufzeichnung der Geräteinteraktionen oder des Klick-Verhaltens der Meeting-Teilnehmer. Dennoch bleibt ohne weitere Auswertung der multi-modalen Datenströme wertvolle Information unentdeckt oder dem Benutzerzugriff verschlossen. Das MISTRAL System ermöglicht nun die semantische Verarbeitung, Anreicherung und Integration von multi-modalen Daten. Das System besteht aus einer flexiblen, service-basierten Architektur, welche sich aus spezialisierten Einheiten und Methoden zusammensetzt. Damit wird uni-modale semantische Extraktion von Information, deren multi-modale Zusammenführung und semantische Anreicherung sowie semantik-basierte Cross-Media Erschließung unter Nutzung von Konzepten auf unterschiedlichen semantischen Ebenen unterstützt. Zusätzlich stellt das MISTRAL Projekt ein Annotierungswerkzeug für multi-modale Aufzeichnungen, annotierte Testdatensätze und eine offene Benchmarking-Plattform zur Verfügung.



Das MISTRAL System stellt so einen spezialisierten Suchdienst und unterschiedliche Visualisierungsmöglichkeiten bereit, um die semantischen Räume von Meeting-Aufzeichnungen zugänglich und erforschbar zu machen.

### Infobox

01.01.2005 – 31.12.2006

#### Koordinator:

Know-Center, Graz  
www.know-center.at  
Klaus Tochtermann  
8010 Graz, Inffeldgasse 21a/II  
T: +43 (0) 316 873 9263  
M: ktochter@know-center.at

#### Partner:

NewHyper-G AG  
www.hyperwave.com  
Mansuet Gaisbauer

Sail Labs Technology AG  
www.sail-labs.at  
Thomas Netousek

Technische Universität Graz  
www.tugraz.at

Institut für Angewandte Informationsverarbeitung und Kommunikationstechnologie  
Elisabeth Oswald

Institut für Informationssysteme und Computer Medien

Christian Gütl

Institut für Grundlagen der Informationsverarbeitung

Robert Legenstein

Institut für Maschinelles Sehen und Darstellen  
Horst Bischof

Institut für Softwaretechnologie  
Franz Wotawa

Institut für Signalverarbeitung und Sprachkommunikation

Gernot Kubin

# OntoUCP

## A Unified Communication Platform based on Ontologies

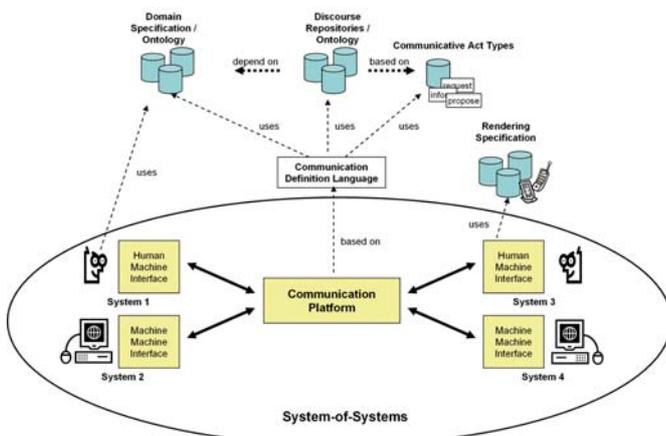
Die Kommunikation zwischen Maschinen erfolgt heutzutage auf rudimentärer Ebene, betrachtet man die inkludierte Semantik der verwendeten Protokolle. Viele Kommunikationsprotokolle setzen auf ein einfaches Frage-Antwort-Modell oder einfache Nachrichtenübergabe und beinhalten kaum weitergehende Semantik. Dies führt dazu, dass diese Protokolle zu generisch sind und dadurch die Semantik implizit in der Maschine definiert wird, weshalb die Abläufe für Menschen ohne entsprechendes technisches Wissen schwer nachvollziehbar sind.

Die Kommunikation zwischen Mensch und Maschine wird heutzutage über Benutzungsschnittstellen ermöglicht, deren Entwicklung mühsam, fehleranfällig und vor allem teuer ist. Interaktionsdesign beruht derzeit meist auf Szenarien- und Aufgabenanalyse. OntoUCP geht davon aus, dass es mehr an der Kommunikation zwischen Menschen angelehnt sein sollte. Daher wird hier vorgeschlagen, Interaktionsdesign für Benutzungsschnittstellen zu verwenden, das auf Theorien der Kommunikation zwischen Menschen beruht. Ausgehend von solchen Diskursmodellen wird die automatische Generierung von konsistenten multi-modalen Benutzerschnittstellen für unterschiedliche Geräte zur Mensch-Maschine-Kommunikation angestrebt.

Diese Art von Diskursmodellen ermöglicht eine Vereinheitlichung der Mensch-Maschine- und Maschine-Maschine-Kommunikation auf einer „höheren“ semantischen Ebene. Die zusätzliche semantische Information erlaubt eine „men-

schähnlichere“ und somit nachvollziehbarere Kommunikation und Dialoge, deren Initiierung von beiden Partnern ausgehen kann. Diese Vereinheitlichung erlaubt Szenarien, in denen eine Maschine einen Dialog initiiert ohne zu wissen, ob der Partner eine weitere Maschine oder ein Mensch ist. Unser Ansatz für diese „high-level“ Kommunikationsschnittstellen ermöglicht einfachere Integration und Interoperabilität von Systemen in den Bereichen Enterprise Application Integration und Ubiquitous Computing, sowie einen sanften Übergang von extern verwalteten Systemen zu autonomen selbstverwalteten Systemen.

Das Ziel dieses Projekts ist die Erstellung einer „high-level“ Kommunikationsplattform basierend auf Ontologien. Sie beinhaltet eine schon entwickelte Diskursontologie zur Repräsentation von menschlicher Kommunikation sowie eine Beschreibungssprache zur Spezifikation konkreter Dialoge basierend auf der Diskursontologie und einer entsprechenden Domänenontologie. Weiters beinhaltet die Plattform eine Laufzeitkomponente zur Interpretation der Diskursmodelle und zur Abwicklung der dadurch spezifizierten Dialoge.



### Infobox

01.10.2004 – 31.05.2008

#### Koordinator:

Technische Universität Wien  
Institut für Computertechnik  
www.ict.tuwien.ac.at  
Hermann Kaindl  
Gußhausstr. 27-29/384  
1040 Wien  
T: +43 (0) 1 58801 - 38416  
M: hermann.kaindl@tuwien.ac.at

#### Partner:

Siemens AG  
www.siemens.at  
Werner Mühl



# SEMPRE

## SEMantically aware Profiling for REcommenders

Sowohl Konsumenten als auch Wissensarbeiter sehen sich immer mehr und komplexeren Produkt- und Informationsressourcen gegenüber und verlangen nach effizienteren Möglichkeiten zur Informationsbeschaffung. Besonders im Bereich des m- und e-Business ist man sich bereits seit längerem bewusst, dass die Zukunft in Systemen liegt, die unter Nutzung semantischer Information ausgefeilte, hochqualitative personalisierte Empfehlungen (Recommendations) bereitstellen.

Gegenwärtige Empfehlertechnologie krankt an zwei Hauptproblemen: 1) um eine Domäne ausreichend zu modellieren, ist grosser manueller Aufwand erforderlich; 2) um Empfehlungen hinreichend zu personalisieren, werden aktive Benutzer benötigt. Praktische Erfahrungen zeigen aber, dass der Grossteil der Benutzer nur ein- bis zweimal im System aktiv ist. Dem gegenüber steht das Internet als eine reiche Ressource von Informationen und Meinungen.

Das Ziel des Projektes SEMPRE ist es, semantische Technologie zu entwickeln, um gerade die Ressource Internet für Empfehlensysteme nutzbar zu machen. Dies soll erreicht werden, indem existierende Profile und Domänenontologien als Initialwissen genutzt werden, um gezielt Informationen aus dem Internet zu filtern, was wiederum zu einer Erweiterung und Verfeinerung der Ontologien und der im Empfehlungsprozess herangezogenen Profile führt, usw.

Um dies zu erreichen, werden in SEMPRE Ergebnisse aus folgenden Bereichen weiter entwickelt: (i) Empfehlertechnologie, (ii) internetbasiertes Dokument-, Text- und Opinion-Mining und (iii) semantische Technologien zur Ontologiekreation/-adaption, sowie Techniken zur Anwendung von Ontologien zur Informationsextraktion aus Textdokumenten. Die Umsetzbarkeit des in SEMPRE verfolgten Ansatzes wird anhand der Domäne Musikempfehlungen demonstriert. Dabei werden Daten aus gegenwärtig am Markt existierenden Musikempfehlungsanwendungen als Ausgangswissen benutzt, um Information aus dem Internet zu extrahieren.

Indem in SEMPRE die Entwicklung von Basistechnologien und generischen Lösungen im Fokus steht, soll der Weg bereitet werden für Empfehlertechnologie, die sowohl im m- und e-Business, als auch für den personalisierten Zugang zu Wissen in großen Organisationen einsetzbar ist.

### Infobox

01.11.2006 – 31.12.2008

#### Koordinator:

Research Studios Austria – Studio Smart  
Agent Technologies

[www.researchstudio.at](http://www.researchstudio.at)

Hasnerstrasse 123

1160 Wien

Kontakt:

Brigitte Krenn

T: +43 (0) 664 825 13 08

M: [brigitte.krenn@researchstudio.at](mailto:brigitte.krenn@researchstudio.at)

#### Partner:

Österreichisches Forschungsinstitut für  
Artificial Intelligence

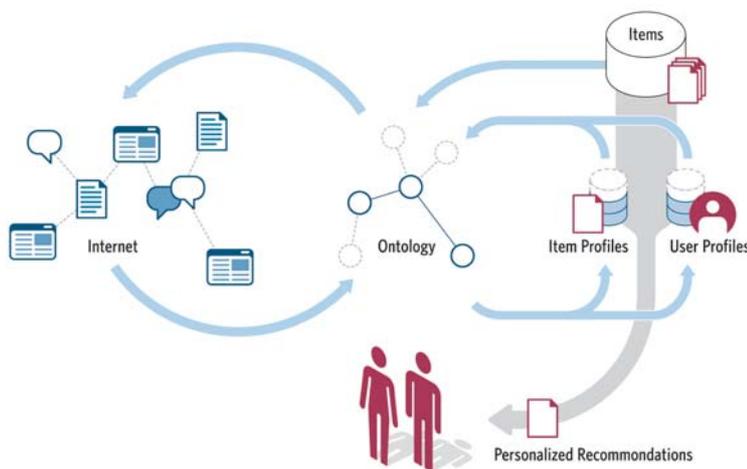
[www.ofai.at](http://www.ofai.at)

Harald Trost

3united mobile solutions ag

[www.3united.com](http://www.3united.com)

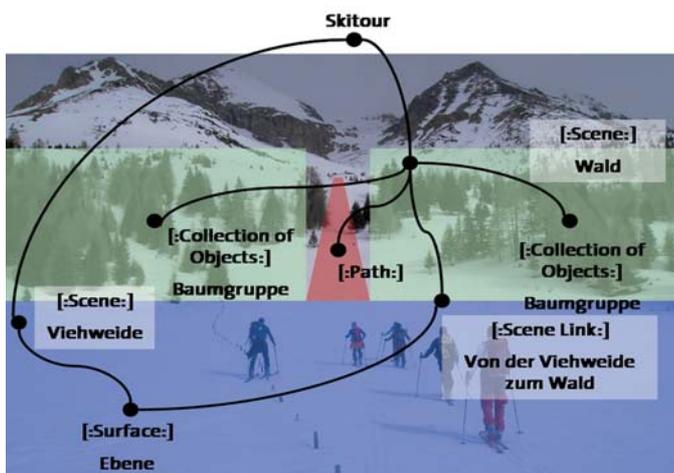
Christoph Schmotzer



# SemWay

## Semantics for Navigation Systems

Das Projekt SemWay sucht Antworten auf die Frage, wie der Prozess der menschlichen Wegfindung durch semantisch erweiterte Navigationssysteme unterstützt werden kann, um eine optimierte Interaktion zwischen den navigierenden Personen und deren räumlicher Umgebung zu ermöglichen. Dazu werden grundlegende Methoden erforscht und der Prototyp eines semantischen Navigationssystems entwickelt. Die Frage der Wegfindung ist für Menschen zentral. Technischer Fortschritt im Bereich der Positionierung als auch im Bereich der mobilen Informationssysteme hat den Weg für persönliche, tragbare Navigationssysteme bereitet. Was aktuellen Navigationssystemen fehlt ist die Berücksichtigung der räumlichen Umgebung und die Anpassung an die räumliche Wahrnehmung der navigierenden Person. Im Projekt SemWay soll ein Prototyp eines völlig neuartigen Navigationssystems entwickelt werden, das eine semantische Beschreibung der räumlichen Umgebung entlang eines Weges interpretieren kann, um daraus bedeutungsvolle Weganweisungen für Menschen zu generieren. Die auf Erkenntnissen der räumlichen Wahrnehmung und menschlichen Wegfindung basierenden Weganweisungen sollen Menschen helfen, ihren Wegfindungsprozess und die Interaktion mit ihrer räumlichen Umgebung zu optimieren. Dabei wurden drei zentrale Fragestellungen identifiziert. Zuerst wird der Frage nachgegangen, wie der Zielorientierte Prozess der menschlichen Wegfindung in definierten räumlichen Situationen strukturiert und formal beschrieben werden kann. Das Ergebnis ist ein Modell, welches erlaubt, Aufgaben zur Durchführung der Wegfindung und den Bezug zu räumlichen Objekten in der Umgebung zu beschreiben.



Der zweite Teil des Projekts beschäftigt sich mit der Frage, wie vordefinierte Wege semantisch mit Hilfe von Ontologien beschrieben werden können. Diese semantischen Beschreibungen beinhalten sowohl allgemeines räumliches Wissen, das Menschen bei der Wegfindung unterstützt, als auch Zielgruppen-spezifisches räumliches Wissen, das eine Adaptierung der Navigationsunterstützung für unterschiedliche Zielgruppen ermöglicht.

Der dritte Teil des Projekts schließt die Lücke zwischen den theoretischen Modellen und der tatsächlichen Unterstützung bei der Wegfindung durch die prototypische Entwicklung eines semantischen Navigationssystems.

Die erwarteten Ergebnisse aus dem Projekt SemWay stellen wesentliche Bausteine für die Entwicklung zukünftiger mobiler Navigationssysteme im Freizeitbereich dar.

### Infobox

01.10.2006 – 31.03.2009

#### Koordinator:

Salzburg Research Forschungsgesellschaft m.b.H.  
www.salzburgresearch.at  
Karl Rehl  
Jakob Haringer Straße 5/III  
5020 Salzburg  
T: +43 (0) 662 2288 416  
M: karl.rehl@salzburgresearch.at

#### Partner:

Atomic Austria GmbH  
www.atomicsnow.com  
Manfred Weismayer

Technische Universität Wien  
Institut für Geoinformatik und Kartographie  
www.geoinfo.tuwien.ac.at  
Georg Gartner

Alpstein GmbH  
www.alpstein.com  
Bernhard Wimmer



# SenSE

## Semantic Engineering Support Environment

Produktentwicklungsprozesse finden in einem immer komplexeren Umfeld statt. Die Komplexität industrieller Produkte nimmt stetig zu. Während zum Beispiel Autos vor zehn Jahren noch hauptsächlich aus mechanischen Teilen bestanden, halten heute immer mehr technische Neuerungen Einzug, wie z.B. in der Unterhaltungselektronik. Kunden erwarten zudem immer mehr Möglichkeiten, Produkte individuell zu gestalten. Gleichzeitig fordert der Markt immer kürzere Innovationszyklen und niedrigere Preise bei gleich bleibender Qualität.

Obwohl ausreichend Werkzeuge zur Unterstützung der Produktentwicklung in all ihren Details zu Verfügung stehen, fehlt es an geeigneten Werkzeugen zur Unterstützung der Zusammenarbeit parallel arbeitender geographisch getrennter Teams. Das SEnSE Projekt hat als Ziel, ein neuartiges Softwaresystem auf Basis semantischer Technologien zu erstellen, das speziell auf diese Form der Zusammenarbeit zugeschnitten ist. Im Rahmen des Projekts wird die Brücke zwischen semantischen Informationssystemen und flexibler Prozessunterstützung geschlossen. Als Basis dienen neueste Entwicklungen im Bereich Semantic Web und Ontologien, Triple-Space-based Computing und Multiagentensystemen.

Die in SEnSE entwickelte Technologie ermöglicht die Realisierung innovativer Anwendungskonzepte für IT-basierte Zusammenarbeit. Diese werden in Zukunft qualitativ bessere Unterstützung für verteilte Teams von Wissensarbeitern bieten.

### Infobox

01.01.2006 – 31.12.2007

#### Koordinator:

Profactor Produktionsforschungs GmbH  
[www.profactor.at](http://www.profactor.at)  
Roland Mungenast  
Im Stadtgut A2  
4407 Steyr-Gleink  
T: +43 (0) 7252 885 - 175  
M: [roland.mungenast@profactor.at](mailto:roland.mungenast@profactor.at)

#### Partner:

Universität Innsbruck  
Digital Enterprise Research Institute (DERI)  
[www.deri.at](http://www.deri.at)  
Uwe Keller

Atensor Engineering and Technology Systems GmbH  
& CoKG  
[www.atensor.com](http://www.atensor.com)  
Kurt Häusler



# SPARC

## Semantic Phonetic Automatic ReConstruction of dictations

Wenn diktierte Texte von Spracherkennungssystemen verarbeitet werden, wie dies heute beispielsweise bei medizinischen Befunden häufig der Fall ist, so wird die lautlich und kontextuell am wahrscheinlichsten erscheinende Wortfolge ermittelt. Um Erkennungsfehler zu verbessern, müssen Erkennungsergebnisse nachbearbeitet werden. Bei medizinischen Befundberichten ist dies in der Regel die Aufgabe von speziell geschulten medizinischen Transkriptionisten, die gleichzeitig auch Umformatierungen und stilistische Korrekturen vornehmen, bis der endgültige Text in Form und Inhalt ein korrekter und typischer Befundbericht geworden ist. Wenn im Erkennungsergebnis viele Fehler vorkommen oder wenn die Ärzte wenig Übung im Diktieren haben, kann sich der endgültige Report sehr weit von dem ursprünglich erkannten Text entfernen. Dies bereitet Probleme, denn auf diese Weise fehlen Informationen über die von Erkennungsfehlern bereinigte tatsächlich gesprochene Wortfolge. Diese wäre aber zum einen wichtig für das Training des Spracherkennungssystems, um in Zukunft Spracherkennungsfehler zu vermeiden. Zum anderen kann Wissen über typische Umformulierungen und Umformatierungen helfen, einen Bericht zu erzeugen, der den Benutzeranforderungen nahe kommt und daher weniger nachbearbeitet werden muss.

An dieser Stelle setzt das SPARC-Projekt an und liefert Erklärungen für möglichst viele der Abweichungen zwischen dem Erkennungsergebnis und dem fertigen Bericht. SPSC entwickelte auf Basis der von PSRS zur Verfügung gestellten Anwendungsdaten eine Methode für die Identifikation von Erkennungsfehlern, um phonetische Ähnlichkeiten beim Vergleich von Phrasen, Wörtern oder Wortbestandteilen automatisch zu bewerten. OFAI lieferte ein System zur Bestimmung von semantischer Ähnlichkeit aufgrund von Medizin- und Weltwissen und zur Erkennung von strukturellen Entsprechungen in Schreibweisen und Formatierungen.

Die Ergebnisse des SPARC-Projekts haben gezeigt, dass semantische Technologien den Grundstein für die Weiterentwicklung von Diktiersystemen hin zu Dokumentproduktionssystemen bilden, die wissensbasiert vorgehen, Intentionen der Benutzer erkennen und Nachbereitung verringern. Wie hochinnovativ dieses Forschungsgebiet ist, zeigt sich auch daran, dass die in SPARC entwickelten Technologien in das neue Forschungsnetzwerk COAST eingehen, in dem seit letztem Jahr neun Forschungs- und Industriepartner gemeinsam Spracherkennung mit großem Vokabular für professionelle Anwendungen weiterentwickeln.

### Infobox

01.01.2005 – 31.12.2006

[www.sparc.or.at](http://www.sparc.or.at)

#### Koordinator:

Österreichisches Forschungsinstitut für  
Artificial Intelligence (OFAI)

[www.ofai.at](http://www.ofai.at)

Harald Trost

Freyung 6/6

1010 Wien

T: +43 (0) 1 427763121

M: [harald.trost@ofai.at](mailto:harald.trost@ofai.at)

#### Partner:

Philips Speech Recognition Systems  
GmbH (PSRS)

[www.philips.com](http://www.philips.com)

Heinz Bartosik

Technische Universität Graz,  
Institut für Signalverarbeitung und  
Sprachkommunikation (SPSC)

[www.spsc.tugraz.at](http://www.spsc.tugraz.at)

Gernot Kubin



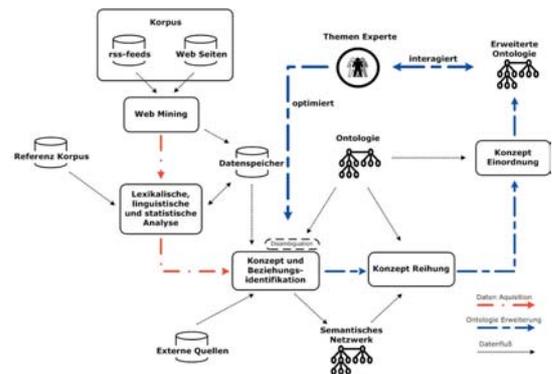
# AVALON

## Acquisition and Validation of Ontologies: An Adaptive Service Architecture for Testing Semantic Hypotheses

Bei der Verarbeitung von Daten ist man heutzutage immer mehr von automatischen Systemen abhängig, die aus dem vorhandenen Wissensbestand die gewünschten Informationen und Beziehungen zwischen Informationseinheiten extrahieren können. Die Qualität der erzielten Ergebnisse lässt in der Regel zu wünschen übrig, weil Informationssysteme meist nur die Daten getrennt von der sie umgebenden Realität betrachten. An diesem Punkt setzt das Projekt AVALON an, welches eine Überprüfung von automatisch extrahierten Informationen mit in der realen Welt verfügbaren Indikatoren und formalen, semantischen Hypothesen durchführt. Durch diese Regelschleife wird der Prozess der automatischen Informationsgewinnung qualitativ verbessert, und die Möglichkeit geschaffen, gesicherte Information mittels formaler Methoden zu beschreiben.

Im Rahmen von AVALON werden neuartige Wissensakquisitionsdienste entwickelt, die interne und externe Unternehmensressourcen semantisch anreichern, um nachfolgende Analysen und Anwendungen auf dieser Datenbasis zu verbessern bzw. zu ermöglichen. Kernpunkt des Projektes ist die semi-automatische Erweiterung und Überprüfung von Ontologien. Semantische Hypothesen bringen die Konzepte, die in eine Wissensbasis eingebunden sind, mit Indikatoren der realen Welt in Verbindung. Über die Auswertung der Indikatoren überprüft AVALON die formulierten semantischen Hypothesen, und erlaubt dadurch die Bestätigung von bereits existierenden oder die Erzeugung neuer Konzepte. Für die Überprüfung der Hypothesen wird (i) Wissen semi-automatisch aus heterogenen, unstrukturierten Datenquellen extrahiert, (ii) semantische Beziehungen innerhalb der Wissensbasis identifiziert, und (iii) das gewonnene Wissen anhand von Indikatoren der realen Welt überprüft.

Um den Nutzen und das Innovationspotential dieser Technik in der Praxis zu demonstrieren, werden zwei konkrete Anwendungsfälle im Rahmen des Projektes umgesetzt. Dabei geht es einerseits um die Erzeugung und Überprüfung von Hypothesen im Bereich der Personalentwicklung, welche einen besseren Abgleich zwischen Stellenbeschreibungen und Mitarbeiterkompetenzen ermöglichen. Der zweite Anwendungsfall beschäftigt sich mit dem Bereich der Trendanalyse, in welchem AVALON seine Fähigkeit zum Entdecken von innovativen Tendenzen in verschiedenen Branchen durch Analyse von Web-Ressourcen demonstrieren wird.



### Infobox

01.01.2006 – 31.12.2007

#### Koordinator:

Technische Universität Graz  
Institut für Wissensmanagement  
[www.iwm.tugraz.at](http://www.iwm.tugraz.at)  
Klaus Tochtermann  
8010 Graz, Inffeldgasse 21a  
T: +43 (0) 316 873 92 50  
M: [klaus.tochtermann@tugraz.at](mailto:klaus.tochtermann@tugraz.at)

#### Partner:

Wirtschaftsuniversität Wien,  
Institut für Informationswirtschaft  
[www.wi.wu-wien.ac.at](http://www.wi.wu-wien.ac.at)  
Albert Weichselbraun  
m2n – consulting und development gmbh  
[www.m2n.at](http://www.m2n.at)  
Doris Reisinger  
isn – innovation service network GmbH  
[www.isn.at](http://www.isn.at)  
Reinhard Willfort  
Fachhochschule Technikum Kärnten  
[www.cti.ac.at](http://www.cti.ac.at)  
Dietmar Brodel

# DYONIPOS

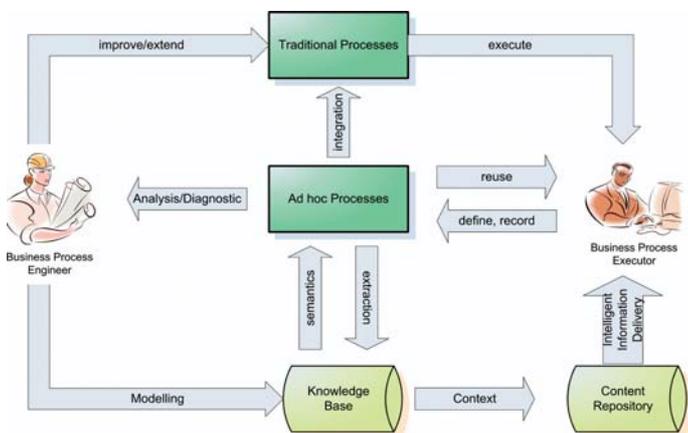
## Dynamic Ontology based Integrated Process Optimisation

Zielsetzung von DYONIPOS ist die Entwicklung eines kontextsensitiven, intelligenten, hochflexiblen Systems, welches zu einer signifikanten Produktivitätssteigerung in wissensintensiven Unternehmen beiträgt. Basierend auf semantischen Technologien, Methoden des Knowledge Discovery und Verfahren wie der Wissensflussanalyse integriert DYONIPOS strukturierte, explizit abgebildete Geschäftsprozesse und dynamische, undokumentierte Wissensflüsse. Semantische Technologien ermöglichen dabei eine flexible und einheitliche Behandlung von strukturierten als auch unstrukturierten Geschäftsprozessen und Daten. DYONIPOS adressiert zwei entscheidende Arbeitsbereiche der Wissensarbeit in agilen Organisationen: Einerseits unterstützt DYONIPOS den einzelnen Prozessausführenden bei der effizienten, standardisierten aber dennoch flexiblen Abarbeitung von Geschäftsprozessen gemäß seiner individuellen Arbeitsweise, andererseits den Prozessingenieur bei der Entwicklung standardisierter Prozesse, basierend auf tatsächlich von den unterschiedlichen Wissensarbeitern ausgeführten Geschäftsprozessinstanzen.

Als prozessorientiertes Ziel setzt sich DYONIPOS die Lösung des Dilemmas zwischen genügend Flexibilität für Wissensarbeiter auf der einen Seite und der organisatorischen Anforderung nach Standardisierung und Kontrolle auf der anderen Seite. Die Herangehensweise motiviert die Entwicklung und Evolution von Arbeitsflüssen aus ad hoc Prozessen, ohne die notwendige, organisatorische Kontrolle aufzugeben. Ad hoc Prozesse bestehen aus definierten Einsatzfaktoren (Inputs) und definierten Ergebnissen (Outputs), überlassen jedoch die Art

und Weise der Abwicklung dem Wissensarbeiter und dem zugehörigen Kontext. Die Interaktionen zwischen Wissensarbeitern und der digitalen Arbeitsumgebung werden aufgezeichnet, analysiert und semantisch angereichert.

Technologisch orientiertes Ziel von DYONIPOS ist die Entwicklung flexibler semantischer Technologien, welche in der Lage sind, die Vielzahl an technologischen Herausforderungen zu meistern, die in der Abwicklung von ad hoc Prozessen und ihrer Integration mit Standardprozessen auftreten. Dem Prozessanwender erleichtert DYONIPOS seine Aufgaben durch intelligente Vorschläge von Nachfolgeprozessen, durch intelligente Informationsbereitstellung und Informationsextraktion basierend auf dem aktuellen Kontext. Insgesamt entwickelt DYONIPOS neue Technologien, welche dynamische und flexible Wissensprozesse optimieren und dennoch Standardisierung und Kontrolle erlauben.



### Infobox

01.03.2006 – 29.02.2008

#### Koordinator:

Know-Center GmbH Graz  
[www.know-center.at](http://www.know-center.at)  
 Michael Granitzer  
 8010 Graz, Inffeldgasse 21a  
 T: +43 (0) 316 873 9263  
 M: [mgrani@know-center.at](mailto:mgrani@know-center.at)

#### Partner:

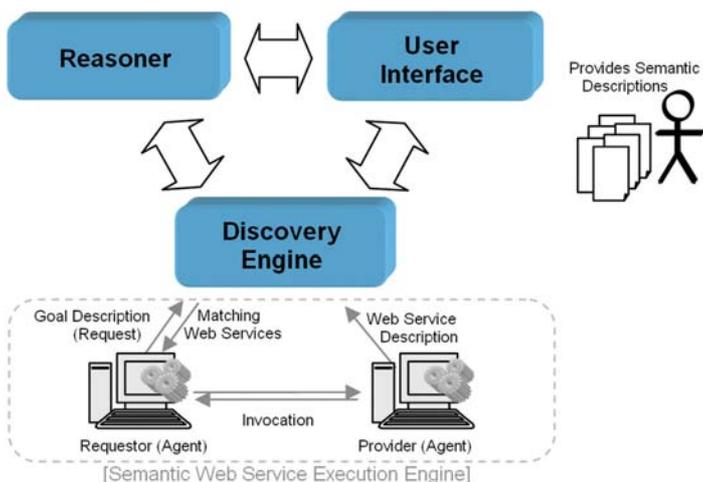
Technische Universität Graz  
 Institut für Informationssysteme und Computer  
 Medien (IICM)  
[www.iicm.edu](http://www.iicm.edu)  
 Keith Andrews  
 Hewlett-Packard Ges.m.b.H. (HP Austria)  
[www.hp.com/at](http://www.hp.com/at)  
 Gerald Ritz  
 m2n – consulting und development gmbh  
[www.m2n.at](http://www.m2n.at)  
 Doris Reisinger



## Reasoning with Web services

Die Integration heterogener Anwendungen ist eine der großen ungelösten Herausforderungen heutiger IT Systeme. Das Problemfeld wird als „Enterprise Application Integration“ (EAI) bezeichnet und stellt eine Herausforderung nicht nur aus wissenschaftlicher, sondern auch aus ökonomischer Sicht dar. In diesem Zusammenhang gelten Web-Dienste Technologien als eine der erfolgversprechendsten Ansätze, um die Interoperabilität zwischen heterogenen Applikationen zu ermöglichen. Heutige Web-Dienste Technologien lösen das Integrationsproblem jedoch nur auf syntaktischer Ebene, wodurch das Potenzial Aufgaben zu automatisieren begrenzt ist. Bei der Integration neuer Dienste müssen Anwendungsentwickler manuell eingreifen, um die entsprechenden Kopplungen und Integrationen von Hand zu programmieren. Als direkte Folge bleibt die Wirkungsfähigkeit der Technologie in Bezug auf die Skalierbarkeit der Anzahl der Dienste und des ökonomischen Nutzwertes begrenzt.

Im RW<sup>2</sup> Projekt werden semantische Technologien auf Web-Dienste angewendet, um eine Reihe von Aufgaben im Zuge ihrer Verwendung zu automatisieren. RW<sup>2</sup> setzt dabei auf die Web Service Modeling Ontology (WSMO), einen der führenden Ansätze im Bereich der semantischen Web-Dienste. Das WSMO Framework erlaubt es z.B. automatisiert Dienste zu finden, die bestimmten Anforderungen entsprechen. Konkret wird im RW<sup>2</sup> Projekt erforscht, wie der Endbenutzer beim Annotieren bestehender Web-Dienste, sowie semantischer Anfragen (WSMO Goals) unterstützt werden kann. Des Weiteren wird eine neuartige logische Deduktionsmaschine (Reasoner) entwickelt, die es erlaubt, die formalen Beschreibungen zu interpretieren. Als Resultat kann der Automatisierungsgrad beim Auffinden und Integrieren neuer Web-Dienste erhöht werden.



### Infobox

01.01.2005 – 30.06.2007

#### Koordinator:

Universität Innsbruck  
Digital Enterprise Research Institute (DERI)  
www.deri.at  
Stijn Heymans  
Technikerstraße 21a  
6020 Innsbruck  
T: +43 (0) 512 507 6426  
M: stijn.heyman@deri.org

#### Partner:

Electronic WebService GmbH  
www.ews-gmbh.com  
Dieter Fensel



# SemBiz

## Semantic Business Process Management for Flexible Dynamic Value Chains

Das Projekt SemBiz will die Lücke zwischen Geschäftsprozessen und deren technischer Umsetzung im Business-Process-Management (BPM) schließen. Das wird durch semantische Beschreibungen der Geschäftsprozesse und entsprechenden Tool Support umgesetzt. Aktuelle BPM-Technologien konzentrieren sich hauptsächlich auf technische Aspekte, um IT-unterstützte Geschäftsprozesse auszuführen, wobei sie außer Acht lassen, dass BPM-Techniken die Umsetzung von Geschäftsprozessen eigentlich eine Ebene höher, nämlich auf der Ebene der Geschäftsprozesse selbst, realisieren sollten. Das Ergebnis ist ein vermehrter Bedarf an menschlichem Einsatz, um zwischen Businessprozessen und Technik zu „vermitteln“, was die Vorteile dieser Technologien erheblich einschränkt. Es ist unser Ziel, eine umfassende semantische Beschreibung, mit deren Hilfe Geschäftsprozess auf Business-Ebene umgesetzt werden können, und die dazugehörige Unterstützung für die automatische technische Umsetzung zu entwickeln.

### The Critical IT / Process Divide

Business Experts' Perspective: Processes



Als Ansatz dient das Konzept für Semantic Web Services, Web Service Modeling Ontology WSMO, auf dessen Basis wir ein umfangreiches Rahmenwerk für semantische Beschreibungen für Geschäftsprozesse entwickeln werden. Dieses Rahmenwerk wird BPM-Funktionalitäten auf der Geschäftsprozessebene durch rückschluss-basierte Techniken, die mit semantischen Beschreibungen arbeiten, unterstützen. Kernfunktion dieses Werkzeuges ist die Suche nach „business process spaces“, nach Geschäftsprozessen für spezielle Zielsetzungen und das Erstellen von Geschäftsprozessen aus bereits existierenden Prozess-Fragmenten sein. Diese Funktionen werden in eine prototypische Tool Suite integriert, mit deren Hilfe sie in Geschäftsprozessen der Telekommunikationsbranche getestet und evaluiert werden.

Zusammenfassend gesagt, wird das Projekt SemBiz den innovativen Ansatz liefern, um das Business Process Management (BPM) weg von der IT-Ebene und hin zur Geschäftsprozessebene zu führen.

### Infobox

01.09.2006 – 31.08.2008

#### Koordinator:

Universität Innsbruck  
Digital Enterprise Research Institute (DERI)  
[www.deri.at](http://www.deri.at)  
Michal Zaremba  
Technikerstraße 21a  
6020 Innsbruck  
Tel: + 43 (0) 512 507 96846  
M: [michal.zaremba@deri.org](mailto:michal.zaremba@deri.org)

#### Partner:

HANIVAL Internet Services GmbH  
[www.hanival.net](http://www.hanival.net)  
Alexander Wahler

Technische Universität Wien  
Institut für Informationssysteme,  
Abteilung für Verteilte Systeme  
[www.infosys.tuwien.ac.at](http://www.infosys.tuwien.ac.at)  
Schahram Dustdar

eTel Austria AG  
[www.etel.at](http://www.etel.at)  
Mark Evenson



# SEPIAS

## Self Properties in Autonomous Systems

Beim Projekt „Self Properties in Autonomous Systems“ (SEPIAS) steht der Entwicklungsprozess von mobilen Systemen im Mittelpunkt. Ziel des Projektes ist es, Werkzeuge und Techniken zu Verfügung zu stellen, die es einem mobilen System erlauben auf unerwartete Änderungen der Umgebung und interne Fehler in intelligenter Weise zu reagieren.

Auf Grund limitierter Möglichkeiten zum Eingriff durch Menschen oder Interaktion während des Betriebes müssen mobile Systeme Probleme und unerwartete Situationen selbständig lösen können. Als Konsequenz daraus muss ein autonomes System über Wissen über seine Umgebung, seine Aufgabe, seine Fähigkeiten und seinen internen Zustand verfügen. Weiters muss das System in der Lage sein, über diese Informationen logische Schlüsse zu ziehen, um notwendige Adaptionen in seiner Struktur oder seinem Verhalten vorzunehmen.

Für die Fähigkeit von Selbst-Reflexion und Selbst-Reparatur muss dem System das benötigte Wissen zur Verfügung stehen. Dies macht Änderungen im traditionellen Entwicklungsprozess nötig. Ziel des traditionellen Prozesses ist die Entwicklung von Hardware und Software eines Systems für eine spezielle Aufgabe. Auch wenn viele mögliche Fehler im Prozess

berücksichtigt werden, verfügt das System über kein explizites Wissen über sich selbst. Um diese Situation zu ändern, muss in den Entwicklungsprozess eine Wissens-Akquirierungs-Phase integriert werden. Um diese Wissens-Akquirierung automatisieren zu können, müssen die verwendeten Werkzeuge ein Verständnis der Semantik des Zwecks und des Designs des Systems besitzen. Zum Zweck der Wissens-Repräsentation und des Schlußfolgerns werden neue Techniken des modellbasierten Schließens unter Laufzeitbedingungen entwickelt.

Im Zuge des SEPIAS-Projekts werden der heutige Entwicklungsprozess analysiert und Vorschläge für ein Zielsystem mit den gewünschten Fähigkeiten zur Wissenrepräsentation entwickelt. Die gesamten vorgeschlagenen Methoden zusammen mit dem Zielsystem werden in einer machine-to-machine (M2M) Anwendung getestet. Der Technologiedemonstrator ist ein M2M-Terminal, welches an Frachtcontainern angebracht ist und die globale Position verfolgt und zu einem zentralen Service übermittelt. Die vorgeschlagene Lösung von SEPIAS führt zu einer Reduktion der Service- und Wartungskosten, einer Optimierung der Tätigkeiten des Servicepersonals und einer Verminderung der Down-Time bei gleichzeitiger Erhöhung der Robustheit.



### Infobox

01.01.2006 – 31.12.2007

#### Koordinator:

Technische Universität Graz  
Institut für Softwaretechnologie  
[www.ist.tugraz.at](http://www.ist.tugraz.at)  
Franz Wotawa  
Inffeldgasse 16b/2  
8010 Graz  
T: +43 (0) 316 873 5724  
M: [wotawa@ist.tugraz.at](mailto:wotawa@ist.tugraz.at)

#### Partner:

Kapsch CarrierCom AG  
[www.kapsch.net](http://www.kapsch.net)  
Roland Ochenbauer



# UAd

## Understanding Advertising

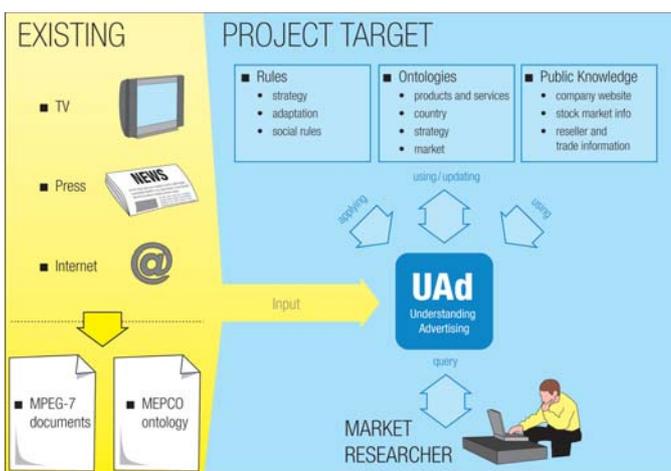
Alleine in der Europäischen Union werden jährlich 70 Milliarden Euro für Werbung ausgegeben. Die Analyse des Werbemarktes wird von sogenannten Medienbeobachtungsfirmen durchgeführt, wobei dies vornehmlich manuell geschieht. Kürzlich durchgeführte Forschungsprojekte haben zwar dazu beigetragen, Teile der Arbeitsabläufe von Medienbeobachtungsfirmen zu automatisieren, beschränken sich jedoch zumeist auf low-level Merkmale wie etwa Farbähnlichkeit. Semantisches Wissen, z.B. generiert aus domänenspezifischen Ontologien, wurde bisher noch nicht eingesetzt. Systeme für eine hoch automatisierte Trendanalyse, Identifizierung von neuen Geschäftsfeldern sowie Produkt/Firmenanalysen sind derzeit nicht kommerziell erhältlich.

UAd leistet Forschungsarbeit für ein semantisches Medien Analyse Framework (SEMAF), welches als Eingabe low-level Merkmale und Wissen aus öffentlich verfügbaren Quellen (z.B. Homepage der Firma, Aktienmarkt Infos, etc.) erhält. SEMAF wird als ein generisches Rahmenwerk mit offenen Schnittstellen entworfen und soll dann mittels Instanzierung für kundenspezifische Domänen konkrete Anfragen beantworten können, wie etwa eine Trendanalyse von Werbeausgaben im Auto-

mobilmarkt. Innerhalb des Projektes UAd werden domänenspezifische Ontologien und Regeln entwickelt werden. Diese sollen zusammen mit dem öffentlich verfügbaren Wissen Informationen aus heterogenen Quellen harmonisieren und spezifische Benutzeranfragen beantworten.

Die größte Herausforderung und zugleich die Hauptinnovation des Projektes liegt darin, Kontextinformation wie z.B. Ontologien, Regeln, öffentliches Wissen und low-level Merkmale heranzuziehen nebst einer dynamischen Aktualisierung des Wissensmodells, welches durch die UAd Ontologien und Regeln repräsentiert wird. Das Miteinbeziehen von Benutzer-Feedback stellt eine weitere große Herausforderung dar.

Ziel ist es, das generisch konzipierte SEMAF so zu spezifizieren, dass es mit vertretbarem Aufwand auch für die Analyse von politischen Kampagnen, Marktforschung und soziale Studien eingesetzt werden kann. Somit ist ein wesentliches Projektziel SEMAF so offen als möglich zu halten, sodass neue Instanzen mit so wenig Aufwand wie möglich erzeugt werden können.



### Infobox

01.01.2007 – 31.12.2008

#### Koordinator:

Joanneum Research  
Forschungsgesellschaft mbH  
www.joanneum.at/iis  
Herwig Rehatschek  
Steyrergasse 17  
8010 Graz  
T: +43 (0) 316 876 11 94  
M: herwig.rehatschek@joanneum.at

#### Partner:

HS-ART Digital Service GmbH  
www.hs-art.com  
Walter Plaschzug

# FIT-IT

## Systems on Chip

Die Leistungsfähigkeit elektronischer Systeme wird in den nächsten zehn Jahren weiter zunehmen, und es wird künftig möglich sein elektronische Bausteine mit mehr als einer Milliarde Transistoren herzustellen. Mit solch leistungsfähigen Bausteinen und mit hoch integrierten Teilsystemen werden nicht nur etablierte Lösungen erheblich verbessert, sondern es ist darüber hinaus möglich, völlig neue Anwendungsfelder der Mikroelektronik zu erschließen. Der Entwurf derartiger Schaltungen und die Implementierung auf einem einzigen Substrat stellt die Entwicklung jedoch vor immer größere Herausforderungen.

Komplexe elektronische Systeme vereinigen viele verschiedene Komponenten – Signalprozessoren, Mikrokontroller, Speichersysteme, analoge Funktionsblöcke, Sensorik, Ein-/Ausgabesysteme, usw. Diese Systeme werden „Systems on Chip“ (SoC) genannt, wenn alle Subsysteme in einem Baustein integriert sind. Ebenfalls Teil der Programmlinie FIT-IT Systems on Chip sind „Systems in a Package“ (SiP), d.h. wenn die Subsysteme auf Einzelsubstraten realisiert und nicht monolithisch, sondern innerhalb eines Gehäuses integriert sind.

Als besonders wichtige Forschungsschwerpunkte von FIT-IT Systems on Chip – auch im Teilbereich „Systems in a Package“ – werden die folgenden erachtet:

- > **Sub-Mikron Technologie**
- > **Gemischte analoge und digitale Systeme**
- > **Beherrschung der Komplexität im Entwurf und Entwurfsmethodik**
- > **Qualitätssicherung vom Entwurf zum System**

In der Projektdarstellung werden die Projekte entsprechend ihrer Zugehörigkeit zur ersten oder zweiten Ausschreibung angeführt.

# COFCOM

## CoDesign Flow for Communication ICs Packaging Solutions

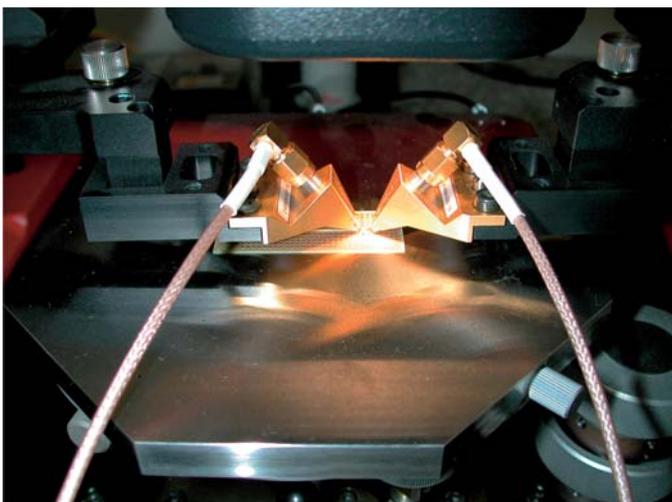
Das COFCOM-Forschungsteam entwickelt ein neues System-in-Package CoDesign Flow Framework für die Integration von modularen und flexiblen Kommunikationssystemen. Das „Schlüsselement“ dieses Frameworks – ein Werkzeug welches es erlaubt die gegenseitige Interaktion von verschiedenen IC-Blöcken, passiven Komponenten (elektr. Verbindungen) und anderen Komponenten (Gehäuse usw.) auf der Systemebene zu analysieren, zu modellieren und zu simulieren – ist zurzeit am Markt nicht verfügbar. Das Ziel des Projektes ist es, unter Einsatz einer umfassenden Menge von Methoden auf verschiedenen Abstraktionsebenen die Integration und die Verifikation eines „Zoo“ von Komponenten zu optimieren.

Die Kooperation zwischen Infineon und der Fachhochschule Technikum Kärnten erweist sich als sehr vorteilhaft, da das akademische Wissen der Professoren und der Studenten um die praktischen Aspekte der realen Anwendung erweitert wird. Der internationale Erfolg von Infineon mit Digital Subscriber Line Access Multiplexer (DSLAM) – Produkten hilft der Fachhochschule ihren Studenten eine Ausbildung auf weltweit führendem Niveau anzubieten und macht diese somit auch attraktiv für andere Industriepartner.

Die Herstellungskosten eines Systems sind direkt abhängig von der Anzahl der Layer im Package. Das primäre Ziel ist somit die Anzahl der Layer zu reduzieren. Das ist nur durch genaue Simulation des Gesamtsystems möglich.

Der System-in-Package Entwicklungsprozess ist ein interaktiver Prozess. Der COFCOM erlaubt es, die Anzahl der Iterationsschritte signifikant zu reduzieren. Ein verifiziertes, robustes System-in-Package CoDesign Flow-Framework ermöglicht es, kosten- und zeitintensive Re-Designs zu vermeiden.

Im Zuge des COFCOM Projektes wurden Methoden entwickelt, um Simulationsergebnisse von Feldsimulatoren experimentell zu verifizieren. Fundamentale Effekte wurden untersucht um die Resultate von Programmen zur Simulation von Elektromagnetischen Feldern auf Robustheit und Genauigkeit zu untersuchen. Eine wichtige Hilfe dabei war der Feldsimulator „EleFAnT“ der an der Technischen Universität Graz entwickelt wurde. Dieser Feldsimulator, der eigentlich für Forschungszwecke entwickelt wurde, liefert so gute Übereinstimmung mit den Messdaten, dass er als Referenz zum Vergleich von anderen, kommerziell erhältlichen Simulatoren eingesetzt werden kann.



### Infobox

01.06.2005 – 30.06.2007

#### Koordinator:

Infineon Technologies Austria AG

[www.infineon.com](http://www.infineon.com)

Peter Caldera

Siemensstrasse 2

9500 Villach

T: +43 (0) 5 1777 - 6346

M: [peter.caldera@infineon.com](mailto:peter.caldera@infineon.com)

#### Partner:

Fachhochschule Technikum Kärnten

[www.fh-kaernten.at](http://www.fh-kaernten.at)

Thomas Klinger



# PAWiS

## Systems Architecture for Power Aware Wireless Sensor Network Nodes

Drahtlose Sensornetzwerke bestehen aus einer Vielzahl von kleinen, kostengünstigen Sensorknoten, die auf Funkbasis vernetzt miteinander kommunizieren. Der effiziente Entwurf dieser Sensorknoten muss die unterschiedlichsten Funktionalitäten in einer Gesamtheit vereinigen; dazu gehören eine energiesparende Funktechnologie, Mikro-Antennen, MEMS-Sensoren (Micro-Electro-Mechanical-Systems), Signalumwandlung und Signalverarbeitung, energieeffiziente Kommunikationsprotokolle, Energiewandlung und -management.

Ein Hauptziel des über FIT-IT geförderten Projektes PAWiS ist es, sowohl eine effiziente System-Architektur, als auch die zugehörige Entwicklungsmethodik für Drahtlose Sensorknoten zur Verfügung zu stellen, die es gestattet, Energieineffizienzen zu erfassen.

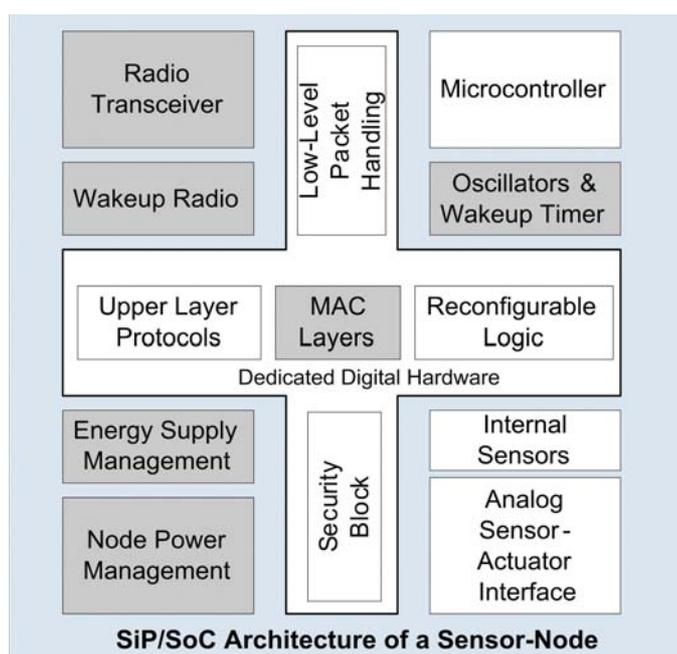
Zum Nachweis eines erfolgreichen Konzepts wird ein Prototyp aufgebaut, der als Basis für eine zukünftige Integration in ein System-on-Chip (SoC) bzw. System-in-Package (SiP) dienen wird.

Trotz der großen Vorteile, die drahtlose Sensornetzwerke grundsätzlich bieten, hat bisher wegen der zu geringen Energieautonomie noch keine Marktdurchdringung im großen Stil stattgefunden. Um eine Energieautonomie zu erreichen müs-

sen state-of-the-art Lösungen signifikant verbessert werden, was Optimierungen auf System- und Architekturebene bis hin zur Implementierung voraussetzt. Es sind deshalb neue Ansätze notwendig gewesen, die es erlauben, alle zur Energiereduktion relevanten Einflussparameter zu erfassen und zu optimieren.

Ebenfalls verfolgen wir in diesem Projekt die Entwicklung eines sehr energiesparenden Empfängers (Wakeup Receiver) und einer Energieumwandlungseinheit die aus einem MEMS-Sensor durch mechanische Schwingungen die nötige Energie für einen zukünftigen energieautarken drahtlosen Reifendrucksensor bereit stellt (TPMS, Tyre Pressure Monitoring System). Diese Applikationen wie der gesamte Automobilsektor stellt ein zukunftssträchtiges Einsatzgebiet für drahtlose Sensornetzwerke dar und ist für Infineon von besonderem Interesse.

Bisher ist eine Simulationsumgebung entwickelt worden um drahtlose Sensoren und ganze Sensornetzwerke effizient zu simulieren und den Systementwurf im Hinblick auf die Energieeffizienz zu unterstützen. Erste Zwischenergebnisse gibt es auch beim „Wakeup Receiver“, dessen Energieaufnahme gegenüber herkömmlichen Empfängerdesigns drastisch reduziert werden konnte.



### Infobox

01.09.2005 – 30.09.2008  
[www.ict.tuwien.ac.at/pawis](http://www.ict.tuwien.ac.at/pawis)

#### Koordinator:

Technische Universität Wien  
 Institut für Computertechnik  
[www.ict.tuwien.ac.at](http://www.ict.tuwien.ac.at)  
 Stefan Mahlknecht  
 Gusshausstrasse 27-29  
 1040 Wien

T: +43 (0) 158801 - 38447  
 M: [mahlknecht@ict.tuwien.ac.at](mailto:mahlknecht@ict.tuwien.ac.at)

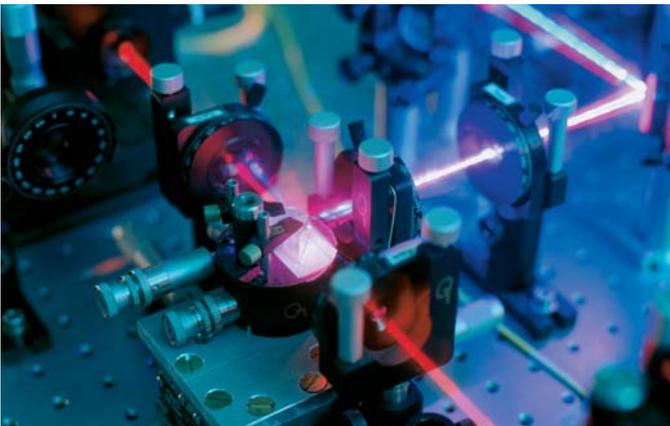
#### Partner:

Infineon Technologies Austria AG  
[www.infineon.com](http://www.infineon.com)  
 Thomas Herndl



# QCC

## Quantum Cryptography on the Chip



Kleiner, leichter, schneller – das ist das Motto dieses Projekts, das dort ansetzt, wo die Forschung endet: bei der Überführung von aktuellen Ergebnissen aus der Quantenkryptographie hin zu kommerziellen Produkten. Anwendungsgebiet des Chips ist der sichere Datenaustausch im Geschwindigkeitsbereich Gigabit pro Sekunde.

Während die Quantenphysik aus codierten Lichtteilchen absolut zufällige Bitfolgen generiert, ist der Sicherheits-Chip für den ganzen Rest der Datenverarbeitung und Kommunikation zuständig. Das beinhaltet: Schlüsselerzeugung aus den Quanten-Bitfolgen, Verschlüsselung, Datenverarbeitung, Nachrichtenübertragung und Elektronik.

Seit Anfang Oktober 2006 steht ein kompletter Software-Prototyp zur Verfügung, der jeden Schritt, vom Bit zur verschlüsselten Nachricht bis zur Nachrichtenübertragung über ein virtuelles Netz, transparent zeigt. Für zukünftige Kunden ist das ein Vorteil, denn der Simulator bietet eine Entscheidungshilfe für den Einsatz von verschlüsselter Kommunikation mittels Quantenkryptographie.

Einsatzmöglichkeit für den Chip bietet etwa eine Quanten-VPN-Verbindung für die Kommunikation zwischen mehreren Firmenstandorten über das Internet. Dabei steht VPN für „virtual private network“ und beschreibt abgesicherte Verbindungen über das Internet. Im FIT-IT-Vorgängerprojekt „PRODEQUAC“ (Prototype Development for Quantum Cryptography; Programmlinie „Embedded Systems“, Anm. d. Red.) wurde die technische Machbarkeit demonstriert. Auf diesen Ergebnissen aufbauend, erfolgt die Entwicklung des Chips mit erweiterter Funktionalität: sämtliche Schritte zur Schlüsselerzeugung aus den Quanten-Bitfolgen sowie zur Verschlüsselung von Daten im Gigabit-Bereich sind integriert.

Aus den durch Quantenphysik erzeugten zufälligen Bitfolgen werden im Chip die eigentlichen Schlüssel zur Nachrichtenverschlüsselung generiert. Aufgrund der eigens entwickelten Sicherheitsarchitektur des Chips („Hardware-Firewall“) sind jene Bereiche, die für die Erzeugung der Schlüssel zuständig sind, physisch getrennt implementiert von den Netzwerk- und Verschlüsselungsmodulen. Das garantiert höchste Sicherheit gegen Hacker.

Für die Verschlüsselung der Nachrichten wird der Algorithmus AES (Advanced Encryption Standard) verwendet. Dabei werden Datenströme mit Durchsatzraten von bis zu 1 Gigabit pro Sekunde von eigenen Modulen am Chip verschlüsselt. Diese Module sind direkt in die Hardware des Chips integriert und garantieren dadurch, dass auch bei zeitkritischer Kommunikation keine Qualitätseinbußen auftreten.

### Infobox

01.09.2005 – 29.02.2008

[www.quantenkryptographie.at/qcc.html](http://www.quantenkryptographie.at/qcc.html)

#### Koordinator:

Austrian Research Centers GmbH – ARC

[www.arcs.ac.at](http://www.arcs.ac.at)

Christian Monyk

Tech Gate Vienna

1220 Wien, Donau-City Str. 1/5. OG

T: +43 (0) 664 815 78 37

M: [christian.monyk@arcs.ac.at](mailto:christian.monyk@arcs.ac.at)

#### Partner:

Technische Universität Graz

Institut für Angewandte Informationsverarbeitung

[www.iaik.tugraz.at/](http://www.iaik.tugraz.at/)

Johannes Wolkerstorfer

Programm- und Systementwicklung PSE,

SIEMENS AG Österreich

[www.siemens.com](http://www.siemens.com)

Ilse Wimberger



# SAMBA

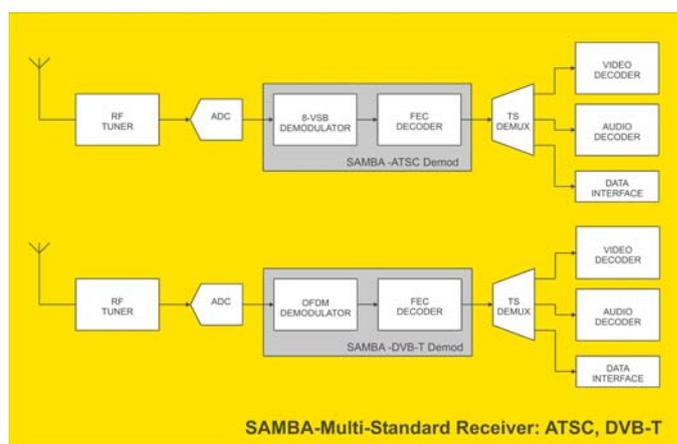
## SoC for Advanced Multimedia Broadband Access

Systems on Chip (SoC)-Designs unterliegen immer kürzeren Time-to-Market-Zyklen und immer höherer technischer Komplexität. Daher wird ein neuer Architekturansatz benötigt, der nicht nur Wiederverwendung und Fehlerfrüherkennung von Designs ermöglicht, sondern auch flächen- und kostenoptimierte Lösungen. Darüber hinaus ist es in der Regel dringend notwendig, Projekte in weniger als sechs Monaten von der ersten Spezifikation bis zur korrekten Ausführung abzuwickeln; und dies unabhängig von der Komplexität und eventuell auftretender Designprobleme. Ansätze wie Multi-DSP-Architekturen oder FPGA-Lösungen bieten zwar die geforderte Flexibilität, sind aber in Bezug auf Stückkosten und Leistung nicht optimal und kommen daher im Massenmarkt der Consumer-Elektronik wenig zum Einsatz.

Das Projekt SAMBA stellt sich der Forderung des Marktes nach einer kostenoptimierten programmierbaren Multistandard-Lösung. SAMBA soll die verschiedenen technischen Anforderungen kombinieren, um die Skalierbarkeit der Rechenleistung, Programmierbarkeit und eine optimale Gewichtung von hardware- und software-basierenden Designs zu ermöglichen. Der Kern von SAMBA baut auf einer von ON DEMAND Microelectronics entwickelten hochgradig parallelen und skalierbaren VLIW (very long instruction word) Prozessorarchitektur auf, die

mit Hardware für spezielle Rechenoperationen optimiert werden soll. Dabei gilt es auch sicherzustellen, dass sowohl intern entwickelte Hardware-Module als auch IPs anderer Hersteller nahtlos in die Plattform und auch in die Simulationsumgebung integriert werden können.

Die Tauglichkeit des Ansatzes wird anhand eines Multimode-Empfängers für die konträr arbeitenden Standards DVB-T und ATSC gezeigt. Auf SAMBA sollen sowohl fest verdrahtete Single-Standard-Lösungen als auch flexible, vollständig mittels Software programmierbare multi-Standard-Lösungen für low-cost als auch high-end SoC konzeptioniert und entwickelt werden können.



### Infobox

01.08.2005 – 31.07.2007

#### Koordinator:

ON DEMAND Microelectronics AG  
www.odm.at  
Gerald Krottendorfer  
Wagramer Straße 17-19, IZD Tower,  
1220 Wien  
T: +43 (0) 1 269 79 85 161  
M: gerald.krottendorfer@odm.at

#### Partner:

Fachhochschule Technikum Kärnten  
www.cti.ac.at  
Erwin Ofner

Technische Universität Wien  
Institut für Technische Informatik  
www.ecs.tuwien.ac.at  
Herbert Grünbacher

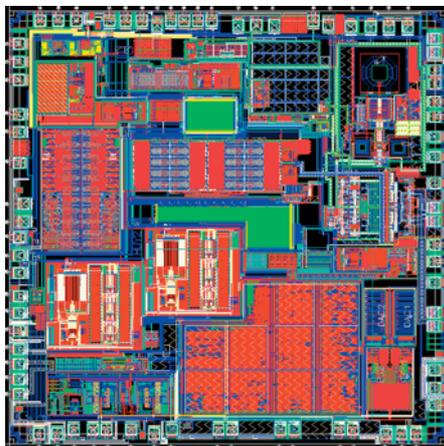


# SoftRoC

## Software Radio on Chip

Steigende Nachfrage nach immer besseren multifunktionellen mobilen Geräten schafft laufendes Wachstum am Markt für Mobiltelefone. Hochintegrierte elektronische Schaltkreise in entsprechend hohen Stückzahlen sind erforderlich, um den Anforderungen gerecht werden zu können. In den Forschungs- und Entwicklungsanstrengungen der IC-Hersteller gilt das Hauptaugenmerk vor allem dem Design von reinen CMOS Lösungen auf Basis von Systems-on-Chip (SoC)-Technologien. Das Ziel von SoftRoC ist die Entwicklung von Schlüsselbestandteilen für die nächste Generation von Mobiltelefonen. Die zentrale Anstrengung ist die Hoch-Integration der Teile in Standard-CMOS-Technologie. Komponenten für Übertragungsgeräte werden entwickelt, die in der Lage sind mit einer Vielzahl von RF-fähigen System zu kommunizieren. Ein einziger Baustein wird zukünftig die Kommunikation über unterschiedlichste Frequenzbereiche mit variablen Datenraten, variierenden Bandbreiten und Modulationen ermöglichen.

SoftRoC konzentriert sich technologisch auf das frei konfigurierbare Funk-Front-End, welches digital durch den Basisbandprozessor kontrolliert sein wird. Schlüsselbausteine wie All-Digital Phase-Locked-Loops, neuartige Sampling Receiver Architekturen, Filter, ADC's und rauscharme Verstärker werden mittels Very Deep Sub Micron (VDSM) CMOS im 65 nm-Bereich verwirklicht. Schrittweise wird dabei durch Designiterationen ein Demonstrationsmodell entwickelt werden. Die SoftRoC-Integration wird eine Vielzahl unterschiedlicher Kommunikationsstandards abbilden und damit bedienen können.



Die Realisierung einer flexiblen RF-Architektur über eine einfache Vervielfältigung der RF-Module, für jeden einzelnen drahtlosen Mobilfunk-Standard, ist nicht zielführend. Der Platzbedarf am IC wäre zu hoch. Um dieses Problem zu lösen hat SoftRoC eine rekonfigurierbare Empfängerarchitektur definiert, die auf einem, mittels Software definierten, Konzept basiert, das ein Maximum der Signalverarbeitung digitalisiert. Ferner werden innerhalb von SoftRoC neue Wege beschritten, um das analoge RF-Signal in sein digitales Basisbandäquivalent umzuwandeln. Es werden verschiedenste low-noise/low-power Bausteine entwickelt, die mit der niedrigen Versorgungsspannung des VDSM CMOS betrieben werden können. Die Spezifikationen dieser Bausteine wurden bereits erfolgreich definiert und erste Testchips liegen vor. In der folgenden Phase wird der Schwerpunkt auf minimalen Platzbedarf, niedrigste Versorgungsspannungen und geringstem Übersprechen liegen.

### Infobox

01.07.2005 – 30.06.2007

#### Koordinator:

*Infineon Technologies Austria AG Villach*

*www.infineon.com*

*Andreas Bertl*

*Siemensstraße 2*

*9500 Villach*

*T: +43 (0) 5 1777 – 6754*

*M: andreas.bertl@infineon.com*

#### Partner:

*DICE GmbH & Co KG*

*www.dice.at*

*Linus Maurer*

*Technische Universität Wien*

*Institut für Elektrische Mess- und*

*Schaltungstechnik*

*www.emst.tuwien.ac.at*

*Gottfried Magerl*

# BEYOND

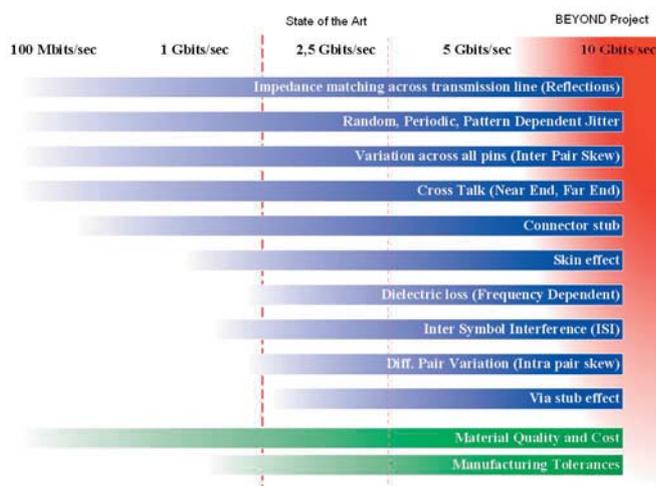
## Beyond Serial CMOS Links

Das Ziel des Projekts BEYOND ist es, eine innovative Technologie- und Design-Plattform für Hochgeschwindigkeits-Datenbussysteme im Kurzstreckenbereich zu entwickeln. Da die verschiedenen bisher verwendeten Technologien (siehe unten) aus sehr ähnlichen Komponenten aufgebaut sind, verfolgt das Projekt als Hauptziel die Entwicklung eines universellen PHY-Prototypen (bezeichnet eine physikalische Schnittstelle), der als Basis für die Hochgeschwindigkeits-Interfaces der Zukunft dienen wird.

Die Fortschritte in Signalverarbeitung und IC-Technologie haben zu einer enormen Erhöhung der Leistungsfähigkeit von Systems on Chip (SoC) geführt. Die Kern-geschwindigkeit der heutigen ICs ist um ein Vielfaches höher als die Geschwindigkeit der Peripherie-Bussysteme. Als eine Folge davon entwickelt sich die Verfügbarkeit von adäquaten Schnittstellen zu einem wichtigen Faktor im Zusammenhang mit dem seriellen Bus der Zukunft. Periphere Schnittstellen benötigen eine sorgfältige Analyse des Kompromisses der Kosten gegenüber der erzielten Leistung. Aktuell erlebt die Elektronikindustrie, insbesondere die PC- und Serverindustrie, einen bedeutenden technologischen Übergang: die traditionellen parallelen Datenbussysteme werden durch serielle Hochgeschwindigkeitsverbindungen, wie SATA, PCI Express, Fibre Channel, HyperTransport oder InfiniBand ersetzt. Hier existiert eine starke Nachfrage nach Innovationen auf dem Gebiet neuer serieller Schnittstellen. Die Vorteile dieser neuen Technologien reichen von höch-

ster Geschwindigkeit, kleinsten Anschlussflächen über geringe Kosten bis hin zu einer Reduktion der Komplexität in SoC und Systems in Package (SiP).

Das Projekt beschäftigt sich sowohl mit diversen Aspekten des Hochfrequenz-Designs, System Co-Designs, Fertigbarkeit inklusive Systemintegrationstests und Zuverlässigkeitsprüfungen als auch mit den Herstellungskosten in den einzelnen Prozessschritten. Die erwarteten Nebeneffekte wie Übersprechen, Interferenzen, Zeitverzögerungen, Signalverlust, Skin effect, Jitter, usw. müssen während der Design- und Testphase berücksichtigt werden. Ein Schwerpunkt ist der Entwurf und die Testphase von Hochleistungsmodulen im Analog- und Mixed-Signal-Bereich. Die Ergebnisse von BEYOND werden den Grundstein für die „embedded-PHY“ Lösungen über 8 Gbit/s der kommenden 6 bis 8 Jahre legen. Die Herausforderung ist die Entwicklung eines Multistandard Serial Interface Macro für Hochgeschwindigkeitsdatenübertragung mit minimalem Leistungsverbrauch und zu niedrigsten Kosten.



### Infobox

01.10.2006 – 30.09.2008

#### Koordinator:

Infineon Technologies Austria AG Villach

[www.infineon.com](http://www.infineon.com)

Johannes Sturm

Siemensstraße 2

9500 Villach

T: +43 (0) 5 1777 - 6311

M: [johannes.sturm@infineon.com](mailto:johannes.sturm@infineon.com)

#### Partner:

Technische Universität Graz

Institut für Elektronik

[www.tugraz.at](http://www.tugraz.at)

Wolfgang Pribyl

Fraunhofer-Institut für Integrierte Schaltungen,

EAS Dresden

[www.eas.iis.fraunhofer.de](http://www.eas.iis.fraunhofer.de)

Günter Elst



# CIFT

## Copper Interconnect Fabrication Technology

Zum ersten Mal in der Halbleitertechnologie wird im Rahmen des „Copper Interconnect Fabrication Technology“ (CIFT)-Projekts die direkte elektrochemische Abscheidung von Kupfer auf Barrierschichten in flüssigem Ammoniak erforscht.

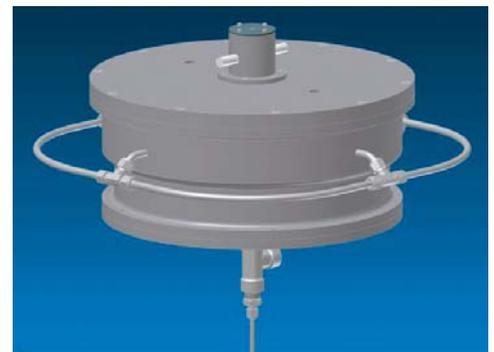
Der wachsende Bedarf an schnelleren und leistungsfähigeren Computerchips initiierte die Entwicklung immer kleinerer Strukturen mit höherer Komplexität, um Transistoren in Schaltkreisen und Systems on Chips (SoC) zu verbinden. Heute umfassen diese Verbindungsstrukturen acht bis elf Metallschichten.

Leiterbahnen aus Kupfer anstelle des herkömmlichen Aluminiums lösten kurz vor Beginn des 21. Jahrhunderts eine Revolution der Computerchip-Technologie aus. Aufgrund seines niedrigen elektrischen Widerstands stellt Kupfer für den Einsatz in den oberen Chipebenen das beste Leitermaterial dar, was zu verbesserten elektrischen Ergebnissen und höherer Leistung des Chips führt.

Für die Einführung der Kupfertechnologie wurden jedoch auch neue Herstellungsverfahren notwendig, insbesondere komplexere Abscheidungsprozesse und spezielle Schichten wie Diffusionsbarrieren und Dielektrika mit geringen Dielektrizitätszahlen. Die neuen Methoden stellen höhere Herausforderungen an Planung, Herstellung und Zuverlässigkeit der Chips.

Das Projekt untersucht die elektrochemische Abscheidung von Kupfer in flüssigem Ammoniak und anderen nicht-wässrigen Lösungsmitteln. Die speziellen physikalischen und chemischen Eigenschaften von flüssigem Ammoniak erlauben die Abscheidung von Kupferschichten äußerst hoher Qualität. Mit diesem Wissen werden durch elektrochemische Abscheidung Halbleiterstrukturen mit Kupfer gefüllt. In weiterer Folge erfolgt das Design einer Abscheidenzelle, die 300 mm-Halbleiterscheiben aufnehmen und prozessieren kann. Durch die Nutzung intelligenter Modelliersoftware wird so der Weg für eine neue Leiterbahntechnologie geebnet. Die Auslegung der Prozesskammer spiegelt das Bedürfnis nach gleichmäßiger Kupferabscheidung, verbesserten Materialeigenschaften und einem Kosten sparenden und umweltfreundlichen Prozess wider.

Diese viel versprechende Technologie erlaubt die Entwicklung eines vollkommen neuartigen Produktionsprozesses für Kupferleiterbahnen der in SoC- und Multichip-Anwendungen Verwendung finden wird.



### **Infobox**

01.01.2007 – 30.06.2009

#### **Koordinator:**

Technische Universität Graz  
Institut für Chemische Technologie  
anorganischer Stoffe  
[www.ictas.tu-graz.ac.at](http://www.ictas.tu-graz.ac.at)  
Bernhard Gollas  
Stremayrgasse 16/III  
8010 Graz  
T: +43 (0) 316 873 8281  
M: [bernhard.gollas@tugraz.at](mailto:bernhard.gollas@tugraz.at)

#### **Partner:**

SEZ AG  
[www.sez.com](http://www.sez.com)  
Gerald Wagner

ECHEM Kompetenzzentrum für  
Angewandte Elektrochemie GmbH  
[www.echem.at](http://www.echem.at)  
Gerhard Nauer



# SIMBA

## Simulation-Based Requirements Testing of Power Aware SOC's

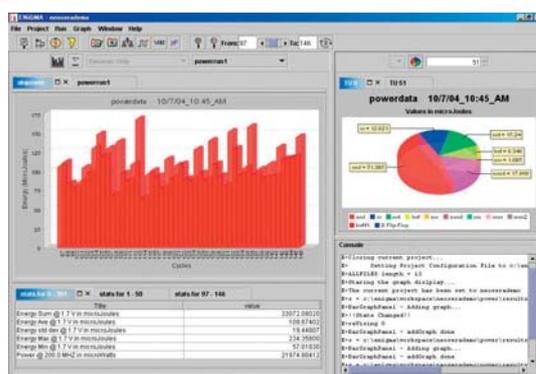
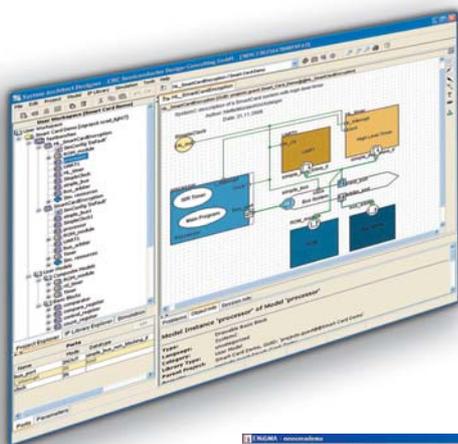
Zielsetzung des Projekts SIMBA ist es, die aktuelle Entwurfsmethodik für Systems-on-Chip in Hinsicht auf eine enge Integration der Systemanforderungen während Konzeption, Entwurf und Verifikation zu erweitern. Der Schwerpunkt liegt dabei auf energiebewussten Systemen. Das Projekt besteht aus zwei großen Teilen.

Die erste Teilaufgabe betrifft die Herstellung einer Verknüpfung zwischen jenen Systemwerkzeugen, die Anforderungen auf Systemebene verarbeiten und jenen für die Systemimplementierung auf Device-Ebene (am Chip).

Die zweite Teilaufgabe ist die Erweiterung eines Gate-Level-basierten Energieschätzungs-Tools (ENIGMA Power Tool) zu einem Rapid-Hierarchical-Energy- Investigation-Modeling-System, das auf verschiedenen Abstraktionsebenen operieren kann. Dieses Tool verwendet Case-Based Reasoning und wird mit dem System Architect Designer (SyAD) mit verschiedenen Gate- und System-Ebenen-Simulatoren verknüpft.

Die neue Entwurfsmethodik wird es ermöglichen, verschiedene Typen von Anforderungen zu berücksichtigen, die von der Zielanwendung ausgehen und auf Systemebene definiert werden (funktionale und nicht-funktionale Anforderungen). Es geht darum, die Systemanforderungen auf Testanforderungen und letztlich auf Testspezifikationen abzubilden und mit diesen zu verknüpfen. Dieser Verknüpfungsprozess ordnet ein oder mehrere Simulations-Setups einer oder mehreren Anforderungen zu. Dabei werden standardisierte und gebräuchliche Beschreibungssprachen wie UML oder SystemC auf verschiedenen Abstraktionsebenen verwendet. Mit dem neuen System wird die Analyse von Energie-Anforderungen in allen Schritten des SoC-Design-Flows möglich.

Zielarchitekturen für die Evaluierung der SIMBA-Methode sind batteriebetriebene (unterstützt durch energy harvesting) Higher-Class-Tags (Tag-zu-Tag Kommunikation, aktive Kommunikation, ad-hoc-Networking-Fähigkeiten), Sensornetzwerke und Smart Cards.



### Infobox

01.10.2006 – 31.03.2009

[www.iti.tu-graz.ac.at/de/research/simba/](http://www.iti.tu-graz.ac.at/de/research/simba/)

#### Koordinator:

Technische Universität Graz  
Institut für Technische Informatik

[www.iti.tugraz.at](http://www.iti.tugraz.at)

Christian Steger

8010 Graz, Inffeldgasse 16/1

T: +43 (0) 316 873 6407

M: [steger@iti.tugraz.at](mailto:steger@iti.tugraz.at)

#### Partner:

CISC Semiconductor Design+  
Consulting GmbH

[www.cisc.at](http://www.cisc.at)

Markus Pistauer

UCD School of Computer Science  
and Informatics

[www.csi.ucd.ie](http://www.csi.ucd.ie)

Damian Dalton



# socPod

## Systems-on-Chip for Portable Audio

Portable Audio-Geräte werden zunehmend komplexer. Bei diesem muss ein hohes Maß an Funktionalität auf geringem Platz untergebracht werden. Neben Audio- und Videoqualität ist der Leistungsverbrauch für portable Geräte ein wichtiges Kriterium, da es erforderlich ist, diese Geräte unabhängig von der Netzversorgung über einen möglichst langen Zeitraum betreiben zu können.

Um diesen Herausforderungen zu begegnen, ist es notwendig, die Integrationsdichte zu erhöhen und sämtliche Funktionsblöcke in einem Gehäuse zu integrieren. Lösungen wie System-in-Package (SiP) oder System-on-Chip (SoC) erlauben die kombinierte Integration von analogen und digitalen Schaltkreisen.

Die Wahl der Halbleitertechnologie wird bei SoC von den Anforderungen des Digitalteils bestimmt. Basis für eine effiziente Realisierung der digitalen Multimedia-Funktionalität sind

Halbleitertechnologien mit einer kleinen Strukturgröße. Durch diese modernen Technologien kann der Leistungsverbrauch der digitalen Blöcke reduziert werden, wobei allerdings auch der Entwurf der analogen Funktionseinheiten zunehmend komplizierter wird. Es sind daher Analog-Digital Umsetzer (ADU) und Digital-Analog Umsetzer (DAU) erforderlich, die auf für digitale Schaltkreise optimierten Technologien noch robust und effizient realisiert werden können.

Delta-Sigma-Umsetzer ermöglichen aufgrund ihrer Kombination von analoger und digitaler Signalverarbeitung die Vorteile einer effizienten digitalen Signalverarbeitung zu nutzen und zugleich die Anforderungen an die analogen Schaltungsblöcke zu reduzieren. Eine Optimierung dieser Konverter auf System- und Schaltungsebene sowie die Untersuchung neuer Topologien sollen dazu beitragen, eine neue Generation leistungsoptimierter Umsetzer zu entwickeln.



### Infobox

01.08.2006 – 30.9.2009

#### Koordinator:

Technische Universität Graz

Institut für Elektronik

[www.ife.tugraz.at](http://www.ife.tugraz.at)

Wolfgang Pribyl

Inffeldgasse 12,

8010 Graz

T: +43 (0) 316 873 7521

M: [sek.ife@tugraz.at](mailto:sek.ife@tugraz.at)

#### Partner:

Fachhochschule Technikum Kärnten

Gemeinnützige Privatstiftung (CUAS)

[www.fh-kaernten.at](http://www.fh-kaernten.at)

Erwin Ofner

[austriamicrosystems AG](http://austriamicrosystems.com)

[www.austriamicrosystems.com](http://www.austriamicrosystems.com)

Mario Manninger



# Vendor

## Video Engine Design Methodology Rules

Aufgrund immer höherer Integrationsdichten moderner Sub-micron-Technologien der Chipindustrie werden die darin gefertigten integrierten Schaltkreise immer komplexer. Damit rechnet es sich komplette Multimediasysteme zu integrieren, die aus Video-Dekodern und -Enkodern, Image Prozessoren, 2D/3D Grafikbeschleunigern etc. bestehen. Allen diesen Modulen ist gemein, dass hohe Rechenleistung gepaart mit großer Datenbandbreite nötig ist um eine korrekte Verarbeitung zu gewährleisten. Um den Test- und Integrationsaufwand zu minimieren, werden im Allgemeinen die genannten Module (Dekoder, Encoder, Image Prozessor etc.) getrennt implementiert ohne dass Synergien zwischen den Modulen genutzt werden. Dies steht in Widerspruch zu dem Bestreben kostenoptimale (minimale Chipfläche) und leistungsoptimale (maximierte Betriebszeiten) Lösungen zu liefern.

Das Ziel des VENDOR-Projektes ist es daher, eine neue Designmethode zu entwickeln, die aufzeigt, wie man gemeinsame Ressourcen der Module lokalisiert und nutzen kann, um so Chipfläche und Leistungsverbrauch zu optimieren. Dazu werden alle Funktionalitäten einer Videoarchitektur analysiert um so die optimale Partitionierung von Systems on Chip (SoC) Systemen im Nanometerbereich, zu finden. Zuerst wird ein Profiling der Videofunktionalitäten an Hand von Parametern wie geforderte Rechenleistung und Datenbandbreite, funktionale Hierarchie und Art der Algorithmen durchgeführt. Um ein übergreifendes Anforderungsprofil und die Spezifikation der Video Plattform zu erhalten, müssen in einem nächsten Schritt Anforderungen verschiedener Betriebsmodi von unterschiedlichen

Anwendungen (z.B. Aufnahmen und Anzeigen von Videodaten einer Videokamera) mit den Ergebnissen des Profiling verbunden werden. Dies ergibt die Spezifikation einer Video Plattform, auf der alle Funktionalitäten und Betriebsmodi flächen- und leistungsverbrauchsoptimiert laufen können. In der abschließenden Projektphase wird die neue Methode an einem Testchip, der in 90 nm-Technologie gefertigt wird, verifiziert.

VENDOR kommt vor allem Videosystemen mobiler Geräte zugute, für die Leistungsverbrauch und Chipfläche eine entscheidende Rolle spielen. Herstellern mobiler Geräte wird VENDOR bedeutende Vorteile bringen, da auf Basis der software-programmierbaren Plattform rasch auf neuste Trends dieses sprunghaften Marktes reagiert werden kann.

### Infobox

01.08.2006 – 31.07.2009

#### Koordinator:

ON DEMAND Microelectronics AG  
[www.odm.at](http://www.odm.at)

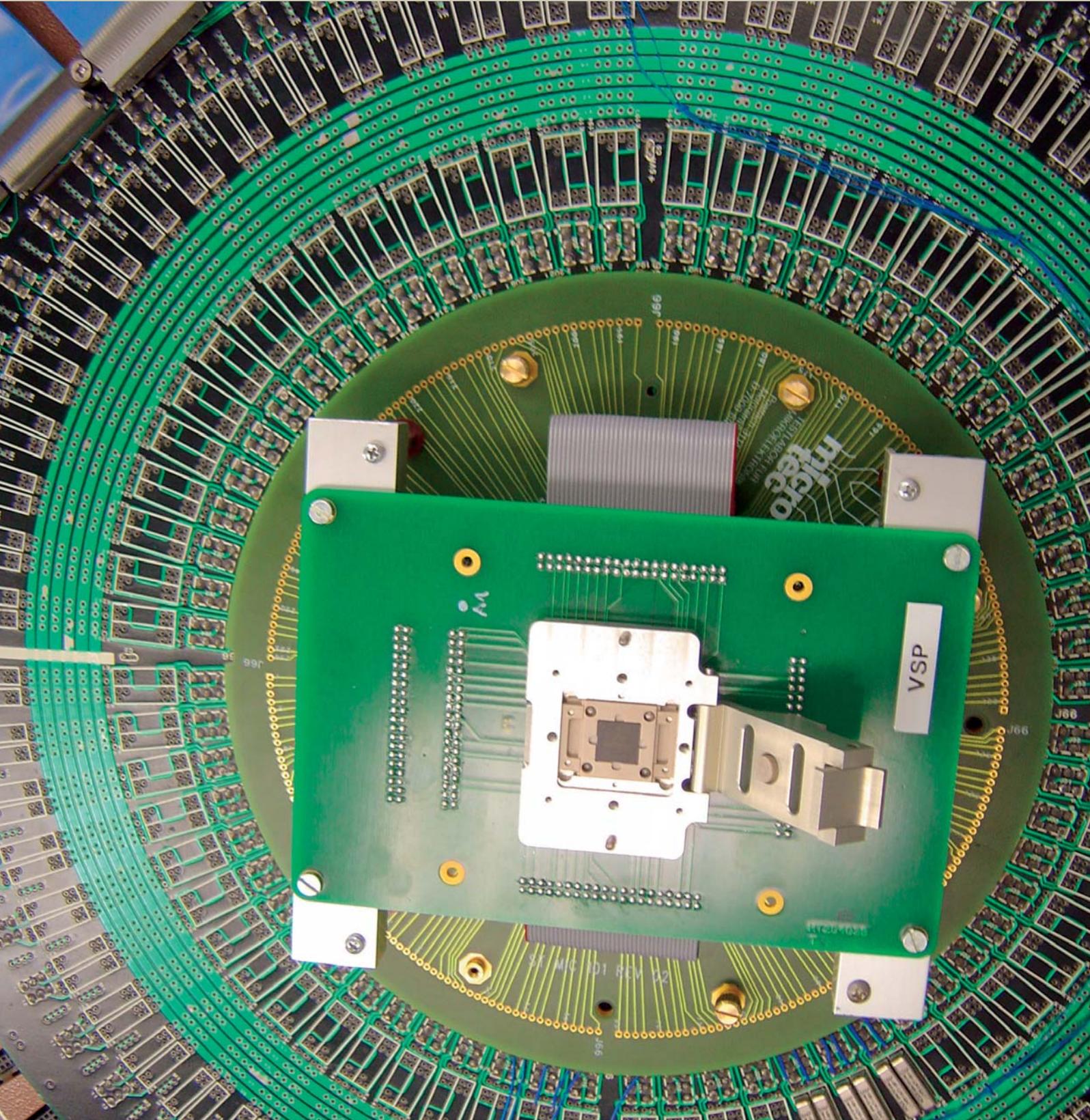
Gerald Krottendorfer  
 1220 Wien, Wagramer Straße 17-19, IZD Tower  
 T: +43 (0) 1 269 79 85 161  
 M: [gerald.krottendorfer@odm.at](mailto:gerald.krottendorfer@odm.at)

#### Partner:

DICE GmbH & CO KG  
[www.dice.at](http://www.dice.at)  
 Markus Schutti, Andreas Wasserbauer  
 Johannes Kepler Universität Linz  
 Institut für Integrierte Schaltungen  
[www.riic.uni-linz.ac.at](http://www.riic.uni-linz.ac.at)  
 Richard Hagelauer

Technische Universität Wien  
 Institut für Softwaretechnik und Interaktive Systeme  
[www.ims.tuwien.ac.at](http://www.ims.tuwien.ac.at)  
 Margit Gelautz





# FIT-IT

## Trust in IT Systems

Die rasche Durchdringung aller Lebensbereiche mit Informationstechnologie erhöht die Notwendigkeit, dass IT-Systeme die Eigenschaft der Vertrauenswürdigkeit aufweisen. In den nächsten zehn Jahren sind hierzu große technologische Herausforderungen zu bewältigen. Diese sind auch mit substantiellen wirtschaftlichen Potenzialen in Österreich verknüpft, etwa in den Bereichen rund um Chip- und SIM-Karten, die geeignete Sicherungsverfahren benötigen, welche mit den knappen verfügbaren Energiequellen auf den Karten das Auslangen finden. Auf diesem Gebiet sind österreichische Industriestandorte bereits heute führend. Weitere österreichische Stärkefelder bestehen in den Bereichen sicheres eGovernment und sichere eingebettete Systeme (dependable embedded systems).

Eine wichtige Dynamik entsteht durch die rasant fortschreitende Vernetzung von IT-Systemen. Es herrscht Bedarf nach neuen Sicherheitstechnologien gegen gezielte Attacks auf vernetzte IT-Systeme ebenso wie vertrauenswürdige Hardware- und Softwarelösungen im sich abzeichnenden „Internet der Dinge“. Weiters gilt es, die technologischen Voraussetzungen für vertrauenswürdige Prozesse und komplexe Systeme in Anwendungsgebieten wie eGovernment, eHealth, Kommunikationsinfrastrukturen, Leit- und Fertigungssystemen zu schaffen. Hier sind sowohl in der Gestaltung grundlegend sicherer IT-Basiskomponenten als auch in der heterogenen Integration im Sinne von end-to-end Trust ungelöste technologische Herausforderungen zu bewältigen.

In konzentrierter Zusammenarbeit zwischen Spitzenwissenschaft und innovativer Wirtschaft fördert FIT-IT neue Technologien im gesamten Bereich Trust in IT Systems. Wichtige Themenfelder sind zum Beispiel:

- > **Netzwerkprotokolle und Betriebssysteme**
  - Security Engineering – Implementierung korrekter Systeme**
- > **Architekturen, Middleware und Entwurfsmethoden für zuverlässige komplexe, lose gekoppelte Systeme**
- > **Kryptologie**
- > **Mikrochip-Design**
- > **Technologien für Privacy und Identity Management sowie Digital Rights Management**

# GRANDESCA

## Generating RANDom values for Encryption in the presence of Side Channel and other Attacks

Viele Anwendungen im Bereich der Informationssicherheit verwenden kryptographische Grundfunktionen (Ver- und Entschlüsselung, Signaturgenerierung und -verifikation, schlüsselbasierte und schlüssellose Hashfunktionen ...) um Transaktionen, Prozesse und Protokolle abzusichern. Zur Stärkung von „Trust in IT-Systemen“ muss das Vertrauen in diese Grundfunktionen, beziehungsweise in deren Implementierung, erhöht werden. Obwohl in vielen Fällen für die Sicherheit von IT-Systemen keine Beweise existieren, werden solche Grundfunktionen doch als sicher erachtet, wenn einerseits die wählbaren Parameter (Schlüssellängen, Blockgrößen ...) entsprechend groß gewählt werden und andererseits die Algorithmen einer sorgfältigen, meist mehrjährigen Evaluierung durch ExpertInnen unterzogen wurden. Dann ist die Sicherheit durch zufälliges („nicht vorhersagbares“) Schlüsselmaterial der entsprechenden Bitlänge gewährleistet.

Im Falle nicht sicherheitsgerechter Implementierungen kryptographischer Grundfunktionen in Hard- oder Software wurden in den letzten Jahren besonders im Umfeld von Chipkartenprodukten sogenannte Seitenkanalattacken entwickelt, die nach Messung datenabhängiger physikalischer Größen (Strom, Ausführungszeit ...) und Anwendung statistischer Methoden (Korrelationsfunktionen) Rückschlüsse auf die geheimen Schlüsselzahlen ermöglichen. Selbst nach Entwicklung zahlreicher

Gegenmaßnahmen (Maskierung und sogenannte „dual-rail pre-charge“-Logikfamilien) seitens Industrie und akademischer Institutionen gibt es keine Entwicklungsumgebung, welche mit Standardwerkzeugen unter Einbeziehung von Gegenmaßnahmen den Entwurf inhärent sicherer Schaltungen ermöglicht.

Hier setzt GRANDESCA an: Ein Ziel des Projektes ist die Entwicklung verbesserter maskierter dual-rail pre-charge Logik (iMDPL) und der Entwurf einer gegen mehrere Seitenkanalattacken immunen Verschlüsselungsschaltung durch den Partner IAİK. Weiters soll bei Infineon ein Prototyp eines robusten Hardware-Zufallszahlengenerators entwickelt werden, da sich nach Absicherung der Implementierungen gegen Seitenkanalattacken der Fokus für Angreifer in Richtung Schlüsselmaterialien verschieben wird.

Die wirtschaftliche Relevanz von GRANDESCA lässt sich unter anderem daran ermesen, welch enormer Kostenvorteil in der Produktentwicklung von sicherer Hardware durch eine Entwicklungsumgebung mit Standardwerkzeugen verglichen mit heutigen Lösungen erzielt werden könnte. Sicherheitsrelevante Schaltungen befinden sich nicht mehr ausschließlich in Chipkarten, sondern auch in staatlichen Dokumenten (Reisepässen, Personalausweise, Führerscheine) und vermehrt als „root of trust“ in Trusted Platform Modules (TPMs) von Laptops und mobilen Endgeräten.



### Infobox

01.02.2007 – 31.01.2009

#### Koordinator:

Infineon Technologies Austria AG

[www.infineon.com/austria](http://www.infineon.com/austria)

Holger Bock

8020 Graz, Babenbergerstr. 10

Tel.: +43 (0) 5 1777 - 5393

Mail: [holger.bock@infineon.com](mailto:holger.bock@infineon.com)

#### Partner:

Technische Universität Graz

Institut für Angewandte Informationsverarbeitung  
und Kommunikationstechnologie (IAİK)

[www.iaik.tugraz.at](http://www.iaik.tugraz.at)

Thomas Popp



# TOPAS

## Trust Oriented Platform For Advanced Security

Mobile eingebettete Systeme, wie zum Beispiel Mobiltelefone, PDAs oder Netzwerk-Router sind zu mächtigen kleinen multifunktionalen Geräten geworden, die mit PCs vergleichbare Fähigkeiten haben. Dadurch sind sie für mehr und mehr Einsatzbereiche verwendbar. Viele dieser Einsatzbereiche haben hohe Sicherheitsanforderungen: eBanking, Aktienhandel oder VPN-Verbindungen sind dafür Beispiele. In der Zukunft werden derartige Geräte als Teil eines „Internets der Dinge“ mit anderen Objekten in der Nähe kommunizieren, Statusinformation abfragen und anbieten, und Objekte in der Umgebung kontrollieren. Diese Geräte werden ihren Besitzern so vertraut sein wie Mobiltelefone und in Anwendungsszenarien mit hohen Sicherheitsanforderungen einsetzbar sein. „Vertraut“ bedeutet dabei, dass die auf dem Gerät eingesetzte Software nachweisbar berechtigt und unverändert ist und sich so verhält wie man

es von ihr erwartet. Das Hauptziel des Projekts TOPAS ist die Entwicklung eines Frameworks von mobilen vertrauten Plattformen, das auf einer Vielzahl von mobilen und eingebetteten Systemen einsetzbar ist und kosteneffizient Trusted-Computing-Technologie verfügbar macht, unabhängig von den Sicherheitseigenschaften des zu Grunde liegenden Systems. Elektronische Eintrittskarten, Zahlungssysteme und die digitale Rechteverwaltung (digital rights management, DRM) sind die Schlüsselanwendungen für den Einsatz von Trusted-Computing-Technologie. Diese drei Anwendungen benötigen hohe Sicherheit, da Sicherheitsmängel sofortige finanzielle Auswirkungen haben. Auch sind die Interessensvertreter hier nicht die Geräte-Hersteller, sondern die Service-Anbieter, die früher oder später von den Herstellern den Einsatz von Trusted-Computing-Technologie fordern werden.



### **Infobox**

01.03.2007 – 28.02.2009

[www.iaik.tugraz.at/research/trusted\\_computing/topas](http://www.iaik.tugraz.at/research/trusted_computing/topas)

### **Koordinator:**

TU Graz

[www.iaik.tugraz.at](http://www.iaik.tugraz.at)

Peter Lipp

8010 Graz, Inffeldgasse 16a

T: +43 (0) 316 873 5513

M: [peter.lipp@iaik.tugraz.at](mailto:peter.lipp@iaik.tugraz.at)

### **Partner:**

Philips Semiconductors Gratkorn

[www.nxp.com](http://www.nxp.com)

Ernst Haselsteiner



# Pathfinder

## Malicious Code Analysis and Detection

Schadsoftware, wie etwa Würmer und Viren, taucht mittlerweile in so vielen Varianten im Internet auf, dass eine rein musterbasierte Suche, bei der das Software-Programm an sich auf bestimmte Merkmale untersucht wird, mittelfristig nicht mehr zielführend ist.

Das Projekt Pathfinder erarbeitet Methoden, um generellere und robustere Beschreibungen von Schadsoftware zu erstellen. Diese Beschreibungen sind nicht von syntaktischen Veränderungen innerhalb der Schadsoftware beeinflusst, und das Ziel ist es, Techniken zur Analyse und Aufzeichnung von Binär-codeverhalten zu entwickeln. Beschreibungen des Verhaltens sind abstrakter und semantisch wertvoller als syntaktische Signaturen und erlauben ganze Klassen von Schadsoftware zu identifizieren.

Schadsoftware stellt nicht nur eine essentielle Bedrohung für die Sicherheit und Privatsphäre von Computerbenutzern dar, sondern verursacht signifikanten finanziellen Schaden: Für das Jahr 2005 wurde dieser mit mit 14 Mrd. US-Dollar beziffert. Derzeit sind Antivirenhersteller auf die aufwändige, manuelle Analyse von Schadsoftware angewiesen. Die Ergebnisse des Pathfinder-Projektes sollen die Grundlage für eine neue, effizientere Klasse von verhaltensbasierten Antivirensystemen bilden.

Im Vorfeld dieses Projektes wurden bereits zahlreiche Forschungsartikel im Bereich „Malware Detection“ an der Techni-

sche Universität Wien publiziert und TTAalyze, ein Tool zur automatischen Analyse von Schadsoftware entwickelt. TTAalyze führt unbekannte Programme in einer gesicherten Umgebung aus und protokolliert deren gesamte Kommunikation. Da TTAalyze nicht in der Lage ist, multiple Ausführungspfade zu analysieren, soll das Projekt Pathfinder Methoden entwickeln, um alle möglichen Ausführungspfade zu berücksichtigen. Partner Secure Business Austria (SBA) bringt seine Forschungskompetenz in der Erkennung von Schadsoftware in das Projekt ein und übernimmt außerdem das Projektmanagement.

Das Secure Systems Lab der Technische Universität Wien kann auf seine exzellente Forschung und Projekterfahrungen in der Programmanalyse und der Erkennung von Schadsoftware zurückgreifen.

Ikarus Software GmbH hat langjährige einschlägige Erfahrung, verfügt über Marktexpertise im Bereich der Verhaltensanalyse von Schadsoftware und stellt seine umfassende Schadsoftware-Datenbank zu Verfügung.

### Infobox

01.03.2007 – 31.08.2009  
[pathfinder.securityresearch.at](http://pathfinder.securityresearch.at)

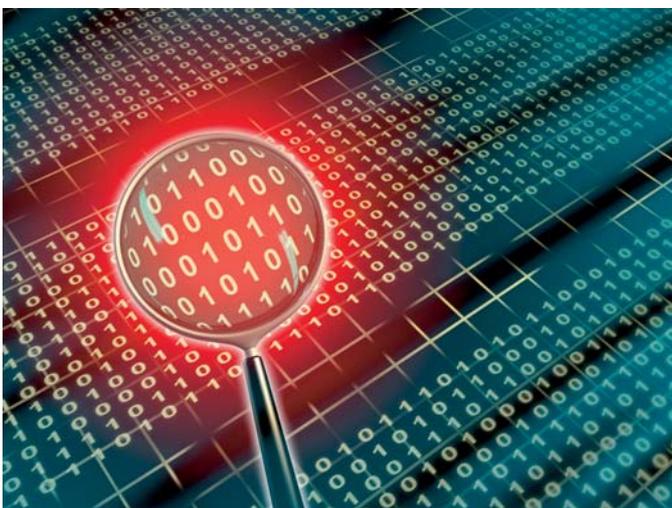
#### Koordinator:

Secure Business Austria  
[www.securityresearch.at](http://www.securityresearch.at)  
Edgar Weippl  
1040 Wien, Favoritenstrasse 16  
T: +43 (0) 1 5031280  
M: [eweippl@securityresearch.at](mailto:eweippl@securityresearch.at)

#### Partner:

Technische Universität Wien  
[www.auto.tuwien.ac.at](http://www.auto.tuwien.ac.at)  
Christopher Kruegel

IKARUS Software GmbH  
[www.ikarus-software.at](http://www.ikarus-software.at)  
Thomas Mandl



# FIT-IT

## Visual Computing

Visual Computing ist eine Kombination mehrerer Bereiche der Informatik – vor allem der Computergraphik und Computer Vision, sowie von Aspekten der Mensch-Maschine-Interaktion, der Mustererkennung, des maschinellen Lernens, von Cognitive Systems (Cognitive Vision) und Digitaler Bibliotheken. Gerade auch durch die Kombination der verschiedenen Forschungsbereiche sollen neuartige visuelle Werkzeuge und Analyseverfahren entstehen.

Wichtige technologische Fragestellungen rücken erst mit der Verfügbarkeit ausreichender Rechenkapazitäten in das Blickfeld der Forschung:

So können in der produzierenden Industrie Designprozesse beschleunigt werden, wenn z.B. aus dem Lehmmodell eines neuen Autos automatisch ein digitales 3D-Modell erzeugt wird.

Die wachsenden Datenmengen in Wissenschaft und Wirtschaft können durch visuelle Aufbereitung für Anwenderinnen und Anwender durchschaubar gemacht werden.

In Multimedia-Datenbanken soll nach bestimmten Bildinhalten gesucht, in der Robotik müssen bewegte Objekte visuell verfolgt werden.

Für Geoinformationssysteme, Computerspiele oder Lernprogramme gibt es Bedarf nach neuen Verfahren zur Erzeugung interaktiver virtueller Welten.

In diesen Themengebieten besteht in Österreich großes Potenzial auf Forschungsseite und eine dynamische Szene spezialisierter Unternehmen. Die FIT-IT Programmlinie verfolgt die spezifische Aufgabe, die bestehenden technologischen Kompetenzen zu vernetzen und zu fokussieren, um noch mehr von den Stärken der österreichischen Forschung in diesem Bereich zu profitieren.

Die bisher geförderten Projekte lassen sich in die folgenden Kategorien einordnen:

- > Modellierung**
- > Visualisierung / Interaktive Visuelle Analyse**
- > Maschinelles Sehen / Computer Vision**
- > Rendering**

# GAMEWORLD

## Procedural Worlds for Games

GAMEWORLD (Procedural Worlds for Games) erforscht neue Methoden für die durch Automatisierung unterstützte computergrafische Generierung von Städten, Dörfern und anderen Umgebungen wie sie in den Computerspielen der nächsten Generation verwendet werden.

Die Erstellung von dreidimensionalen Modellen ist eine der zeitintensivsten und teuersten Aufgaben bei der Entwicklung eines Computerspiels. Die aktuell übliche Methode der manuellen Erstellung wird auf Grund des stets steigenden Detailgrades, der von virtuellen Umgebungen erwartet wird, immer aufwändiger.

Dieses Projekt soll die Erstellung von interaktiven 3D Modellen bei möglichst hoher Benutzerkontrolle vereinfachen und weitestgehend automatisieren.

In Gameworld sollen dabei nicht nur Außenteile von Gebäuden modelliert werden, sondern auch Innenräume sowie Strassennetze und andere urbane Infrastrukturelemente (Beschilderung, Ampeln etc.), sowie darüber hinausgehende Informationen, die die Spiellogik beeinflussen.

Über all dem steht jedoch das Ziel, den Designern ein Tool in die Hand zu geben, das auch die notwendige Kontrolle sowohl über die optische und architektonische Ästhetik als auch des Game Designs erlaubt.

Erreicht werden soll all das über komplexe Regelsysteme, von denen erste Prototypen bereits an der Technische Universität Wien und der Arizona State University entwickelt wurden. Das Projektteam erhofft sich von diesen innovativen Ansätzen in

einigen Jahren unter Produktionsbedingungen einsetzbare Tools, mit denen der Aufwand bei der Erstellung von interaktiven Städten und ähnlichen virtuellen Welten mindestens halbiert werden soll. Mögliche Anwendungen sind dabei aber nicht auf Spiele begrenzt, sondern überall dort möglich, wo virtuelle Umgebungen erzeugt werden.

Das Projektkonsortium vereinigt einen idealen Mix aus wissenschaftlicher und praktischer Erfahrung. Die akademischen Partner Technische Universität Wien und Arizona State University betreiben schon seit einiger Zeit gemeinsame Forschung im Bereich der prozeduralen Modellierung. Sproing ist Österreichs führender Video- und Computerspiele-Entwickler, und bringt sein Wissen und seine langjährige Erfahrung über die genauen Bedürfnisse der Branche in das Projekt ein.

### Infobox

01.03.2007 – 28.02.2010

[www.cg.tuwien.ac.at/research/projects/GAMEWORLD](http://www.cg.tuwien.ac.at/research/projects/GAMEWORLD)

#### Koordinator:

Technische Universität Wien

Institut für Computergraphik und Algorithmen

[www.cg.tuwien.ac.at](http://www.cg.tuwien.ac.at)

Michael Wimmer

Favoritenstr. 9-11/186

1040 Wien

T: +43 (0) 1 58801 - 18687

M: [wimmer@cg.tuwien.ac.at](mailto:wimmer@cg.tuwien.ac.at)

#### Partner:

Sproing Interactive Media GmbH

[www.sproing.at](http://www.sproing.at)

Harald Riegler

Arizona State University

[prism.asu.edu](http://prism.asu.edu)

Peter Wonka

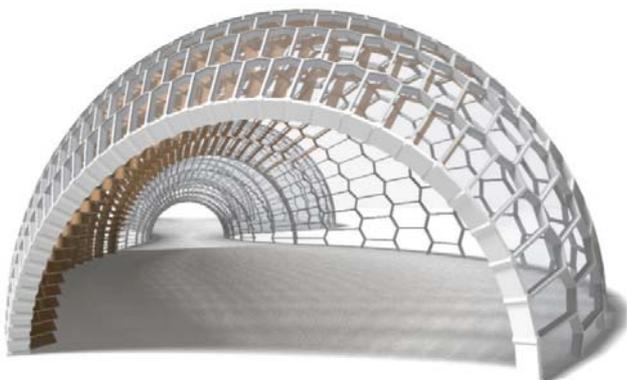


# MLFS

## Multilayer Freeform Structures

In der Vergangenheit waren zahlreichen Bauvorhaben enge Grenzen durch die Unterschiede zwischen den Vorstellungen der Architekten auf der einen Seite und den Vorgaben der Bauingenieure auf der anderen Seite gesetzt. Während die Architektur ästhetische Punkte in den Vordergrund stellt, sind der Konstruktion durch ingenieurtechnische Möglichkeiten und Kostenschranken die Hände gebunden. Das Projekt "Multilayer Freeform Structures" versucht diese Lücke zu schließen und entwickelt geometrische computergestützte Methoden, die Realisierungen von Freiformarchitektur mit mehrschichtigen Netzkonstruktionen und ebenen Facetten vereinfachen bzw. überhaupt erst ermöglichen.

Aktuelle Forschungsergebnisse auf dem Gebiet der diskreten Differentialgeometrie bilden die Grundlage für die Arbeit, die bereits auf erste Resultate verweisen kann. Diese behandeln die Beschreibung von Freiformflächen durch Vierecks- und Sechsecknetze mit ebenen Facetten und Algorithmen zur Berechnung von Trägerstrukturen mit optimalen Knoten. In der Scientific Community haben die bisher erzielten Forschungsergebnisse ein sehr positives Echo hervorgerufen. Eine Publikation stellte bei der führenden Computergraphik-Tagung SIGGRAPH das Cover der Konferenz-Proceedings, und ein erstes entsprechendes Patent wurde bereits eingereicht.



Die wissenschaftliche Basis des Projektes bilden Forscher aus allen drei erwähnten Bereichen: sowohl die Architektur (Institut für Architekturwissenschaften, Technische Universität Wien) als auch die Konstruktion (Waagner Biro Stahlbau AG, Wien) und vor allem die Geometrie (Forschungsgruppe Geometrisches Modellieren und Industrielle Geometrie, Technische Universität Wien und Institut für Geometrie, Technische Universität Graz) arbeiten im Rahmen dieses Projekts an innovativen Lösungen. Die Resultate werden das Fachwissen in Geometrie, Architektur und Konstruktionswesen in Österreich und Europa wesentlich erweitern. Zahlreiche Bauvorhaben werden von den neuen Möglichkeiten der Realisierung von Freiformgeometrien und der vereinfachten Kommunikation zwischen Architekten, Ingenieuren und Bauherren profitieren.

### Infobox

01.04.2007 – 31.03.2010

[dmg.tuwien.ac.at/fg4](http://dmg.tuwien.ac.at/fg4)

#### Koordinator:

Institut für Diskrete Mathematik und Geometrie

[dmg.tuwien.ac.at/fg4](http://dmg.tuwien.ac.at/fg4)

Helmut Pottmann

Wiedner Hauptstraße 8-10/104;

1040 Wien

T: +43 (0) 1 58801 - 11404

M: [pottmann@geometrie.tuwien.ac.at](mailto:pottmann@geometrie.tuwien.ac.at)

#### Partner:

Waagner Biro Stahlbau AG

[www.waagner-biro.at](http://www.waagner-biro.at)

Rene Ziegler

Technische Universität Wien

Institut für Architekturwissenschaften

[www.iemar.tuwien.ac.at](http://www.iemar.tuwien.ac.at)

Sigrid Brell-Cokcan



# APAFA

## Automated Photogrammetric Aerial Feature Analysis

Die systematische Erzeugung von Modellen der realen Welt für das Internet kann nur dann gelingen, wenn die bis dato weitgehend händische Bearbeitung von Daten durch automatische Methoden ersetzt wird. Von besonderem Interesse ist die Extraktion von Gebäuden, Straßen, Vegetation und Wasserflächen und deren Interaktionen. Jahrzehnte an Forschungsarbeiten wurden bereits investiert um diese vier Klassen automatisch aus Luftbildern zu extrahieren. Dieses Projekt soll sich signifikant dem Ziel nähern, vollautomatisch aus Bildern die notwendige Information zu extrahieren.

Einerseits ermöglicht der Fortschritt in der digitalen Luftbildphotographie die Erzeugung von hoch redundanten digitalen Luftbildern. Die Luftbilder weisen eine Überlappung von 60%-80% auf, sodass jeder Punkt der Erde in mindestens 10 Bildern zu sehen ist. Diese hochgradige Redundanz kann von der Algorithmik zur Steigerung der Robustheit verwendet werden. Zweitens, die geometrische Redundanz wird durch radiometrische Redundanz unterstützt (neben den klassischen Kanälen Rot, Grün, und Blau steht auch noch Infrarot zur Verfügung,



dass vor allem die Erkennung von Vegetation erheblich erleichtert). Drittens, im Rahmen dieses Projektes wird die klassische 3D-Objektrekonstruktion (mittels Stereo) um neue Objekterkennungsmethoden erweitert. Dies ermöglicht die Einbringung von Semantik in den Rekonstruktionsprozess (es wird ein Auto erkannt, statt einer leicht erhobenen Punktwolke auf der Straße).

Das Ziel dieses Projektes ist die systematische Erforschung des Zusammenhangs zwischen 3D-Rekonstruktion und Objekterkennung. Aus diesem Zusammenspiel wird eine deutliche Qualitätssteigerung der 3D-Modelle erwartet, aber auch eine deutlich bessere Semantik der Modelle (die wiederum für eine effiziente Suche genutzt werden kann).

Die Erzeugung von 3D-Stadtmodellen (Stichwort Virtual Earth) ist mittlerweile Teil des globalen Internetsuchmarktes der auf ein Marktvolumen bis zu US\$ 50 Mrd. anwachsen kann. Dieses Projekt wird einen signifikanten Einfluss auf die vollautomatische Erzeugung von 3D-Modellen aus Luftbildern haben.

### Infobox

01.04.2007 – 31.03.2010

[www.icg.tugraz.at/research/APAFA](http://www.icg.tugraz.at/research/APAFA)

#### Koordinator:

Technische Universität Graz

Institut für Computer Graphics and Vision

[www.icg.tugraz.at](http://www.icg.tugraz.at)

Franz Leberl

8010 Graz, Inffeldg. 16/II

T: +43 (0) 316 873 - 5011

M: [leberl@icg.tugraz.at](mailto:leberl@icg.tugraz.at)

#### Partner:

Microsoft-Vexcel

[www.vexcel.com](http://www.vexcel.com)

Konrad Karnerür

## 3D-INSIDE

### 3D-Interactive Navigation, Simulation and Illustration of Diverse Edifices

Das Management von großen öffentlichen Transportinfrastrukturgebäuden erfordert aktuelle Informationen über den aktuellen Stand des Gebäudes, seine Nutzung durch Personen und wie bestimmte Änderungen das gesamte Gebäudemanagement beeinflussen würden. Interaktive, dreidimensionale Navigation, Simulation und Visualisierung können hierbei eine starke Hilfestellung geben.



Das Ziel von 3D-INSIDE ist die erstmalige Vereinigung von neuen Techniken des Visual Computings in einem Prototyp zur 3D-Visualisierung, Navigation und Besucherstromanalyse in Innenräumen von öffentlichen Verkehrsmittelinfrastrukturen.

Das Konsortium wird im Rahmen des Projektes (1) Techniken zur raschen und automatischen Generierung von 3D Innenraum Modellen entwickeln; (2) realistische Simulationen von bisher nicht gut erkannten Fußgängerverhalten innerhalb der Infrastruktur ermöglichen, indem videobasierte Besucherstromdaten mit modernen Algorithmen der Video-Personenerkennung und Verfolgung integriert werden; (3) die Ergebnisse der vision-based Modellierung sowie der Fußgängerstromsimulation in einer effizienten 3D-Viewer-Applikation integrieren. Die Kombination dieser verschiedenen Komponententechnologien ist ein wichtiger Aspekt des Projekts. Die bildbasierte 3D-Rekonstruktion einer Innenraumumgebung wird a priori eine Festlegung von Kamerapositionen und Sichtfeldern für die Messung von Fußgängerpfaden erlauben. Kontextbasiertes Wissen wird in die Fußgängerdetektion eingebaut, was zu einer Verringerung der Berechnungskomplexität und zu verlässlicheren Ergebnissen führt.

Bis zum Jahr 2011 werden mehr als zehn große österreichische Bahnhöfe mit einem Investitionsvolumen von über 1 Mrd. EUR entweder umgebaut oder neu gebaut werden. 70 % der Umsätze der Unternehmenspartner (ÖBB) werden in den 28 am meisten frequentierten Bahnhöfen umgesetzt. Ein einfach zu aktualisierendes 3D-Überblicksmodell der Gebäude sowie ein besseres Verständnis für das Verhalten der Besucher wird die Instandhaltung und das Management dieser Bahnhöfe vereinfachen. Gleichzeitig kann das Serviceangebot für mehr als 360.000 Kunden täglich verbessert werden. Die Möglichkeit das Verhalten von 45 % der täglichen Kunden zu verstehen und dieses für Unternehmenspartner und Infrastrukturmanager abzubilden stellt ein wichtiges Marketing-Tool dar. Die Methoden, welche in diesem Projekt erforscht und entwickelt werden, sind auch für andere europäische Infrastrukturbetreiber sowie Flughäfen und Einkaufszentren von großem kommerziellen Interesse.

#### **Infobox**

01.04.2007 – 31.03.2009

#### **Koordinator:**

VRVis Forschungs-GmbH  
www.VRVis.at  
Stefan Maierhofer  
1220 Wien, Donau-City-Straße 1  
T: +43 (0) 1 20501 30100  
M: Office@VRVis.at

#### **Partner:**

ÖBB Immobilienmanagement GmbH  
www.oebb-immobilien.at  
Winfried Stix

Österreichisches Forschungs- und Prüfzentrum Arsenal Ges.m.b.H  
www.arsenal.ac.at  
Norbert Brändle

Joanneum Research Forschungs-GmbH  
www.joanneum.at  
Oliver Sidla

ÖBB Werbecenter GmbH  
www.oebb-werbecenter.at  
Wolfgang Wagner

ÖBB Infrastruktur Bau AG  
www.oebb.at  
Friedrich Brimmer

ÖBB Infrastruktur Betrieb AG  
www.oebb.at  
Rupert Weinfurter



## Visual Analytics Methoden zur visuellen sowie automatischen Analyse von multivariaten, zeitorientierten Daten und Informationen

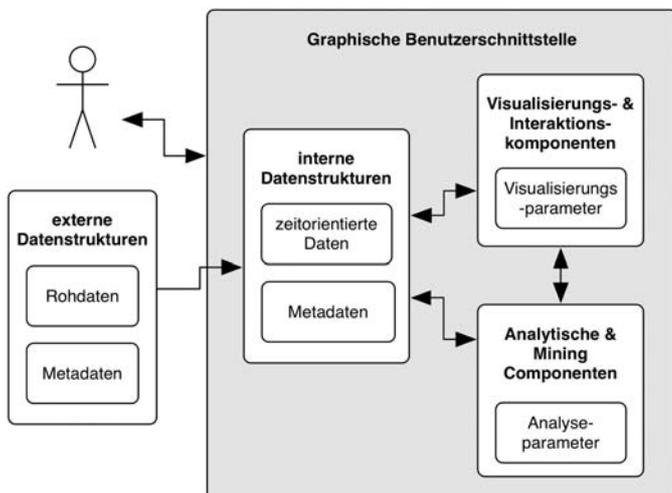
Die uns zur Verfügung stehenden Möglichkeiten zur Generierung und Sammlung von Daten und Informationen haben in den letzten Jahren eine immense Steigerung erfahren, die traditionelle Methoden der Datenanalyse, wie Tabellenkalkulationen, ad-hoc Anfragen oder simple Visualisierungen bei weitem überfordern. Die Untersuchung von Trends, Mustern und Zusammenhängen sind im Besonderen beim Umgang mit großen Datenmengen von Bedeutung. Die visuelle Wahrnehmung des Menschen ist hoch entwickelt und vor allem darauf spezialisiert, visuelle Muster rasch zu erkennen. Deshalb können Visualisierungen sehr erfolgreich bei der Unterstützung solcher Aufgaben eingesetzt werden. Aber angesichts der riesigen Datenmengen, denen wir heutzutage gegenüberstehen, ist die ausschließliche Anwendung visueller Methoden nicht ausreichend.

Zeit ist über viele Anwendungsbereiche hinweg eine wichtige Datendimension. Es existieren allerdings nur wenige Methoden zur Unterstützung der Analyse von zeitorientierten Daten und Informationen. Die Dimension Zeit ist durch einzigartige Charakteristika geprägt, die ihre Komplexität dramatisch erhöhen und spezielle Methoden zur Unterstützung der Analyse und Visualisierung erfordern. Besonders jene Probleme, die durch die Kombination von mehreren, heterogenen Datenquellen in realen Anwendungsszenarien entstehen, übersteigen oft die Möglichkeiten derzeitiger Methoden.

Um diese methodischen Lücken schließen zu können, zielen wir auf die Entwicklung neuer Visual Analytics Methoden zur visuellen sowie automatischen Analyse von multivariaten, zeitorientierten Daten und Informationen ab, um neue und unerwartete Trends, Muster und Beziehungen erkennen zu können.

Die Hauptziele der verzahnt operierenden visuellen und analytischen Methoden sind die Sicherstellung der Benutzbarkeit und gute Steuerbarkeit der integrierten Mining-Techniken durch den Einsatz interaktiver Visualisierungen und visueller Benutzerschnittstellen.

Die Aufgaben der Entwicklung der visuellen und analytischen Methoden werden vom Department für Information- und Knowledge Engineering durchgeführt. Für die Aspekte der Benutzbarkeit und Verständlichkeit der zu entwickelnden Methoden ist das Department für Wissens- und Kommunikationsmanagement zuständig. Die XIMES GmbH bringt ihr Know-How im Bereich Zeit- und Schichtplanung sowie Problemstellungen aus AnwenderInnensicht und Kontakte zu potentiellen BenutzerInnen ein.



### Infobox

01.03.2007 – 28.02.2010  
[www.donau-uni.ac.at/disco](http://www.donau-uni.ac.at/disco)

### Koordinator:

Donau-Universität Krems  
Department für Information und Knowledge Engineering  
[www.donau-uni.ac.at/ike](http://www.donau-uni.ac.at/ike)  
Silvia Miksch  
3500 Krems, Dr.-Karl-Dorrek-Str. 30  
T: +43 (0) 2732 893-2451  
M: [silvia.miksch@donau-uni.ac.at](mailto:silvia.miksch@donau-uni.ac.at)

### Partner:

XIMES GmbH  
[www.ximes.com](http://www.ximes.com)  
Johannes Gärtner

Donau-Universität Krems  
Department für Wissens- und Kommunikationsmanagement  
[www.donau-uni.ac.at/wuk](http://www.donau-uni.ac.at/wuk)  
Hanna Risku

# GenOptikum

## Visual Data Mining for Genetic Data

GENOPTIKUM ist ein System zur hypothesengesteuerten Analyse multidimensionaler Datenräume im Gebiet der personalisierten Medizin. Ein multidimensionaler Datenraum besteht hierbei aus molekularen Daten (genetische Polymorphismen, Genexpressionsdaten, Proteomics) und einer Reihe von klinischen Parametern.

Ein zentrales Forschungsproblem der personalisierten Medizin ist die Frage, wie die Verknüpfungen zwischen genetischen Variationen und Krankheiten, bzw. dem Ansprechen auf bestimmte Medikamente, gefunden werden können. Dazu gilt es, zum Beispiel Gendaten mit klinischen Daten zu verknüpfen und in Folge spezifische Patientengruppen zu identifizieren. Dies ist mit Standardmethoden der Statistik und der Bioinformatik nicht mehr möglich, da insbesondere die klinischen Daten sehr inhomogen gegeben sind und oftmals Strukturen in den Daten durch Rauschen bzw. dominante Muster verdeckt werden.

GENOPTIKUM wird mit Hilfe von Visualisierungstechniken die Struktur in den Datenräumen sichtbar machen und eine interaktive Navigation und Strukturierung sowohl der molekularen, als auch der klinischen Daten erlauben. Sowohl für einzelne Objekte, wie z.B. ein Krankheitsverlauf oder eine Gruppe von Genen, als auch für die Verteilung einzelner Datenwerte wer-

den spezielle visuelle Zeichen (Glyphen) entwickelt, und in einem drei-dimensionalen Raster angeordnet. Die dabei entstehenden visuellen Muster bilden den Ausgangspunkt für die nachfolgende Analyse. Durch eine enge Verknüpfung mehrerer gleichzeitig wirksamer Eingabekanäle und die sofortige Sichtbarkeit der Analyseschritte in der Visualisierung steht dem Experten ein Werkzeug zu interaktiven Erkundung von komplexen Datenräumen zur Verfügung. Als Eingabeparameter für Analysealgorithmen nutzt GENOPTIKUM hierbei die menschliche Fähigkeit, komplexe Muster und Zusammenhänge visuell bereits in Ansätzen zu erfassen, und erlaubt dadurch das Freilegen sonst verdeckter Strukturen.



### **Infobox**

01.08.2007 – 31.07.2009

<http://genoptikum.icg.tugraz.at/>

#### **Koordinator:**

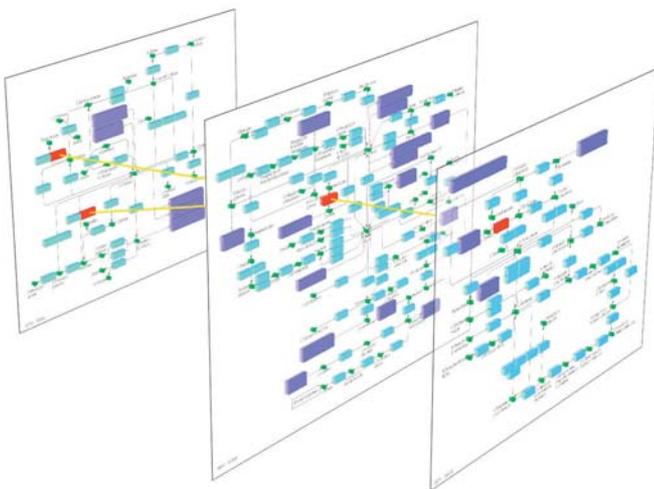
Technische Universität Graz  
Institut für Computer Graphik  
[www.icg.tugraz.at](http://www.icg.tugraz.at)

Dieter Schmalstieg  
8010 Graz, Inffeldgasse 16  
T: +43 (0) 316 873 - 5011  
M: [schmalstieg@icg.tugraz.at](mailto:schmalstieg@icg.tugraz.at)

#### **Partner:**

Medizinische Universität Graz  
[www.meduni-graz.at](http://www.meduni-graz.at)  
Heimo Müller  
Kurt Zatloukal

Oridis Biomed Forschungs- und Entwicklungs-  
GmbH  
[www.oridis-biomed.com](http://www.oridis-biomed.com)  
Georg Casari



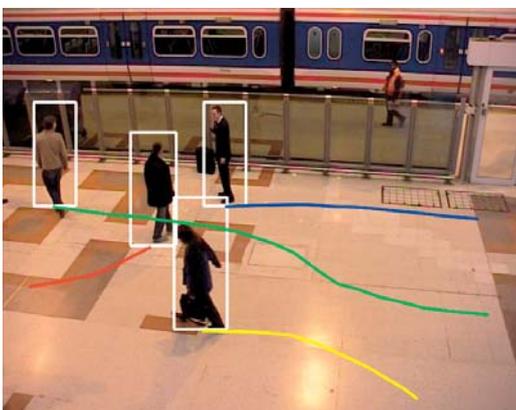
# AUTOVISTA

## Advanced Unsupervised Monitoring and Visualization of Complex Scenarios

Der Videoüberwachungsmarkt erlebt momentan erhebliche Zuwachsraten. Analysten prognostizieren jährliche Zuwachsraten von 36,9% bis zum Jahr 2009. Der Trend in der Videoüberwachung geht eindeutig in Richtung zunehmender Kameras und Beobachtung von komplexen Szenarien (z.B. Menschenmassen). Am Markt verfügbare Überwachungssysteme können mit dieser vermehrten Komplexität nicht Schritt halten. Die Detektionsraten sind zu niedrig, der Installationsaufwand zu hoch und die Verlässlichkeit zu gering. All dies sind Faktoren die den breiten Einsatz dieser Technologie behindern.

Die Zielsetzung von AUTOVISTA ist, moderne Techniken aus dem Bereich der Computer Vision und Computer Grafik einzusetzen um diese Probleme zu lösen: Insbesondere werden neue on-line Methoden aus dem Bereich des maschinellen Lernens eingesetzt um die Verlässlichkeit der Erkennung entscheidend zu verbessern. Neben einer gesteigerten Performance der Systeme trägt dies auch zu einer Reduktion der Installations- und Wartungskosten bei. Ein weiteres Ziel ist es, neue Visualisierungs- und Interaktionstechniken zu entwickeln, um dem menschlichen Beobachter einen besseren Überblick über die zu beobachtende Szene zu gewähren. Dies soll einem Operator die Möglichkeit geben gleichzeitig sehr viele Kameras zu beobachten. Ein weiteres Ziel von AUTOVISTA ist es, Methoden zu entwickeln, um Szenen mit einer hohen Personendichte zu überwachen. Hier müssen völlig neue Wege beschritten werden, denn Ansätze die auf der Detektion und der Verfolgung von einzelnen Personen beruhen sind in diesen Szenarien zum Scheitern verurteilt.

Die entwickelten Methoden sollen zur Erfassung von Statistiken sowie zur Detektion von außergewöhnlichen Ereignissen eingesetzt werden.



### **Infobox**

01.04.2007 – 31.03.2009

[www.icg.tugraz.at/research/AUTOVISTA](http://www.icg.tugraz.at/research/AUTOVISTA)

#### **Koordinator:**

Technische Universität Graz

Institut für Computer Graphics and Vision

[www.icg.tugraz.at](http://www.icg.tugraz.at)

Horst Bischof

8010 Graz, Inffeldg. 16/II

T: +43 (0) 316 873 - 5011

M: [bischof@icg.tugraz.at](mailto:bischof@icg.tugraz.at)

#### **Partner:**

Technische Universität Graz

Institut für Computer Grafik und

Wissensvisualisierung

[www.cg.v.tugraz.at](http://www.cg.v.tugraz.at)

Dieter Fellner

Arsenal Research

[www.arsenal.ac.at](http://www.arsenal.ac.at)

Norbert Brändle

Siemens PSE

[www.siemens.at](http://www.siemens.at)

Josef Birchbauer



# VM-GPU

## Variations-Methoden auf der GPU (Graphik Processor Unit) für Industrielle Probleme

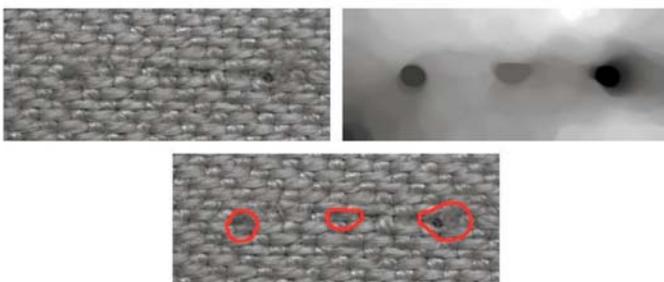
In der letzten Dekade hat maschinelles Sehen zunehmend an Bedeutung für die Industrie gewonnen. Dennoch wurde bisher nur ein geringer Teil der möglichen Anwendungen behandelt. Daher besteht ein großes Potenzial für zusätzliche Aufgaben. Die Industrie ist gerade dabei, die Vorteile des maschinellen Sehens für sich zu erkennen. Immer häufiger werden für visuelle Aufgaben, die vorher manuell erledigt wurden, Methoden des maschinellen Sehens eingesetzt.

Das Ziel von VM-GPU ist es, durch geeignete Implementierungstechniken für moderne Grafikkarten das Potential von Variations-Methoden zu nutzen und sie dadurch für industrielle Probleme anwendbar machen. Spezielles Augenmerk richtet das Projekt auf Probleme in der Segmentierung von Texturfehlern und 3D-Rekonstruktionen von industriellen Teilen.

Besonders in den letzten zehn Jahren wurden Variationsmethoden mit großem Erfolg auf anspruchsvolle Probleme der Computer Vision angewandt. Diese Methoden sind mathematisch wohlbegründet und liefern robuste Lösungen für schwie-

rige Aufgaben wie Segmentierung, Bild-Registrierung und 3D-Rekonstruktion. Die grundlegende Idee von Variationsmethoden ist das Aufstellen einer geeigneten Energiefunktion, deren Minimum die gesuchte Lösung des Problems darstellt. Das Minimieren dieser Funktion erfolgt meistens iterativ, was paradoxerweise auch ein großer Nachteil dieser Methoden ist. Das iterative Minimieren dauert einfach zu lange um zeitkritischen Anwendungen gerecht zu werden.

In der Computergrafik haben effiziente Hardware-Implementierungen eine lange Tradition. Gerade aber in letzter Zeit wurde die Performance von Grafikkarten stark verbessert. Moderne Grafikkarten besitzen ein leistungsstarkes Bus-System, welches den Grafikprozessor (GPU) mit dem speziellen Videospeicher verbindet. Neueste Modelle erreichen dadurch die eindrucksvolle Leistung von 520 Milliarden Rechenoperationen pro Sekunde (GFlops). Zusätzlich machen neueste Entwicklungen GPUs besonders attraktiv für General Purpose Computations wie z.B. die Computer Vision.



### Infobox

01.04.2007 – 31.03.2009

[www.icg.tugraz.at/research/VM-GPU](http://www.icg.tugraz.at/research/VM-GPU)

#### Koordinator:

Technische Universität Graz,  
Institut für Maschinelles Sehen und Darstellen

[www.icg.tugraz.at](http://www.icg.tugraz.at)

Thomas Pock

8010 Graz, Inffeldgasse 16

T: +43 (0) 316 873 5056

M: [pock@icg.tugraz.at](mailto:pock@icg.tugraz.at)

#### Partner:

Alicona Imaging GmbH

[www.alicon.com](http://www.alicon.com)

Manfred Prantl



# EVis

## Autonomous Traffic Monitoring by Embedded Vision

Der motorisierte Fahrzeugverkehr wird in der nahen Zukunft ein stetiges Wachstum aufweisen. Zukünftige Verkehrsüberwachungssysteme spielen daher eine wichtige Rolle bei der Erhöhung der Verkehrssicherheit und des Verkehrsdurchsatzes. Aktuelle Überwachungssysteme erfassen umfangreiche – meist visuelle – Verkehrsdaten von einer großen Anzahl von Sensoren. Die Auswertung dieser Verkehrsdaten erfolgt jedoch meist manuell, was zu sehr hohen Kosten führt.

Im EVis-Projekt werden die wissenschaftlichen und technologischen Grundlagen für zukünftige, autonome Verkehrsüberwachungssysteme untersucht. Autonomie wird durch eine neuartige Kombination von drei Methoden erreicht:

Erstens werden Bilderkennungs- und Klassifikations-Methoden mit Lern- und Adaptionsmethoden vereint. Damit kann der manuelle Aufwand für die Konfiguration signifikant verringert werden.

Zweitens werden Bilddaten mit Daten von anderen Sensoren fusioniert. Die Fusion von Sensordaten hilft die Robustheit zu erhöhen, die örtliche und zeitliche Abdeckung auszudehnen sowie die Unsicherheit der Entscheidungsfindung zu verringern.

Drittens werden die entwickelten Methoden auf einer verteilten, eingebetteten Plattform implementiert, um die Anwendbarkeit zu erhöhen und Echtzeit-Verarbeitung zu unterstützen.

Die im EVis-Projekt untersuchte Technologie unterstützt Verkehrsüberwachungssysteme, die einfacher zu installieren und zu betreiben sind und eine höhere Robustheit der Auswertung erzielen. Diese Technologie ermöglicht einen Multi-Tasking-Betrieb in einem System, das sowohl Überwachung, Fahrzeugidentifikation und Klassifikation, Unfalldetektion, Enforcement und Erkennung kritischer Fahrsituation ermöglicht.

Der industrielle Partner EFKON ist im Bereich intelligenter Transportsysteme aktiv. Das mittelfristige Marktvolumen der in EVis untersuchten Technologie kann mit deutlich über 100 Mio Euro abgeschätzt werden.

### Infobox

01.04.2007 – 31.03.2010  
[pervasive.uni-klu.ac.at/evis](http://pervasive.uni-klu.ac.at/evis)

#### Koordinator:

Universität Klagenfurt  
Institut für Vernetzte und  
Eingebettete Systems  
[www.uni-klu.ac.at](http://www.uni-klu.ac.at)  
Bernhard Rinner  
Lakeside B02  
9020 Klagenfurt  
T: +43 (0) 463 2700 - 3671  
M: [bernhard.rinner@uni-klu.ac.at](mailto:bernhard.rinner@uni-klu.ac.at)

#### Partner:

Technische Universität Graz  
Institut für Maschinelles Sehen und  
Darstellen  
[www.icg.tu-graz.ac.at](http://www.icg.tu-graz.ac.at)  
Horst Bischof

EFKON AG  
[www.efkon.com](http://www.efkon.com)  
Arnold Maier



# VirTex

## Virtual Prototyping in Automotive Fabric Design

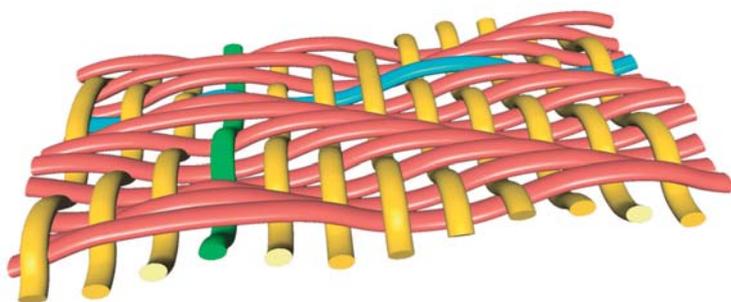
Die Innenausstattung ist ein bedeutendes Verkaufsargument in der Automobilbranche: Die Materialien müssen hohe Strapazierfähigkeit mit herausragenden visuellen wie haptischen Eigenschaften verbinden, um am Markt bestehen zu können. Beim konventionellen Design von Textilien im Automobilbereich sind viele Design-Zyklen notwendig, um ein Textil zu entwerfen, das schließlich auch in der Produktion zur Anwendung gelangt. Für all diese Entwurfsschritte muss ein physisches Muster der Web- bzw. Kettwirkware vom Textillieferanten hergestellt werden, um dem Designer des Auftraggebers zeigen zu können, wie sich das Textil in die Gestaltung des gesamten Autos integrieren würde.

Die Produktion eines solchen Musters bedeutet, dass die dafür benötigten Garne – üblicherweise in Mengen von mehreren hundert Metern – eingekauft, die entsprechenden Web- bzw. Strickmaschinen damit bestückt, programmiert und eingestellt werden müssen, nur um aus den etlichen Laufmetern produzierten Textils ein Muster von etwa 30 x 30 cm<sup>2</sup> auszuschneiden und dem Designer präsentieren zu können. Die meisten dieser Entwürfe werden üblicherweise sehr schnell wieder verworfen. Dieser kostspielige und langwierige Prozess ist aber unverzichtbar, da die endgültige Entscheidung für einen Ent-

wurf nicht ohne die Möglichkeit, mit dem Muster auch hantieren zu können, getroffen werden kann. Für die meisten Zwischenschritte, bei denen die Farben ausgewählt, verschiedene Musterungen und Strukturen des Textils entworfen und evaluiert werden, kann eine qualitativ hochwertige visuelle Simulation helfen, die Zahl der tatsächlich produzierten Muster von einigen hundert auf dreißig bis fünfzig zu reduzieren.

Moderne Graphik-Hardware in Kombination mit Techniken der „Virtuellen Realität“ erlaubt es, nicht nur visuell ansprechende Simulationen von einzelnen Textilmustern zu erzeugen, sondern diese auch im Kontext des gesamten geplanten Autoinnenraums zu simulieren. Derartige Visualisierungen, die auch realistische Beleuchtung und Schattenwurf berücksichtigen, werden mittels dreidimensionaler Projektion dargestellt. Der Benutzer kann dabei in Echtzeit durch die Szene navigieren und diese unter verschiedenen Beleuchtungsszenarien, wie z.B. bei direkter Sonneneinstrahlung, bewölktem Himmel oder Nacht/Kunstlicht, betrachten.

Das Ziel dieses Projekts ist es, entscheidende technologische Fortschritte in der virtuellen Konstruktion und visuellen Echtzeitsimulation von Textilien zu erzielen.



### Infobox

01.04.2007 – 31.03.2009

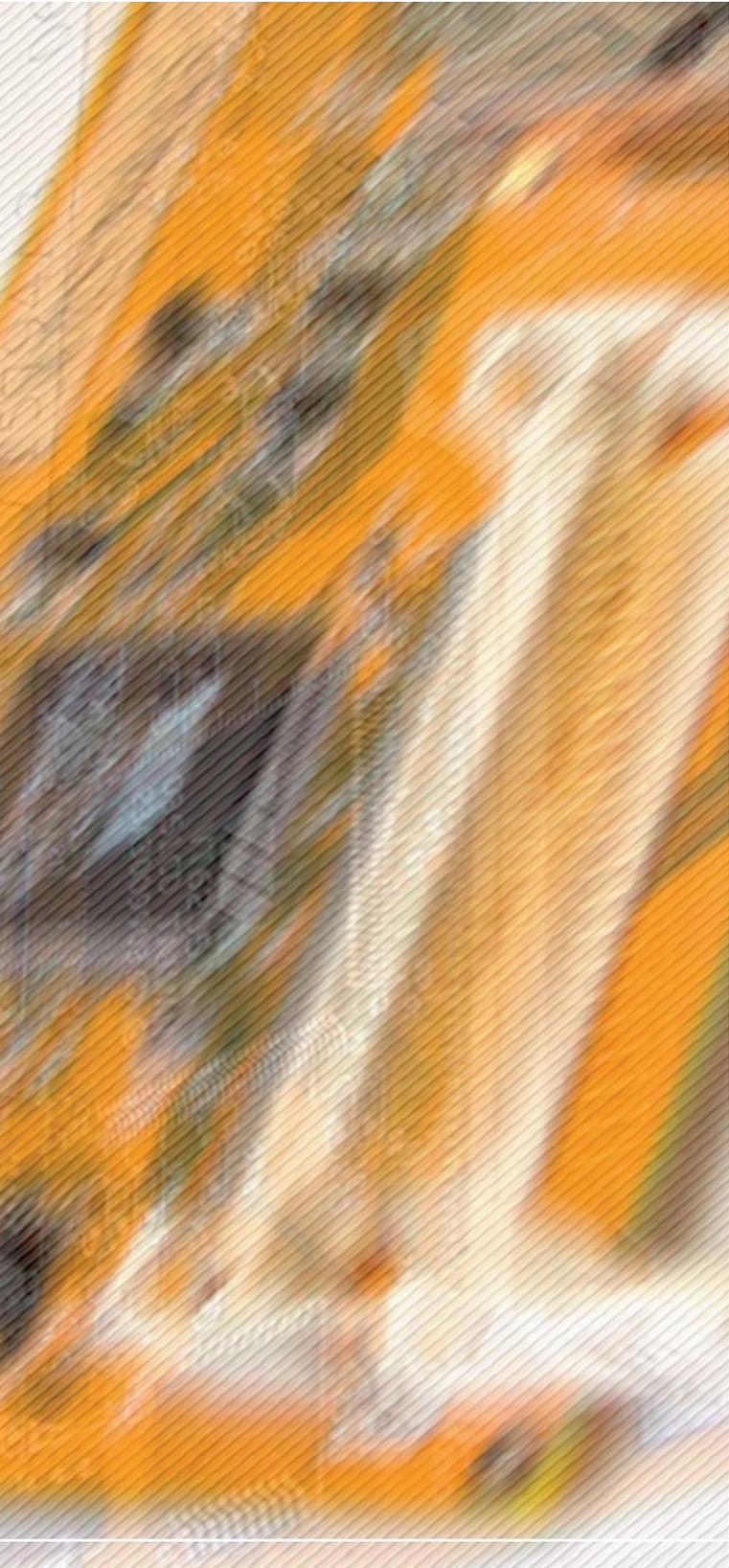
#### Koordinator:

VRVis Forschungs-GmbH  
www.VRVis.at  
Anton Fuhrmann  
1220 Wien, Donau-City-Straße 1  
T: +43 (0) 1 20501 30100  
M: Office@VRVis.at

#### Partner:

Eybl Development Ges.m.b.H. & CO KG  
www.eybl-international.com  
Markus Hinterwallner





## FIT-IT Information

Weitere Informationen zu den Inhalten von FIT-IT und zu den Ausschreibungsmodalitäten sowie projektspezifische Beratung für die Einreicher erhalten Sie durch das Programm-Management.

### Das Programm-Management FIT-IT

erfolgt seit 2007 durch die Österreichische Forschungsförderungsgesellschaft (FFG) in Kooperation mit eutema Technologie Management.

Österreichische Forschungsförderungsgesellschaft (FFG)

Tel +43 (0) 57755-5020  
Fax +43 (0) 57755-95020  
Mail [georg.niklfeld@ffg.at](mailto:georg.niklfeld@ffg.at)  
[www.ffg.at](http://www.ffg.at)



eutema Technologie Management GmbH

Dr.-Karl-Lueger-Ring 10, 1010 Wien

Tel +43 (0) 1 5245316  
Fax +43 (0) 1 5245396  
Mail [office@eutema.com](mailto:office@eutema.com)  
[www.eutema.at](http://www.eutema.at)



**Weitere Informationen unter [www.fit-it.at](http://www.fit-it.at) oder per Email an [info@fit-it.at](mailto:info@fit-it.at)**

### FIT-IT Programmverantwortung:

FIT-IT ist eine Initiative des Bundesministeriums für Verkehr, Innovation und Technologie, bei dem auch die inhaltliche Gesamtverantwortung und strategische Weiterentwicklung des Programms liegt.



Die zuständige Abteilung ist die Abteilung für Informations-, Kommunikations-, Nano- und industrielle Technologien und Raumfahrt  
Leitung: Mag. Reinhard Goebel  
Bundesministerium für Verkehr, Innovation und Technologie  
Sektion III/I 5

## Impressum

Diese FIT-IT-Broschüre entstand auf Initiative des BMVIT.

Bundesministerium für Verkehr, Innovation und Technologie  
A-1010 Wien, Renngasse 5 [www.bmvit.gv.at](http://www.bmvit.gv.at)

Design: Projektfabrik Waldhör KEG  
Fotos: Projektpartner der genannten FIT-IT-Projekte

**[www.fit-it.at](http://www.fit-it.at)**  
**[www.bmvit.gv.at](http://www.bmvit.gv.at)**

